

ČESKÉ VYSOKÉ UČENÍ TECHNICKÉ

Fakulta elektrotechnická

katedra radioelektroniky

Syntezátor kmitočtu s frakční syntézou

Diplomová práce

Externí vedoucí práce: Ing. Jiří Krčmář

Interní vedoucí práce: Ing. Štěpán Matějka

Diplomant: Jan Zela

květen 2004

(Zde vložit originál zadání !)

Název tématu: **Syntežátor kmitočtu s frakční syntézou**

Zásady pro vypracování:

Popište princip frakčního-N PLL syntežátoru kmitočtu. Navrhněte v pásmu jednotek gigahertz syntežátor s frakčním-N PLL syntežátorem. Navržené zapojení realizujte a změřte jeho parametry, především spektrální čistotu výstupního signálu.

Seznam odborné literatury:

[1] Rohde, U.L.: Microwave and Wireless Synthesizers. New York, Wiley-Interscience, 1997.

Anotace

Syntežátor kmitočtu s frakční syntézou

Tato práce obsahuje popis frakčních-N PLL syntežátorů kmitočtu prvního, druhého a třetího druhu (sigma-delta). Jedna kapitola přináší zjednodušenou simulaci spektrální čistoty frakčních-N PLL syntežátorů kmitočtu v Matlabu. Další popisuje experiment se sigma-delta frakčním-N PLL syntežátorem ADF4252 (Analog Devices).

Annotation

Frequency Synthesizer with Fractional Synthesis

This work contains a description of fractional-N PLL frequency synthesizers of first, second and third order (sigma-delta). One chapter presents a simplified simulation of a spectral purity of fractional-N PLL frequency synthesizers with Matlab. The other presents an experiment with a sigma-delta fractional-N PLL synthesizer ADF4252 (Analog Devices).

Poděkování

Rád bych poděkoval Ing. Jiřímu Krčmářovi a Ing. Karlu Hejdukovi, CSc. z firmy ELSY spol. s r.o., Ing. Věnceslavu F. Kroupovi, DrSc. z Ústavu radiotechniky a elektroniky Akademie věd ČR a Ing. Štěpánu Matějkovi z katedry radioelektroniky FEL ČVUT za pomoc a podporu při tvorbě této práce.

Prohlášení

Prohlašuji, že jsem diplomovou práci *Syntezátor kmitočtu s frakční syntézou* vypracoval samostatně a použil k tomu úplný výčet citací použitých pramenů, které uvádím v seznamu přiloženém k diplomové práci.

Práci lze zveřejnit nebo zapůjčit jen s mým souhlasem a souhlasem vedoucího práce.

Jan Zela

Nad mostárnou 2931

73801 Frýdek-Místek

V Praze dne 21.5.2004

Obsah

1 Úvod	1
2 PLL syntezátory kmitočtu	2
2.1 Úvod	2
2.2 Princip činnosti	2
2.3 Linearizovaný model PLL	3
2.4 Vlastnosti linearizovaného PLL systému za přítomnosti šumu	5
2.4.1 Zdroje šumů v PLL	5
2.4.2 Šum oscilátorů	6
2.4.3 Vliv přenosové funkce PLL na šum přítomný ve smyčce	7
2.5 Doba zachycení PLL	10
2.6 Širokopásmové syntezátory kmitočtu	10
2.7 Implementace fázového detektoru	10
2.8 Závěr	12
3 Frakční-N PLL syntezátory prvního druhu	13
3.1 Úvod	13
3.2 Princip frakčního-N PLL syntezátoru prvního druhu	13
3.3 Implementace frakčního-N PLL syntezátoru prvního druhu	14
3.4 Parazitní fázová modulace	16
3.5 Důsledky parazitní fázové modulace ve spektru	18
3.6 Tvar spektra chybového signálu na výstupu PFD	20
3.7 Závěr	20
4 Frakční-N PLL syntezátory druhého druhu	22
4.1 Úvod	22
4.2 Princip kompenzace fázové chyby	22
4.3 Závěr	24

5 Frakční-N PLL syntezátory třetího druhu	25
5.1 Úvod	25
5.2 Princip sigma-delta frakčního-N PLL syntezátoru kmitočtu.....	25
5.2.1 Sigma-delta modulátor	25
5.2.2 Sigma-delta frakční-N PLL syntezátor kmitočtu.....	27
5.3 Vlastnosti sigma-delta frakčního-N PLL syntezátoru kmitočtu	27
5.4 Časové průběhy na PFD	33
5.5 Tvar spektra chybového signálu na výstupu PFD	35
5.6 Závěr.....	36
6 Simulační část	37
6.1 Úvod	37
6.2 Simulace	37
6.3 Závěr.....	39
7 Experimentální část	43
7.1 Úvod	43
7.2 Návrh zapojení.....	43
7.2.1 Volba kritických součástí.....	43
7.2.2 Návrh smyčky.....	45
7.2.3 VCO.....	50
7.2.4 Referenční oscilátor.....	50
7.2.5 Napájecí část.....	51
7.2.6 Řídící rozhraní	51
7.3 Návrh PCB a mechanická konstrukce	51
7.4 Návrh a popis ovládacího programu.....	55
7.5 Měření.....	55
7.6 Závěr.....	69
8 Závěr	70
Seznam použité literatury	72
Obsah přiloženého CD	75
Přílohy	76
A Dokumentace realizovaného syntezátoru	76
B Model VCO ROS-2500 pro ADI SimPLLv2	84
C Vypis hlavního programu z kapitoly 6	85

Seznam použitých symbolů a zkratek

f_{DIV}	kmitočet VCO po vydělení v děliče kmitočtu
f_{PFD}	pracovní kmitočet PFD
f_{REF}	kmitočet referenčního oscilátoru
f_{VCO}	kmitočet VCO
$G(s)$	Laplaceův obraz dopředného přenosu smyčky
$H(s)$	Laplaceův obraz přenosové funkce PLL
$H_{EFF}(s)$	Laplaceův obraz efektivní přenosové funkce PLL
I_{CP}	čerpací proud
K_{PD}	zisk detektoru
K_{VCO}	zisk oscilátoru
LF	filtr smyčky (<i>Loop Filter</i>)
N	celočíselný dělicí poměr
N_{EFF}	efektivní dělicí poměr
PCB	deska plošných spojů (<i>Printed Circuit Board</i>)
PD	fázový detektor (<i>Phase Detector</i>)
PFD	frekvenčně-fázový detektor (<i>Phase-Frequency Detector</i>)
PLL	fázová smyčka (<i>Phase-Locked Loop</i>)
$S(f)$	spektrální výkonová hustota signálu
T_{FRAC}	perioda frakčního cyklu
VCO	napětově řízený oscilátor (<i>Voltage Controlled Oscillator</i>)
X	čitatel frakčního zlomku
Y	jmenovatel frakčního zlomku
$\mathfrak{L}(f)$	jednostranný fázový šum

Kapitola 1

Úvod

Tato diplomová práce vznikla ve spolupráci s firmou ELSY spol. s r.o., která se zabývá mimo jiné vývojem a výrobou vysokofrekvenční techniky.

Jednou ze základních a také kritických částí vysokofrekvenčních zařízení jsou oscilátory, jejichž kmitočet je potřeba z mnoha důvodů stabilizovat. K tomu se nejčastěji užívá tzv. PLL (Phase-Locked Loop) syntezátorů kmitočtu. Tento systém má ovšem některá omezení, která lze překonat mnoha způsoby. Jednou z možností je právě použití frakčního-N PLL syntezátoru kmitočtu.

V první části práce je krátký popis klasického PLL syntezátoru. Poté následují teoretické kapitoly pojednávající o frakčních-N PLL syntezátorech. V další kapitole je uvedena jednoduchá simulace frakčních-N PLL syntezátorů v programu Matlab. Poslední kapitola obsahuje výsledky experimentu s obvodem ADF4252 firmy Analog Devices [20].

Cílem práce není detailní rozbor některých vybraných problémů frakčních-N PLL syntezátorů kmitočtu, ale vytvoření uceleného přehledu dané problematiky.

Kapitola 2

PLL syntežátory kmitočtu

2.1 Úvod

Tato kapitola pojednává o klasických PLL (Phase-Locked Loop) syntežátorech kmitočtu. Kapitola na první pohled vypadá neuceleně. To proto, že jejím účelem není popis PLL syntežátorů. Krátce je jen vysvětlen princip jejich činnosti a dále jsou z jejich problematiky vybrány jen ty partie, které jsou nutné pro výklad dalších kapitol. Podrobné informace k této problematice lze nalézt např. v [1] či [2].

2.2 Princip činnosti

Jak již bylo uvedeno v kapitole 1, jedním z úkolů při návrhu vysokofrekvenčních zařízení je stabilizace kmitočtu oscilátoru. To je možné třeba právě pomocí klasického PLL syntežátoru kmitočtu. Jeho schéma je na obr. 2.1.

Stabilizace kmitočtu je zde v podstatě dosaženo pomocí kompenzační metody. Kmitočet napěťově řízeného oscilátoru f_{VCO} (VCO – *Voltage Controlled Oscillator*) je v proměnném dělicí kmitočtu vydělen N krát, kde N je přirozené číslo. Fáze tohoto signálu (s kmitočtem f_{DIV}) je porovnána ve fázovém detektoru (PD) s fází pevného referenčního signálu (s kmitočtem f_{REF}) a výstupem fázového detektoru je pak napětí či proud úměrný rozdílu fází referenčního signálu a signálu VCO vyděleného N krát. Výstupní veličina PD pak po filtraci přichází na ladící vstup VCO, kde kompenzuje chybu kmitočtu.

Kromě stabilizace kmitočtu oscilátoru je ve většině případů také třeba zajistit přeladování oscilátoru. Dle výše uvedeného popisu jistě platí, že v tzv. zavěšeném stavu je

$$\frac{f_{VCO}}{N} = f_{REF}. \quad (2.1)$$

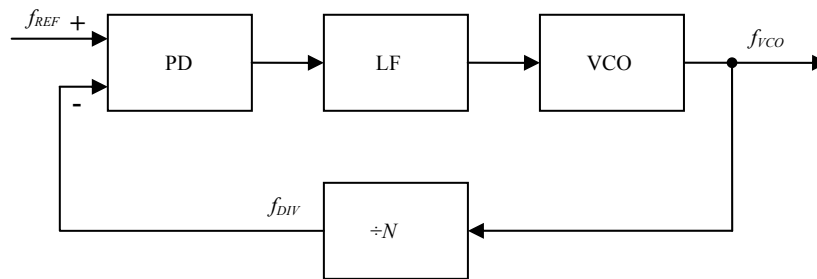
Pokud chceme tedy změnit kmitočet oscilátoru, ze vztahu (2.1) vyplývá, že tak lze učinit změnou dělicího poměru N . Necht'

$$f_{VCO,1} = f_{REF} N, \quad f_{VCO,2} = f_{REF} (N + 1), \quad (2.2)$$

potom

$$\Delta f_{VCO,MIN} = f_{VCO,2} - f_{VCO,1} = f_{REF}. \quad (2.3)$$

Ze vztahů (2.2) a (2.3) je zřejmé, že pokud zvýším dělicí poměr N o jedničku, zvýší se výstupní kmitočet syntezátoru o f_{REF} . Nejmenší změna kmitočtu výstupního signálu syntezátoru (tzv. ladící krok syntezátoru) je tedy rovna referenčnímu kmitočtu. Pokud bychom chtěli dosáhnout jemnějšího ladícího kroku, na první pohled se zdá, že pro daný výstupní kmitočet syntezátoru stačí snížit referenční kmitočet a příslušně zvýšit celočíselný dělicí poměr N . Dále si ovšem ukážeme, že snižování N při dané frekvenci není žádoucí.



Obrázek 2.1: Schéma klasického PLL syntezátoru kmitočtu. PD- fázový detektor, LF- filtr smyčky, VCO- napětím řízený oscilátor, $\div N$ - proměnný dělič kmitočtu (N je přirozené číslo), f_{REF} - referenční kmitočet, f_{VCO} - kmitočet VCO (výstupní kmitočet syntezátoru).

2.3 Linearizovaný model PLL

Na obr. 2.2 vidíme linearizovaný model PLL [1], nejprve bez děličky kmitočtu ve zpětnovazební větvi. Jak bylo výše uvedeno, ve fázovém detektoru se porovnává fáze $\varphi_{REF}(t)$ referenčního oscilátoru s fází $\varphi_{VCO}(t)$ napětíově řízeného oscilátoru. Výstupem fázového detektoru je tedy napětí úměrné rozdílu vstupních fází

$$v_{PD}(t) = [\varphi_{REF}(t) - \varphi_{VCO}(t)] K_{PD}, \quad (2.4)$$

kde K_{PD} je tzv. zisk detektoru [V/rad]. Napětí $v_{PD}(t)$ je dále filtrováno filtrem smyčky

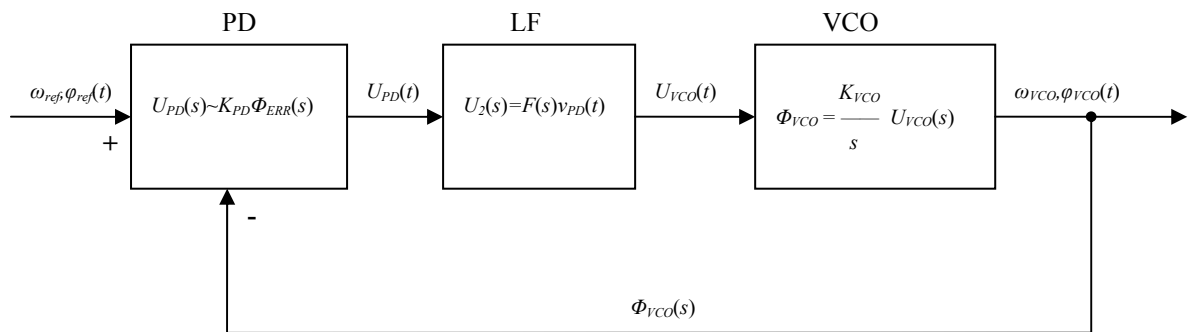
$$v_2(t) = v_{PD}(t) \otimes h_{LF}(t), \quad (2.5)$$

kde $h_{LF}(t)$ je impulsová odezva filtru smyčky. Výstupní fáze VCO je pak dána

$$\varphi_{VCO}(t) = \int \omega_{VCO}(t) dt = \omega_C t - \int K_{VCO} v_2(t) dt, \quad (2.6)$$

kde K_{VCO} je tzv. zisk oscilátoru [2π Hz/V] (jednotka dle [1]) a ω_C je úhlová frekvence volně běžícího oscilátoru.

Nyní máme k dispozici matematický model linearizovaného PLL, ve kterém jsme definovali dvě konstanty K_{PD} a K_{VCO} . Na tomto místě je nutné zdůraznit, že ve většině reálných případů jsou právě tyto dvě veličiny funkcí napětí a způsobují nelinearitu systému. Proto se vytváří nelineární model PLL, který systém popisuje pomocí diferenciálních rovnic, např. v [3]. V dalším textu budeme ovšem pro jednoduchost používat model linearizovaný.



Obrázek 2.2: Linearizovaný model PLL bez děličky kmitočtu ve zpětnovazební větvi.

Odvodíme nyní přenosovou funkci PLL. Použitím Laplaceovy transformace můžeme pro vztah mezi fázemi $\varphi_{REF}(t)$ a $\varphi_{VCO}(t)$ psát

$$[\Phi_{REF}(s) - \Phi_{VCO}(s)] \frac{K_{PD} K_{VCO} F(s)}{s} = \Phi_{VCO}(s). \quad (2.7)$$

Definujme dále dopředný přenos smyčky

$$G(s) = \frac{K_{PD} K_{VCO} F(s)}{s}, \quad (2.8)$$

kde $F(s)$ je přenosová funkce filtru smyčky. Přenosová funkce PLL je pak definována jako

$$H'(s) = \frac{\Phi_{VCO}(s)}{\Phi_{REF}(s)} = \frac{G(s)}{1 + G(s)}. \quad (2.9)$$

Do této chvíle jsme neuvažovali přítomnost děličky kmitočtu ve zpětnovazební větvi. Podívejme se nyní, jaký vliv na přenosovou funkci má. Dle obr. 2.3 můžeme opět pomocí Laplaceovy transformace psát pro rozdíl fází $\varphi_{REF}(t)$ a $\varphi_{VCO}(t)$

$$[\Phi_{REF}(s) - \Phi_{VCO}(s) F_M(s)] \frac{K_{PD} K_{VCO} F(s)}{s} = \Phi_{VCO}(s), \quad (2.10)$$

kde

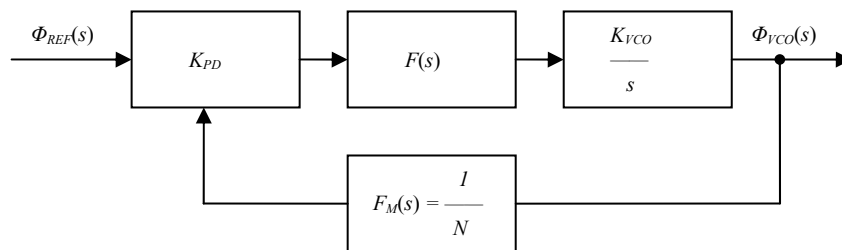
$$F_M(s) = \frac{1}{N} \quad (2.11)$$

je přenosová funkce děličky kmitočtu. Přenosová funkce PLL má potom tvar

$$H(s) = \frac{\Phi_{VCO}(s)}{\Phi_{REF}(s)} = \frac{G(s)}{1 + G(s)F_M(s)} = \frac{G(s)}{1 + G(s)/N}. \quad (2.12)$$

Pro potřeby odvození šumových poměrů ve smyčce definujme dále

$$B(s) = \frac{1}{1 + G(s)/N}. \quad (2.13)$$



Obrázek 2.3: Přítomnost děličky kmitočtu ve zpětnovazební větvi smyčky.

Výše jsme také definovali bez bližších podrobností $F(s)$ jako přenosovou funkci filtru smyčky. Filtr smyčky je obecně dolní propust, která filtruje kmitočty f_{REF} a jeho harmonické složky. V smyčce se ovšem objevují také další typy rušení, na jejichž potlačení má filtr smyčky dominantní vliv (viz kap. 2.4).

2.4 Vlastnosti linearizovaného PLL za přítomnosti šumu

2.4.1 Zdroje šumů v PLL

V reálné PLL smyčce je přítomno mnoho zdrojů šumu. Patří mezi ně šum oscilátorů, šum děličky kmitočtu, tepelný šum rezistorů filtru smyčky, šum operačního zesilovače filtru smyčky (pokud je filtr aktivní), atd. K celkovému šumu výstupního signálu PLL systému přispívá (při dobrém návrhu smyčky) nejvíce právě šum oscilátorů.

2.4.2 Šum oscilátorů

Výstupem ideálního oscilátoru je signál

$$s_{VCO}(t) = A \sin(2\pi f_{VCO}t + \varphi). \quad (2.14)$$

Ve skutečnosti ovšem oscilátor generuje signál

$$s_{VCO}(t) = A \sin(2\pi f_{VCO}t + \varphi + \psi(t)), \quad (2.15)$$

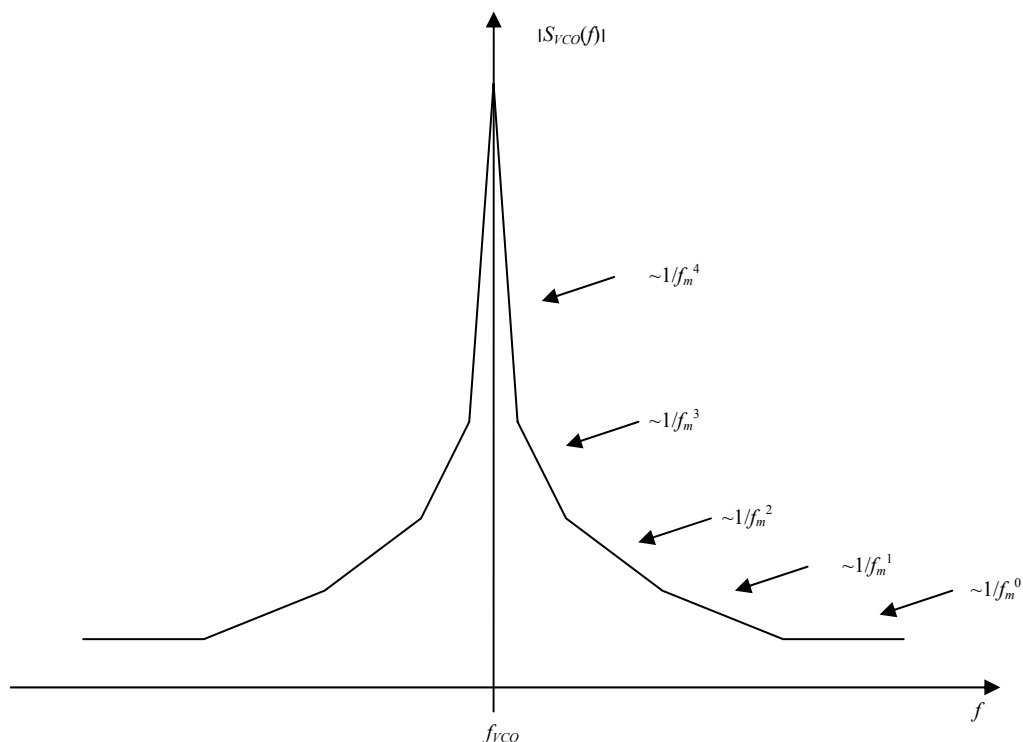
kde $\psi(t)$ je náhodná fluktuace fáze. Tato náhodná fluktuace fáze je způsobena šumem konstrukčních prvků oscilátorů a způsobuje jeho krátkodobou nestabilitu. Důsledkem je změna spektra výstupního signálu oscilátoru. Zatímco v ideálním případě je výstupním spektrem oscilátoru Diracův impuls (na kmitočtech $-\omega_{VCO}$ a $+\omega_{VCO}$), výstupním spektrem reálného oscilátoru je spektrum dle obr. 2.4 [1].

Z obr. 2.4 je zřejmé, že spektrum je symetrické podle nosné, a proto se vždy zkoumá pouze jedno postranní pásmo. Zavádíme veličinu jednostranný fázový šum (SSB fázový šum – *Single Sideband*), který je definován jako

$$\mathcal{L}(f_m) = 10 \log \left(\frac{P_{SSB}}{P_{VCO}} \right) \quad [\text{dBc/Hz}], \quad (2.16)$$

kde P_{SSB} je výkon šumu v šířce pásma 1 Hz ve vzdálenosti f_m od nosné a P_{VCO} je výkon nosné oscilátoru.

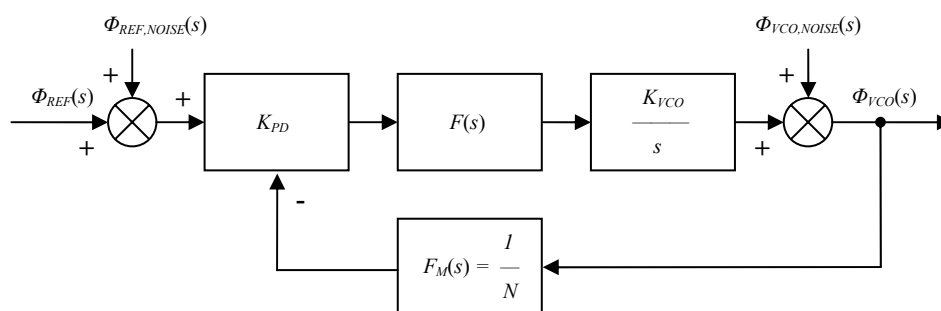
Fázový šum je jedním z nejdůležitějších parametrů vysokofrekvenčních a mikrovlnných zdrojů signálů. Jeho vysoká úroveň může například u analogových komunikačních systémů značně zhoršit šumové číslo přijímačů, a to tím, že se šum místního oscilátoru přímo přenáší do mezifrekvenčního pásma; u číslicových systémů zvětšuje chybovost. U spektrálních analyzátorů, selektivních mikrovoltmetrů a podobných měřicích přístrojů zmenšuje fázový šum jejich dynamický rozsah a rozlišovací schopnost [4].



Obrázek 2.4: Typická výstupní spektrální výkonová hustota reálného oscilátoru, f_m je vzdálenost od nosné [1].

2.4.3 Vliv přenosové funkce PLL na šum přítomný ve smyčce

V kapitole 2.4.2 jsme diskutovali šum oscilátorů. Při syntéze kmitočtu jsou v PLL systému přítomny dva oscilátory: referenční oscilátor a VCO oscilátor, jehož frekvenci systém stabilizuje. Uveďme nyní dle [1], jak PLL systém reaguje na přítomnost těchto dvou šumů.



Obrázek 2.5: Přítomnost šumu oscilátorů ve smyčce PLL.

Použitím Laplaceovy transformace můžeme pro vztah mezi fázemi $\varphi_{REF}(t)$ a $\varphi_{VCO}(t)$ psát

$$\left[\Phi_{REF}(s) - \Phi_{REF,NOISE}(s) - \Phi_{VCO}(s) / N \right] G(s) + \Phi_{VCO,NOISE}(s) = \Phi_{VCO}(s). \quad (2.17)$$

Bez újmy na obecnosti předpokládejme, že $\Phi_{REF}(s) = 0$. Potom

$$\Phi_{VCO}(s) = \frac{G(s)}{1 + G(s)/N} \Phi_{REF,NOISE}(s) + \frac{1}{1 + G(s)/N} \Phi_{VCO,NOISE}(s), \quad (2.18)$$

$$\Phi_{VCO}(s) = H(s)\Phi_{REF,NOISE}(s) + B(s)\Phi_{VCO,NOISE}(s). \quad (2.19)$$

Pro názornost někteří autoři zavádějí tzv. efektivní přenosovou funkci PLL definovanou jako

$$H_{EFF}(s) = \frac{1}{N} H(s), \quad (2.20)$$

kde N je dělicí poměr děličky kmitočtu. Potom vztah (2.19) lze zapsat jako

$$\Phi_{VCO}(s) = NH_{EFF}(s)\Phi_{REF,NOISE}(s) + (1 - H_{EFF}(s))\Phi_{VCO,NOISE}(s). \quad (2.21)$$

Pro spektrální výkonovou hustotu výstupního signálu syntezátoru pak můžeme psát

$$S_{OUT}(f) = N^2 |H_{EFF}(f)|^2 S_{REF}(f) + S_{VCO}(f) |1 - H_{EFF}(f)|^2, \quad (2.22)$$

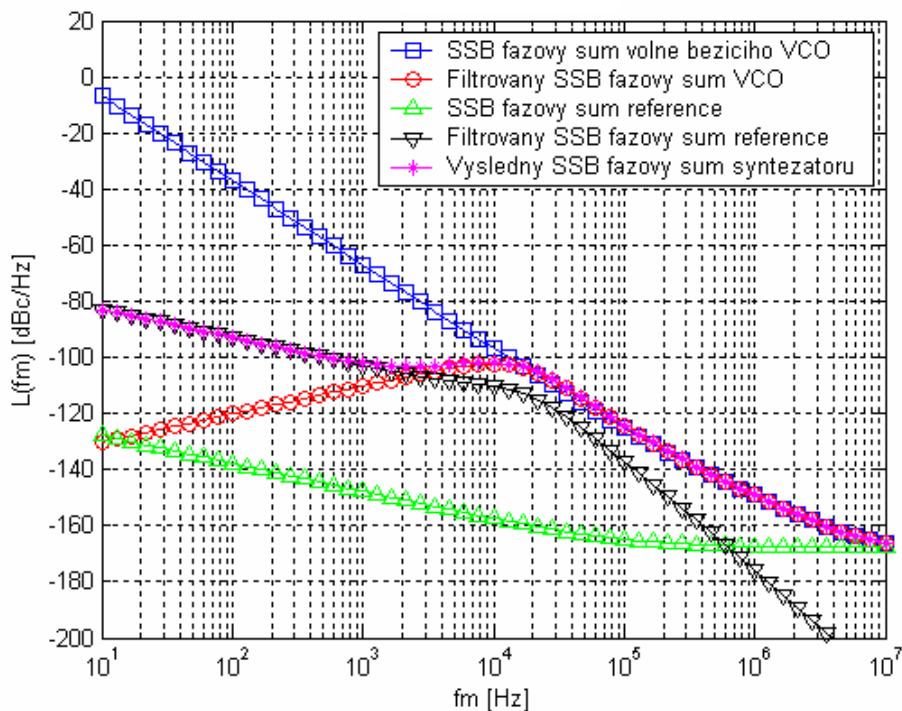
kde $S_{REF}(f)$ je spektrální výkonová hustota referenčního oscilátoru, $S_{VCO}(f)$ je spektrální výkonová hustota volně běžícího VCO.

Nyní se vraťme k problému ladícího kroku z kapitoly 2.2. Pokud chceme tedy pro daný výstupní kmitočet syntezátoru snížit velikost ladícího kroku, lze tak jedinečně učinit snížením kmitočtu referenčního oscilátoru a příslušným zvýšením dělicího poměru N . Jak jsme již uvedli, toto zvyšování dělicího poměru není žádoucí. Ukažme si proč.

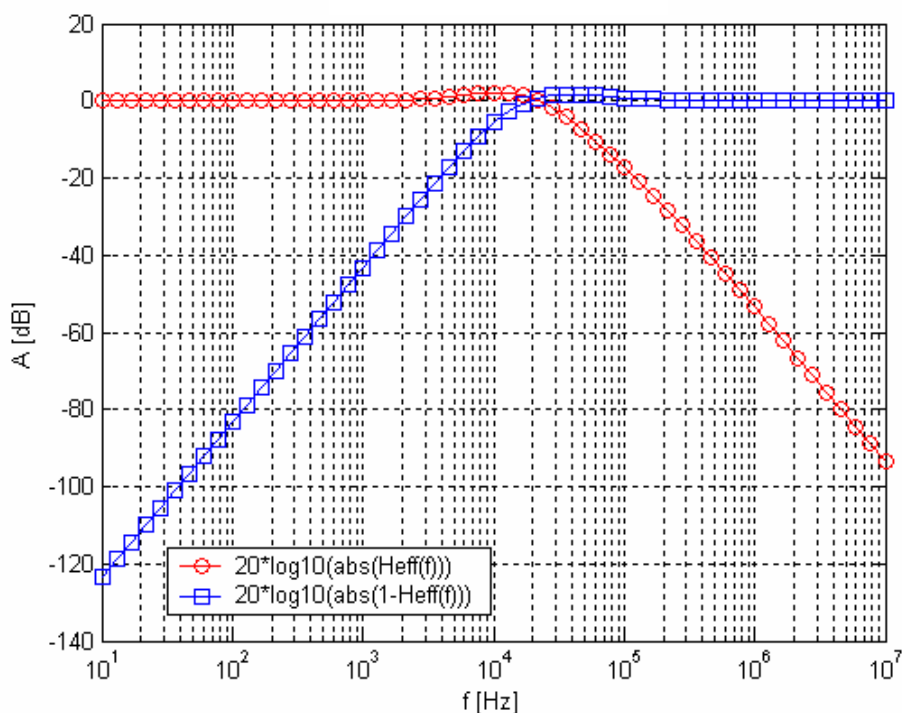
Definujme nejprve tzv. šířku smyčky. Je to takový kmitočet, na kterém je zisk otevřené smyčky $G(s)/N$ jednotkový. To zhruba odpovídá třídecibellové šířce pásma efektivní přenosové funkce PLL $H_{EFF}(s)$ [5].

Na obr. 2.6 jsou typické průběhy šumů oscilátorů v PLL a na obr. 2.7 je typický průběh efektivní přenosové funkce PLL. Diskutujme tyto obrázky s pomocí vztahu (2.22). Pokud se podíváme na fázové šumy referenčního oscilátoru a VCO, je jasné, že potřebujeme co největší šířku pásma a co nejmenší hodnotu N , aby výstupní spektrum syntezátoru bylo co nejčistější. Pokud budeme N zvyšovat abychom docílili jemnějšího ladícího kroku, poroste nám příspěvek fázového šumu referenčního oscilátoru a navíc budeme muset zmenšit šířku smyčky, protože ta musí také tlumit průniky referenčního signálu přes fázový detektor ($n^*(f_{ref}/N)$, kde $n=1,2,\dots$). Tím vzroste i příspěvek fázového šumu VCO.

Problematika velkého dělicího poměru N je zcela zásadní pro kmitočtovou syntézu, protože fázový šum oscilátorů může naprosto znehodnotit parametry jinak kvalitního zařízení.



Obrázek 2.6: Typický průběh šumů oscilátorů v PLL syntezátoru kmitočtu (generováno souborem *obr2_6_7.m* na příloženém CD).



Obrázek 2.7: Typický průběh efektivní přenosové funkce PLL (generováno souborem *obr2_6_7.m* na příloženém CD).

2.5 Doba zachycení PLL

Spektrální čistota výstupního signálu kmitočtového syntezátoru není jediným důležitým parametrem, na který má vliv velikost dělicího poměru N . U frekvenčních syntezátorů hovoříme také o tzv. době zachycení PLL. Doba zachycení PLL může být definována jako doba, která je potřebná při definované skokové změně frekvence k zasynchronizování smyčky. Toto je velmi důležitý parametr např. u systémů, které využívají frekvenčních skoků (tzv. frequency hopping), např. GSM.

Odvození doby zachycení PLL je poměrně komplikované. Lze ji odvodit pouze v nelineárním modelu PLL a závisí na implementaci fázového detektoru, podrobnosti v [3]. Obecně lze ale říci, že rostoucí dělicí poměr N prodlužuje dobu zachycení PLL. Proto také není žádoucí zvyšovat dělicí poměr N pro zjemnění ladícího kroku syntezátoru.

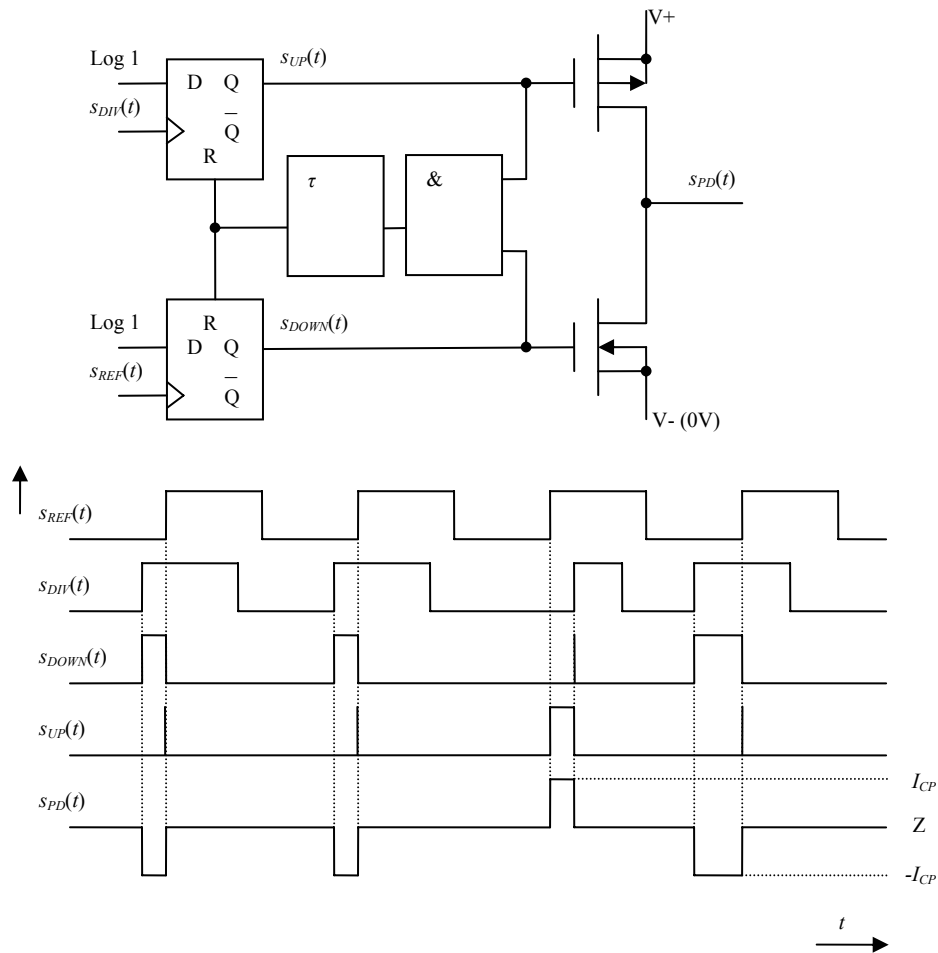
2.6 Širokopásmové syntezátory kmitočtu

Další problém při zvyšování dělicího poměru N může nastat při požadavku na široké pásmo přeladění výstupního kmitočtu syntezátoru. Uvažujme VCO s výstupním kmitočtem 1000-2000 MHz a požadujeme nejprve ladící krok 1 MHz. Hodnota N se pak bude měnit od 1000 do 2000. Pokud ovšem budeme chtít ladit s krokem 100 kHz, bude se hodnota N pohybovat od 10 000 do 20 000. Právě velká změna N způsobuje značnou změnu přenosové funkce PLL $H(s)$ a způsobuje problémy při návrhu smyčky.

2.7 Implementace fázového detektoru

Fázový detektor lze implementovat např. pomocí hradla XOR (exclusive OR) nebo pomocí klopného obvodu typu J-K. Problém je ovšem ten, že pokud není smyčka zavěšena, je jejich výstup funkcí pouze rozdílu fází vstupních signálů a nastává problém se zavěšením smyčky. Proto se dnes výhradně používá tzv. frekvenčně-fázových detektorů (PFD), jejichž výstup v nezavěšeném stavu je funkcí jak rozdílu frekvencí tak i rozdílu fází jejich vstupních signálů [7]. Frekvenčně-fázové detektory jsou zásadně implementovány s nábojovou pumpou na výstupu, tzn. že chybové napětí je v nich převáděno na proud a výstup frekvenčně-fázového detektoru je třístavový.

Na obr. 2.8 vidíme schéma frekvenčně-fázového detektoru. Na obrázku jsou také příslušné časové charakteristiky. Je nutné si uvědomit, že obvod je složen ze dvou klopných obvodů typu R-S a reaguje pouze na vzestupné hrany signálů. I_{CP} je tzv. čerpací proud a Z označuje stav vysoké impedance.

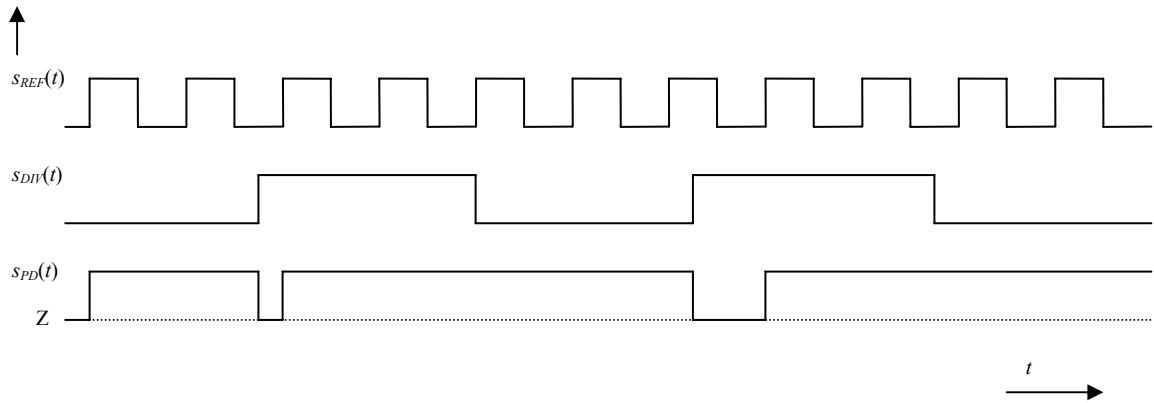


Obrázek 2.8: Zapojení frekvenčně-fázového detektoru a jeho časové charakteristiky.

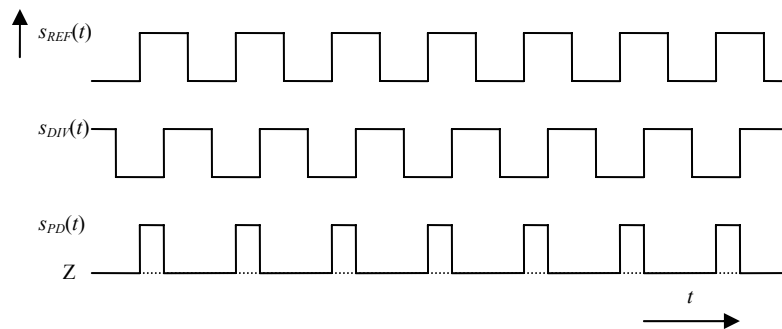
Na obr. 2.9 se můžeme podívat, jak se obvod chová, když je smyčka nezavěšená a frekvence VCO (samozřejmě již po vydělení v děliči kmitočtu hodnotou N) je mnohem menší než referenční kmitočet. Díky tomu je většinu času výstup detektoru v logické jedničce a do filtru smyčky je „pumpován“ kladný náboj, který smyčka integruje. To se projeví nárůstem ladícího napětí VCO a roste tak i kmitočet VCO. To je přesně požadováno. Pokud je naopak frekvence VCO (po vydělení) mnohem větší než referenční kmitočet, situace je přesně opačná.

Na obr. 2.10 vidíme případ, kdy už je synchronizovaná frekvence, ale nikoliv fáze. Detektor produkuje krátké kladné pulsy a po chvíli jsou již časové průběhy zasynchronizovány. Pokud by nebyl přítomen zpožďovací člen τ z obr. 2.8, výstup frekvenčně-fázového detektoru by byl většinu času ve stavu vysoké impedance a neprodukoval by ani kladné ani záporné pulsy. Toto ovšem není příznivá situace. VCO by mohlo driftovat, dokud by se neobjevila významnější fázová chyba a detektor by opět nezačal produkovat pulsy. Po určitém časovém intervalu by se situace opakovala. Důsledkem by byl negativní vliv na spektrum výstupního signálu. Proto je do detektoru za hradlo AND vložen

zpožďovací člen τ , který zajistí, aby byly neustále produkovány nějaké pulsy, i když jsou oba signály fázově i frekvenčně shodné [7].



Obrázek 2.9: Časové charakteristiky na výstupu frekvenčně-fázového detektoru, pokud není synchronizována frekvence.



Obrázek 2.10: Časové charakteristiky na výstupu frekvenčně-fázového detektoru. Frekvence je synchronizována, fáze nikoliv.

2.8 Závěr

V této kapitole jsme vysvětlili princip klasické PLL syntézy kmitočtu a uvedli několik závažných skutečností, proč nelze zjemnit ladící krok syntezátoru zvětšením dělicího poměru N , resp. jaký vliv na některé důležité parametry syntezátoru má zvětšení dělicího poměru N . Dále byl krátce popsán princip frekvenčně-fázového detektoru.

Kapitola 3

Frakční-N PLL syntežátory prvního druhu

3.1 Úvod

V předešlé kapitole jsme si ukázali, proč není vhodné při daném výstupním kmitočtu PLL syntežátoru zvyšovat N pro zmenšení velikosti ladícího kroku. Hledaly se proto jiné metody, jak dosáhnout jemnějšího ladícího kroku při zachování stávajícího referenčního kmitočtu. Přehled některých vybraných metod nalezne čtenář v [8]. Dalším řešením může být použití právě frakčního-N PLL syntežátoru kmitočtu. Frakční-N PLL syntežátory kmitočtu budeme v této práci dělit na syntežátory prvního druhu, druhého druhu a třetího druhu (tzv. sigma-delta) dle [9].

3.2 Princip frakčního-N PLL syntežátoru prvního druhu

Princip frakčního-N PLL syntežátoru kmitočtu si vysvětlíme pomocí obrázku 3.1. Předpokládejme nejprve, že se v bloku OVP žádné pulsy VCO nevynechávají. V zavěšeném stavu smyčky platí

$$T_{DIV} = T_{VCO}N. \quad (3.1)$$

Nicméně po každém přetečení děličky $\div F$ se jedna perioda VCO ve zpětné vazbě smyčky pomocí obvodu OVP vypustí. Tím pádem se prodlouží perioda T_N o jednu periodu T_{VCO} . Protože periody signálů přicházející na vstup frekvenčně-fázového detektoru se příliš neliší, můžeme psát

$$T_{DIV} \approx T_{REF} \approx T_{VCO}N + \frac{T_{VCO}}{F}. \quad (3.2)$$

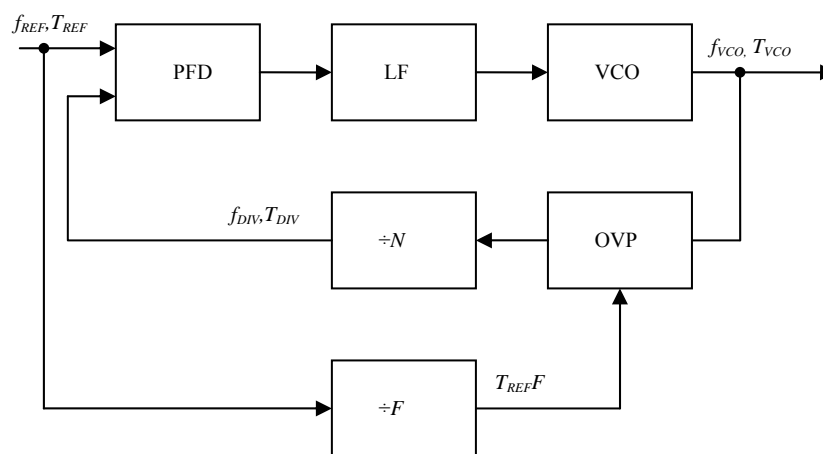
Pokud je smyčka v zavěšeném stavu, platí, že periody T_{REF} a T_{DIV} jsou stejné. Proto je základní perioda signálu přicházejícího na vstup frekvenčně-fázového detektoru

$$T_{REF} = T_{VCO}N + \frac{T_{VCO}}{F}. \quad (3.3)$$

Ze vztahu (3.3) můžeme určit efektivní dělicí poměr

$$N_{EFF} = \frac{T_{REF}}{T_{VCO}} = N + \frac{1}{F}. \quad (3.4)$$

Ve vztahu (3.4) vidíme, že nyní je již dělicí poměr racionální číslo a velikost ladícího kroku syntežátoru již není dána velikostí referenčního kmitočtu. Z toho vyplývá, že jemnějšího ladícího kroku dosáhnou změnou F a nikoliv N .



Obrázek 3.1: Schéma frakčního-N PLL syntežátoru kmitočtu prvního druhu. PFD- frekvenčně-fázový detektor, LF- filtr smyčky, VCO- napětím řízený oscilátor, OVP- obvod pro vynechávání pulsů, $\div N$, $\div F$ - proměnné děliče kmitočtu (N, F jsou přirozená čísla) [1].

3.3 Implementace frakčního-N PLL syntežátoru prvního druhu

Čtenáře jistě v kapitole 3.2 napadlo, jak se implementuje obvod OVP. Tento obvod se při implementaci syntežátoru v obvodu vůbec nevyskytuje a vynechání pulsu VCO je dosaženo zvětšením dělicího poměru N o jedničku. To znamená, že pro syntézu daného kmitočtu je v obvodu přítomna dělička kmitočtu schopná dělit N a $N+1$, viz obr. 3.2.

Popišme nyní detailně funkci obvodu z obr. 3.2. Blok ACU je střadač, který ke své aktuální hodnotě přičítá hodnotu X uloženou v registru REG. Velikost střadače je $Y-1$. Pokud dojde k přetečení střadače, je $s[k] = 1$ a po jeden referenční cyklus se dělí kmitočty VCO $N+1$. Pokud k přetečení nedojde, je hodnota $s[k] = 0$ a kmitočty VCO se dělí N . Ukažme si to na příkladu pomocí tabulky 3.1. V její levé části je znázorněn případ, kdy $Y = 8$ a $X = 1$. V každém referenčním cyklu (tj. cyklu frekvenčně-fázového detektoru) je hodnota střadače inkrementována hodnotou registru X , tj. o jedničku. Na konci sedmého referenčního cyklu dojde k přetečení střadače a v osmém referenčním cyklu se kmitočty VCO dělí $N+1$. V pravé

části tabulky je případ, kdy $Y = 8$ a $X = 3$. V tabulce je vidět, že hodnota střadače je inkrementována rychleji, a tak dochází častěji k přetečení střadače a tím častěji se dělí kmitočet VCO hodnotou $N+1$. Pro efektivní dělicí poměr tedy platí obecně

$$N_{EFF} = \frac{X(N+1) + (Y-X)N}{N} \quad (3.5)$$

a po zjednodušení

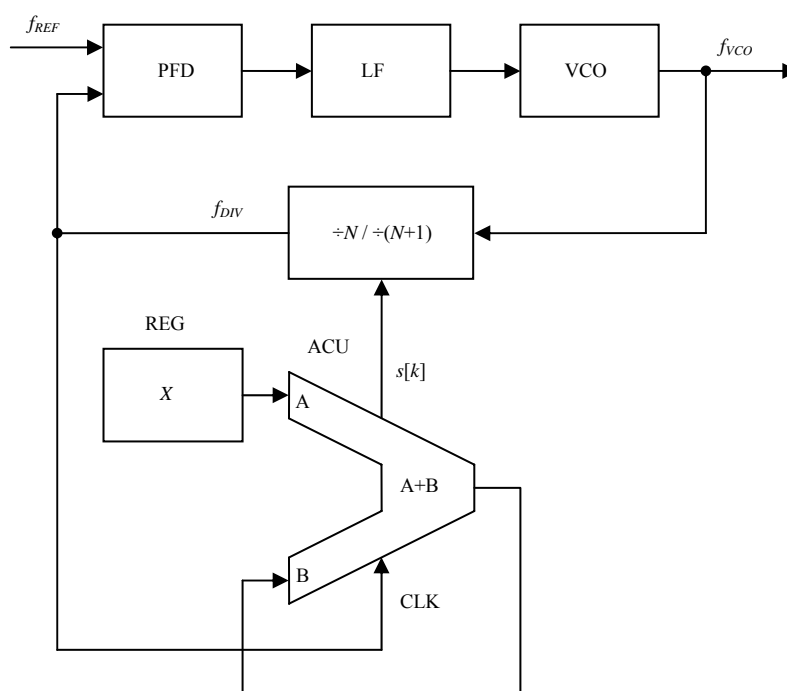
$$N_{EFF} = \left(N + \frac{X}{Y} \right). \quad (3.6)$$

Velikost ladícího kroku u frakčního-N PLL syntezátoru je tedy dána

$$\Delta f_{MIN} = \frac{f_{REF}}{Y}. \quad (3.7)$$

Z (3.7) je tedy zřejmé, že velikost ladícího kroku je dána velikostí Y střadače. To je situace, které jsme chtěli dosáhnout, protože pro danou výstupní frekvenci syntezátoru, pokud chci zjemnit ladící krok, nemusím zvyšovat hodnotu N .

Z této kapitoly také vyplývá název "frakční-N". Žádná digitální dělička kmitočtu neumí totiž dělit racionálním číslem, a proto se racionální dělicí poměr realizuje přepínáním různých celočíselných dělicích poměrů. Odtud tedy tento název.



Obrázek 3.2: Implementace frakčního-N PLL syntezátoru prvního druhu.

Referenční cyklus	Hodnota uložená ve střadači	Přetečení střadače $s[k]$	Aktuální dělicí poměr
1.	1	0	N
2.	2	0	N
3.	3	0	N
4.	4	0	N
5.	5	0	N
6.	6	0	N
7.	7	0	N
8.	0	1	$N+1$
9.	1	0	N

Referenční cyklus	Hodnota uložená ve střadači	Přetečení střadače $s[k]$	Aktuální dělicí poměr
1.	3	0	N
2.	6	0	N
3.	1	1	$N+1$
4.	4	0	N
5.	7	0	N
6.	2	1	$N+1$
7.	5	0	N
8.	0	1	$N+1$
9.	3	0	N

↓ (*)

Tabulka 3.1: Frakční cyklus frakčního-N PLL syntezátoru prvního druhu. (*)=tabulka se opakuje.

3.4 Parazitní fázová modulace

Přepínání celočíselných dělicích poměrů ovšem není bez následků. Ukažme si nyní důsledky. Na začátku je nutné zdůraznit, že při přepínání dělicích poměrů N a $N+1$ nedochází k přepínání dvou výstupních kmitočtů VCO

$$f_{VCO,1} = Nf_{REF}, \quad f_{VCO,2} = (N+1)f_{REF} \quad (3.8)$$

jak je mylně uvedeno v [6], ale VCO je zavěšeno na kmitočtu

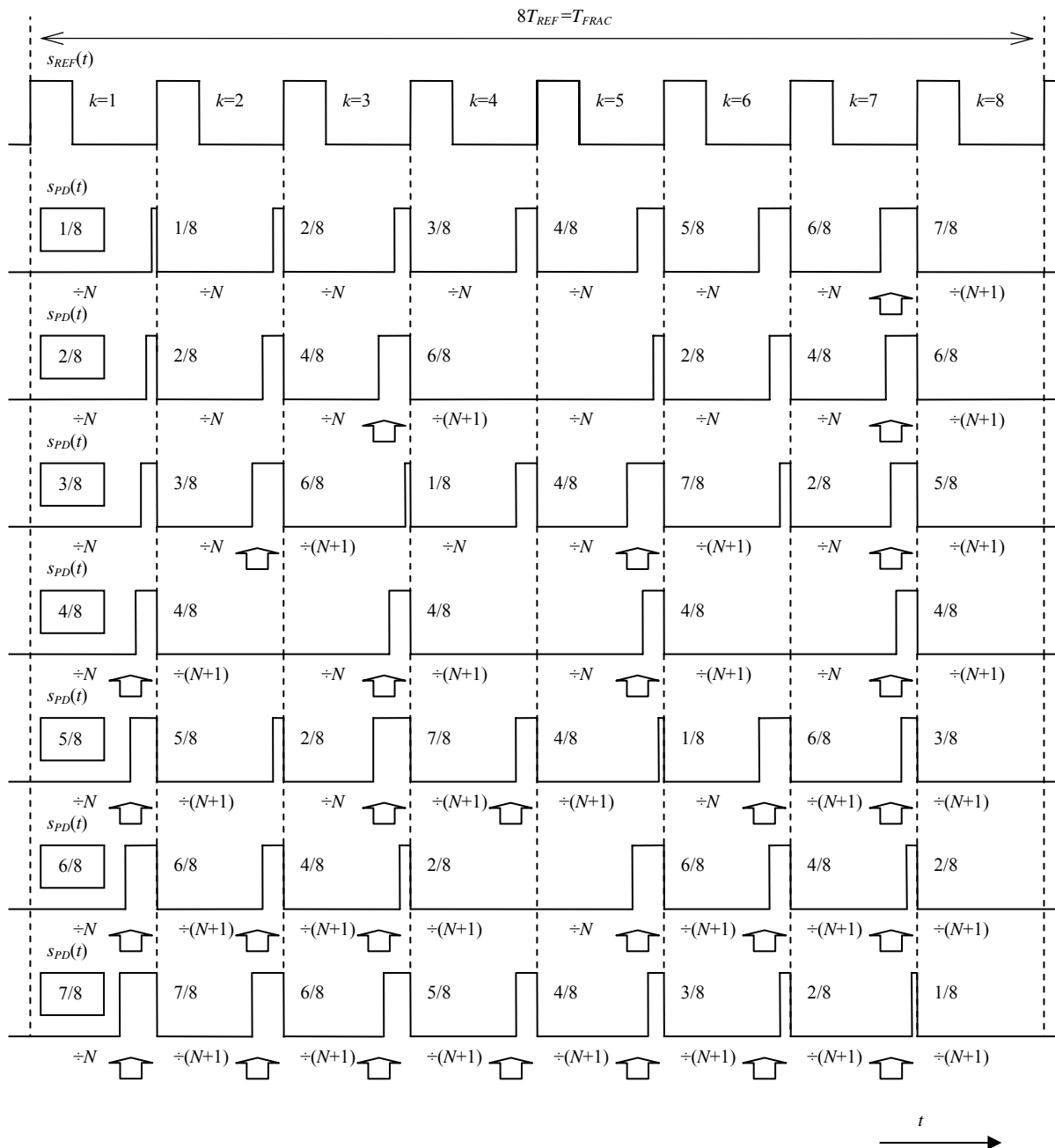
$$f_{VCO} = \left(N + \frac{X}{Y} \right) f_{REF}. \quad (3.9)$$

Předpokládejme, že $Y = 8$, $X = 1$, hodnota uložená ve střadači je 1 a dále předpokládejme, že fáze zavěšeného VCO po vydělení N a fáze referenčního signálu jsou shodné. Protože ovšem frekvence VCO po vydělení hodnotou N je o něco vyšší než frekvence referenčního signálu, objeví se na výstupu frekvenčně-fázového detektoru chybový puls. Chyba fáze neustále roste a tím roste i šířka chybového pulsu na výstupu fázového detektoru. V osmém referenčním cyklu je chyba fáze již 2π . Protože ovšem došlo k přetečení střadače, byl změněn dělicí poměr na $(N+1)$ a chyba fáze byla tímto vynulována. Uzavírá se tzv. frakční cyklus T_{FRAC} , pro který platí

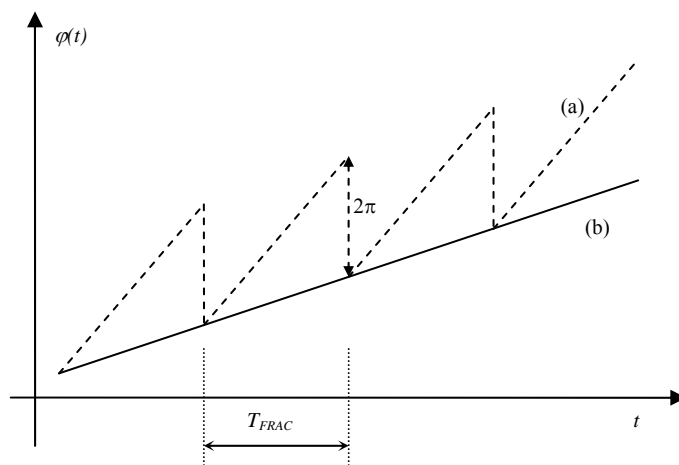
$$T_{FRAC} = Y T_{REF}. \quad (3.10)$$

Celá situace je znázorněna na obr. 3.3 a to i pro ostatní hodnoty X . Pro $Y = 8$ a $X = 1$ je navíc na obr. 3.4 průběh fází VCO, kde (a) je fáze VCO stabilizovaného pomocí frakčního-N PLL

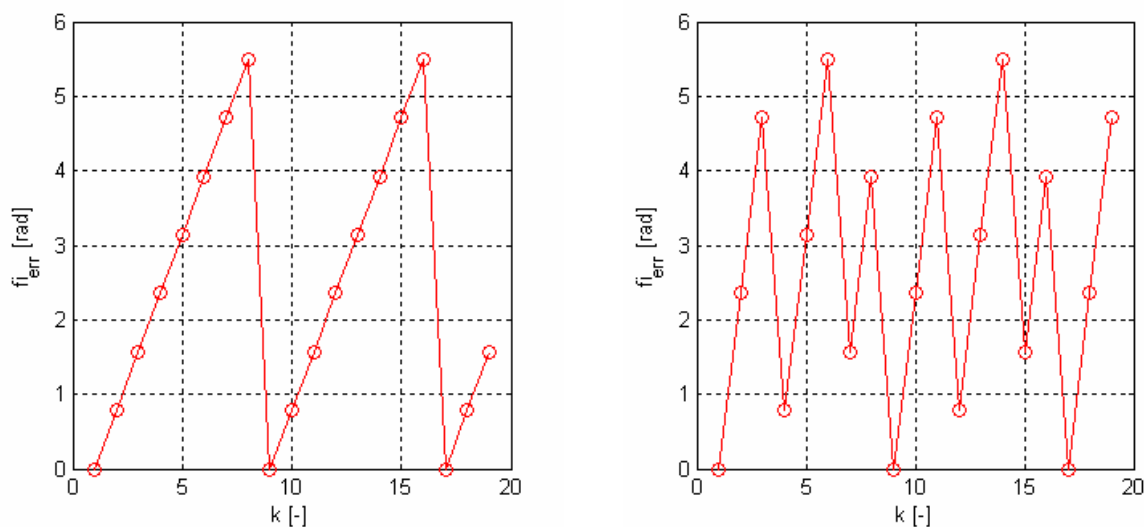
syntezátoru a (b) je fáze VCO volně běžícího na stejném kmitočtu. Je tedy evidentní, že důsledkem frakční-N syntézy prvního druhu je parazitní fázová modulace.



Obrázek 3.3: Chybový signál $s_{PD}(t)$ na výstupu frekvenčně-fázového detektoru způsobený frakční-N PLL syntézou prvního druhu. Šipka označuje přetečení střadače (a tím zvýšení dělicího poměru na $N+1$). Zlomek v rámečku vyjadřuje poměr X/Y . Zlomek příslušející pulsu vyjadřuje jeho délku v násobcích T_{VCO} .



Obrázek 3.4: Příklad průběhu fáze při frakční-N PLL syntéze prvního druhu ($Y = 8$, $X = 1$): (a) průběh fáze zavěšeného VCO (je zřejmá parazitní fázová modulace), (b) průběh fáze VCO volně běžícího na stejném kmitočtu.



Obrázek 3.5: Příklad průběhu chybové složky fáze při frakční-N PLL syntéze prvního druhu: vlevo $Y = 8$, $X = 1$; vpravo $Y = 8$, $X = 3$ (generováno souborem *obr3_5.m* na přiloženém CD).

3.5 Důsledky parazitní fázové modulace ve spektru

Důsledkem parazitní fázové modulace je změna spektra výstupního signálu syntezátoru. Podívejme se nyní na odvození dle [10].

Průběh chybového proudu na výstupu fázového detektoru je periodický, a proto ho lze rozvést do Fourierovy řady. Pro její komplexní koeficienty platí

$$I_n = \sum_{k=1}^{Y-1} \frac{I_{CP}}{n\pi} \sin\left(\frac{n\pi\tau_k}{T_{FRAC}}\right) e^{-j\frac{2\pi n}{T_{FRAC}}\left(\frac{kT_{FRAC}}{Y} - \frac{\tau_k}{2}\right)}, \quad (3.11)$$

kde

$$\tau_k = \frac{kX \bmod Y}{Y} T_{VCO}, \quad (3.12)$$

kde mod označuje funkci modulo (tj. zbytek po celočíselném dělení). Je tedy jasné, že ve spektru výstupního signálu syntezátoru budou na obě strany od nosné v ekvidistantních vzdálenostech

$$nf_{FRAC} = n \frac{f_{REF}}{Y} \quad (3.13)$$

diskrétní parazitní spektrální čáry způsobené frakční-N syntézou prvního druhu.

Pokud určíme impedance filtru smyčky $Z(nf_{FRAC})$ příslušné daným Fourierovým koeficientům rozkladu chybového signálu na výstupu frekvenčně-fázového detektoru, můžeme vyjádřit amplitudy napětí jednotlivých harmonických signálů přítomných na ladícím vstupu VCO

$$U_n(nf_{FRAC}) = I_n Z_n(nf_{FRAC}). \quad (3.14)$$

Ze znalosti (3.14) určíme frekvenční zdvih příslušný dané harmonické složce Fourierova rozkladu

$$\Delta f_n = U_n(nf_{FRAC}) K_{VCO}. \quad (3.15)$$

Modulační index příslušný dané harmonické složce Fourierova rozkladu je pak

$$\beta_n = \frac{\Delta f_n}{nf_{FRAC}}. \quad (3.16)$$

Potlačení diskretních parazitních spektrálních čar na kmitočtech $f_{VCO} \pm nf_{SPUR}$ potom určíme užitím Besselovy funkce prvního řádu

$$P_n(nf_{FRAC}) = 20 \log J_1(\beta_n) \quad [\text{dBc}]. \quad (3.17)$$

Pozorný čtenář jistě namítne, že harmonický signál na ladícím vstupu VCO způsobí nekonečně mnoho diskretních čar ve spektru výstupního signálu syntezátoru, jejichž amplituda se řídí příslušnými Besselovými funkcemi, a ne pouze dvě. V našem případě je

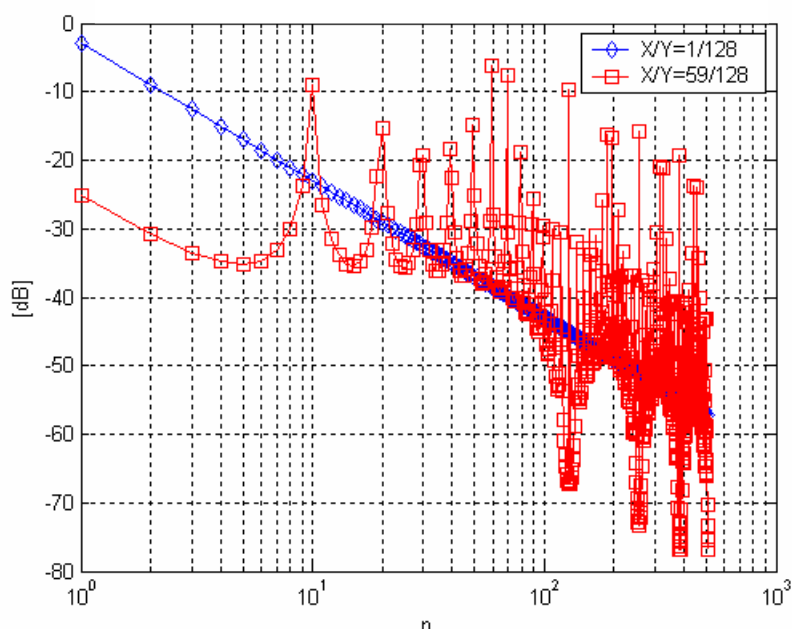
ovšem modulační index velmi malý a příslušné Besselovy funkce vyšších řádů mají zanedbatelné hodnoty.

3.6 Tvar spektra chybového signálu na výstupu PFD

Rozsáhlejší simulace výše uvedených vztahů bude následovat v kapitole 6. Podívejme se nyní alespoň na tvar spektra chybového signálu na výstupu frekvenčně-fázového detektoru. Kroupa v [1] uvádí pro frakční-N PLL syntézu prvního druhu vztah

$$S(n) = \frac{1}{2} \left| \frac{1}{n} \sum_{k=1}^Y s_k e^{-j \frac{2\pi nk}{Y}} \right|^2, \quad (3.18)$$

kde s_k je námi dříve zavedená posloupnost $s[k]$, viz tab. 3.1.



Obrázek 3.6: Tvar spektra chybového signálu na výstupu frekvenčně-fázového detektoru pro $X/Y = 1/128$ a $X/Y = 59/128$. Proloženo (generováno souborem *obr3.6.m* na příloženém CD).

3.7 Závěr

Na obr. 3.6 je tvar spektra chybového signálu na výstupu frekvenčně-fázového detektoru pro $X/Y = 1/128$ a $X/Y = 59/128$. Z obrázku je zřejmé, jak nevhodně je spektrum tvarováno. Toto spektrum je totiž filtrováno přenosovou funkcí PLL $H(f)$, která má vždy dolnofrekvenční charakter. Parazitní spektrální čáry v okolí nosného kmitočtu, které jsou při frakční-N PLL syntéze prvního druhu nejsilnější, jsou pak potlačeny nejméně.

V kapitole 6 bude ukázáno, že frakční-N PLL syntezátory prvního druhu nemohou splnit náročné požadavky na čistotu spektra výstupního signálu syntezátoru. Proto vývoj frakčních-N PLL syntezátorů pokračoval k frakčním-N PLL syntezátorům druhého a třetího druhu.

Kapitola 4

Frakční-N PLL syntezátory druhého druhu

4.1 Úvod

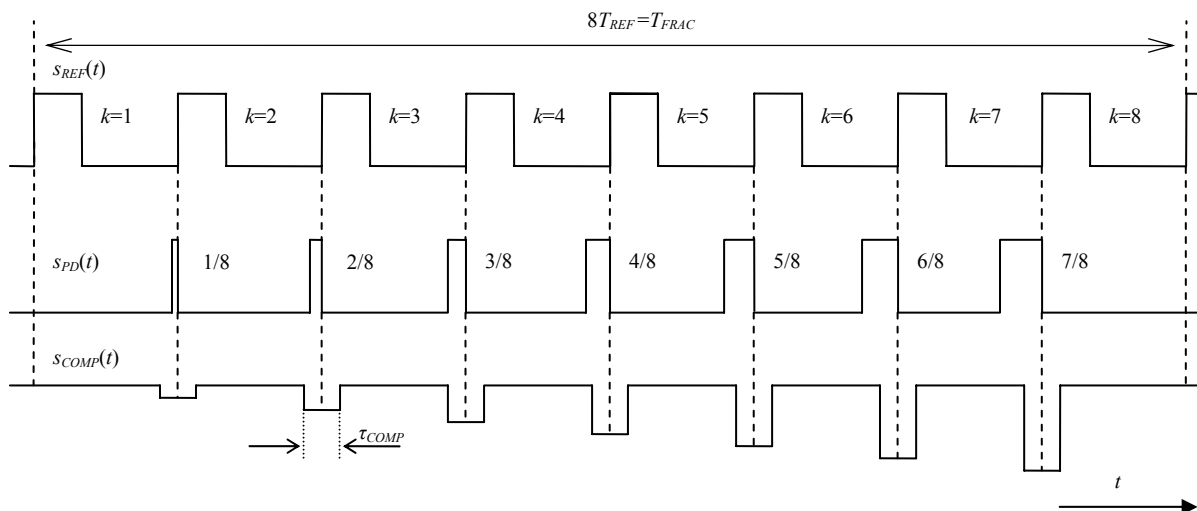
V závěru předešlé kapitoly jsme uvedli, že nevýhodou frakčních-N PLL syntezátorů prvního druhu jsou diskrétní parazitní spektrální čáry, které jsou nejsilnější v okolní nosného kmitočtu. Z minulé kapitoly je ale také zřejmé, že chyba způsobující tyto diskrétní parazitní složky je deterministická, popsaná vztahy (3.11) až (3.13). Proto ji lze kompenzovat. A právě frakční-N PLL syntezátor druhého druhu se od syntezátoru prvního druhu liší tím, že má v sobě zabudován obvod analogové kompenzace fázové chyby.

4.2 Princip kompenzace fázové chyby

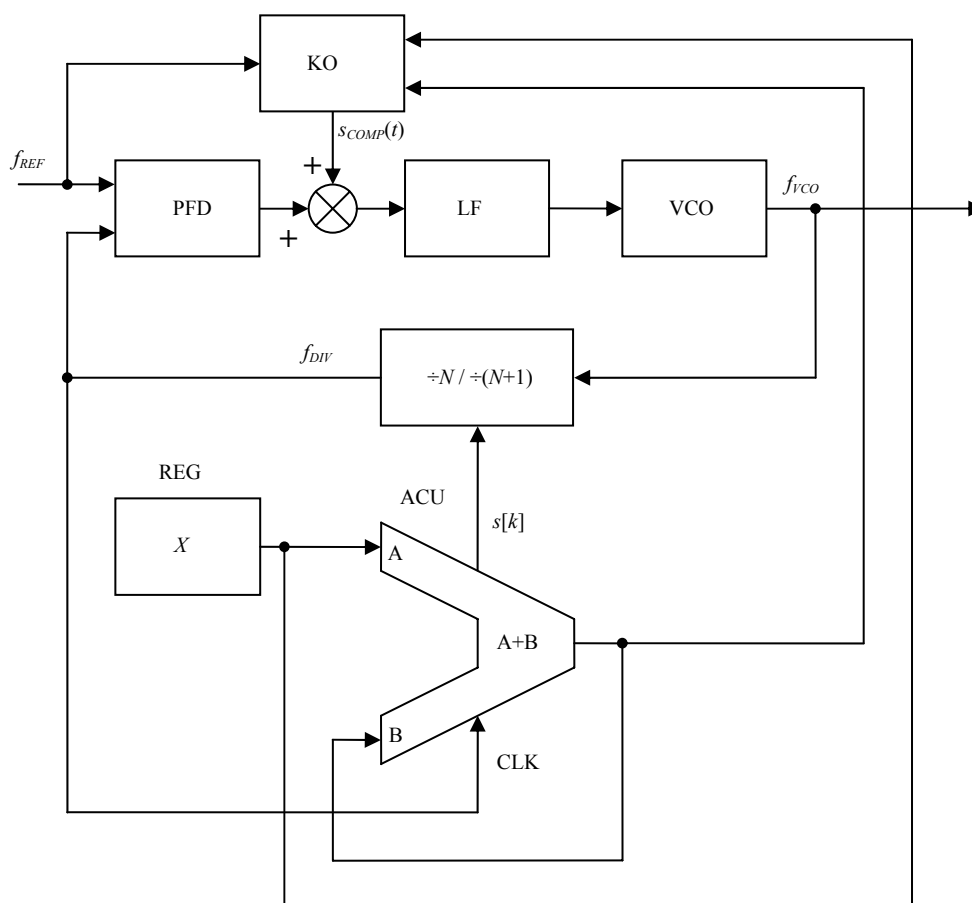
Nyní si vysvětlíme princip kompenzace fázové chyby. Na obr. 4.1 je průběh chybového signálu na výstupu fázového detektoru pro $Y = 8$ a $X = 1$. Jak bylo již uvedeno, tyto chybové pulsy nehrají žádnou roli v udržování smyčky v zavěšeném stavu. Jsou důsledkem fázové chyby ve smyčce a způsobují parazitní fázovou modulaci. Proto lze do obvodu připojit kompenzační obvod, viz obr. 4.2, který obsahuje také nábojovou pumpu a ve vhodném okamžiku do filtru smyčky vpraví takový náboj, jehož velikost je rovna náboji chybového pulsu a má opačné znaménko. Šířka kompenzačního pulsu je konstantní a jeho amplituda se mění tak, aby plocha kompenzačního pulsu (tedy jeho náboj) byla rovna ploše chybového pulsu, viz obr. 4.1. Šířka kompenzačního pulsu je dána konstrukcí obvodu. Na obr. 4.1 je také vidět, že kompenzační puls je posunut vůči chybovému pulsu. Tato kompenzace byla popsána v [10].

Popíšme situaci matematickými vztahy. Necht' je šířka kompenzačního pulsu

$$\tau_{COMP} = \frac{2}{f_{REF}}. \quad (4.1)$$



Obrázek 4.1: Princip kompenzace fázové chyby pro $Y = 8$, $X = 1$. Zlomek příslušející pulsu vyjadřuje jeho délku v násobcích T_{VCO} .



Obrázek 4.2: Schéma frakčního-N PLL syntezátoru kmitočtu druhého druhu. KO-kompenzační obvod.

Náboj chybového pulsu je dán

$$Q_{ERR,k} = I_{PEAK} \tau_k. \quad (4.2)$$

Aby byl roven náboj chybového a kompenzačního pulsu, musí být amplituda kompenzačního pulsu rovna

$$I_{COMP,k} = \frac{-Q_{ERR,k}}{\tau_{COMP}}. \quad (4.3)$$

Stejně jako chybový signál na výstupu frekvenčně-fázového detektoru lze i kompenzační signál rozvést ve Fourierovu řadu s koeficienty

$$I_{COMP,n} = \sum_{k=1}^{Y-1} \frac{I_{COMP}}{n\pi} \sin\left(\frac{n\pi\tau_{COMP}}{T_{FRAC}}\right) e^{-j\frac{2\pi nkT_{REF}}{T_{FRAC}}}. \quad (4.4)$$

4.3 Závěr

V kapitole 6 je uvedena simulace kompenzace fázové chyby. Z ní plynou důležité poznatky. V ideálním případě lze potlačit diskretní parazitní spektrální čáry o více než 60 dB, což je pro reálné aplikace postačující. Stačí ovšem malá chyba v amplitudě kompenzačního proudu a potlačení klesne např. na 30 dB, což je už nedostačující. A právě chyba amplitudy kompenzačního proudu je značný problém, který je v reálných obvodech způsoben teplotní nestabilitou kompenzačního obvodu. Již vlastní přesný kompenzační obvod je značně drahý (přesný digitálně-analogový převodník) a jeho teplotní stabilizace cenu výsledného syntezátoru ještě zvyšuje. Proto se hledaly další možnosti kompenzace diskretních parazitních spektrálních čar ve výstupním signálu syntezátoru a na trhu se objevily frakční-N PLL syntezátory kmitočtu třetího druhu.

Kapitola 5

Frakční-N PLL syntežátory třetího druhu

5.1 Úvod

V názvu kapitoly je použito označení frakční-N PLL syntežátory třetího druhu. Přesto se tyto syntežátory dále budou označovat jako sigma-delta syntežátory.

V kapitole 3 jsme si ukázali, že diskretní parazitní spektrální čáry způsobené frakční-N syntézou kmitočtu prvního druhu mají největší amplitudu v okolí nosné. V kapitole 4 jsme si ukázali, že lze tyto diskretní parazitní spektrální čáry analogově potlačit. Toto řešení je ovšem drahé a navíc je implementace kompenzačního obvodu značně citlivá na nastavení kompenzačního proudu. A právě sigma-delta syntežátory vhodně tvarují diskretní parazitní spektrální čáry vzniklé frakční syntézou na výstupu frekvenčně-fázového detektoru tak, že v okolí nosné mají minimální amplitudu a s rostoucí vzdáleností od nosné jejich amplituda roste: tzn. že energie diskretních parazitních spektrálních čar je „vytlačena“ do zádržného pásma filtru smyčky. Sigma-delta frakční-N syntéza kmitočtu byla poprvé popsána v [11].

5.2 Princip sigma-delta frakčního-N PLL syntežátoru

5.2.1 Sigma-delta modulátor

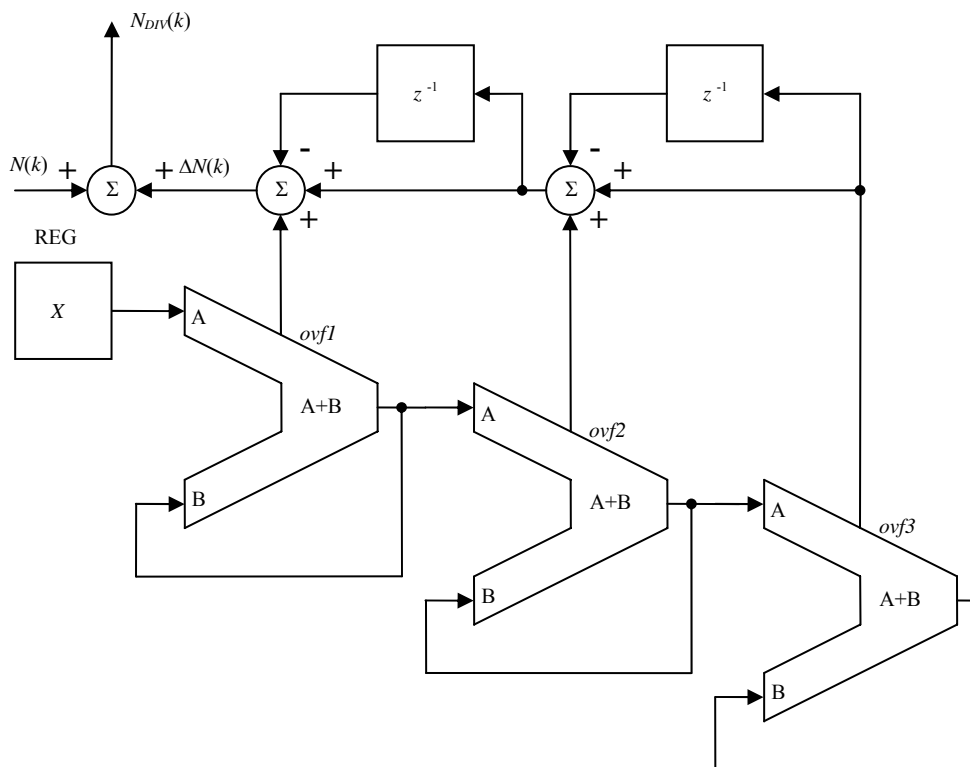
Důležitou částí sigma-delta frakčního-N PLL syntežátoru kmitočtu je tzv. sigma-delta modulátor, viz obr. 5.1. Popíšme princip činnosti třístupňového sigma-delta modulátoru [12].

Úkolem sigma-delta modulátoru je taková manipulace s celočíselnými dělicími poměry $\dots/\div(N-1)/\div N/\div(N+1)/..$, aby efektivní dělicí poměr byl stejně jako u frakčního-N PLL syntežátoru kmitočtu prvního a druhého druhu dán vztahem

$$N_{EFF} = N + \frac{X}{Y}. \quad (5.1)$$

Sigma-delta modulátor je tedy digitální obvod složený z jednoho registru obsahujícího hodnotu X , tří střadačů, tří sčítaček a dvou zpoždovacích členů. Velikost každého střadače je

Y. Pokud střadač dosáhne hodnoty Y , vynuluje se a na výstupu ovf vygeneruje logickou jedničku. Pokud k přetečení střadače nedojde, na výstupu ovf je generována logická nula. Hodnoty $\Delta N(k)$ jsou generovány s kmitočtem f_{DIV} , viz obr. 5.2. V tabulce 5.1 je příklad hodnot ΔN pro $Y = 8$ a všechny možné hodnoty X (generováno souborem `sigma_delta_modulator.m` na příloženém CD). Matematický popis a odvození N_{EFF} je v kapitole 5.3



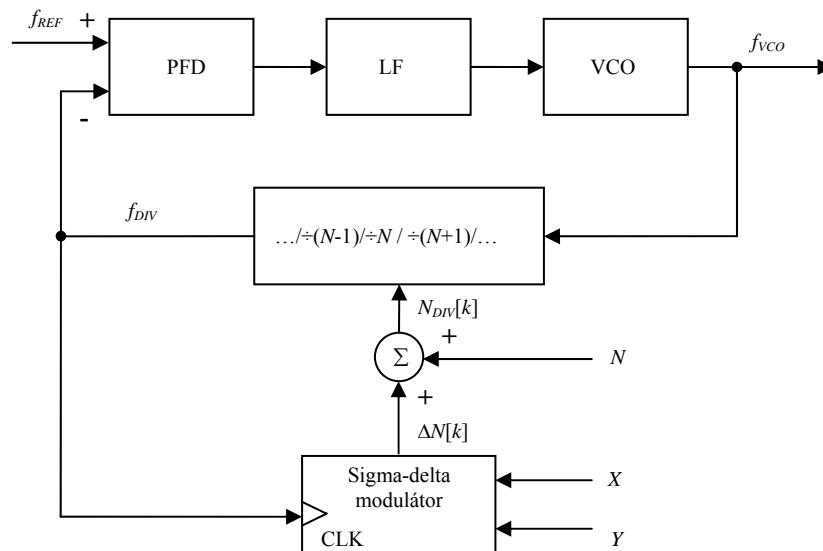
Obrázek 5.1: Sigma-delta modulátor.

X	$\Delta N(k)$															
1	0	0	1	-1	1	0	-1	2	-2	2	-1	1	-1	2	-2	1
2	0	1	-1	2	-2	3	-2	1								
3	0	1	0	1	0	0	0	2	-2	3	-1	0	1	1	-1	1
4	0	2	-1	1												
5	0	2	0	0	1	2	-2	3	-1	1	1	1	0	1	0	1
6	0	3	-2	3	-1	2	0	1								
7	0	3	-1	2	0	2	-1	3	-1	2	1	0	2	0	1	1

Tabulka 5.1: Hodnoty $\Delta N(k)$ pro $Y = 8$.

5.2.2 Sigma-delta frakční-N PLL syntezátor kmitočtu

Vlastní sigma-delta frakční-N PLL syntezátor (viz obr. 5.2) se nijak výrazně neliší od syntezátoru prvního druhu (viz obr. 3.2). Zatímco však u syntezátoru prvního druhu se dělilo N nebo $N+1$, u sigma-delta syntezátoru s třístupňovým sigma-delta modulátorem se může měnit dělicí poměr od $(N-4)$ do $(N+3)$.

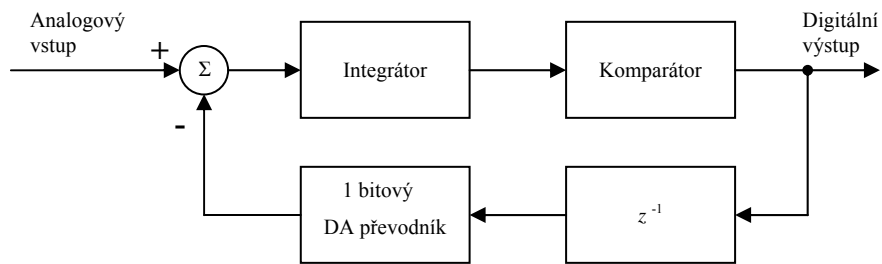


Obrázek 5.2: Sigma-delta frakční-N PLL syntezátor kmitočtu.

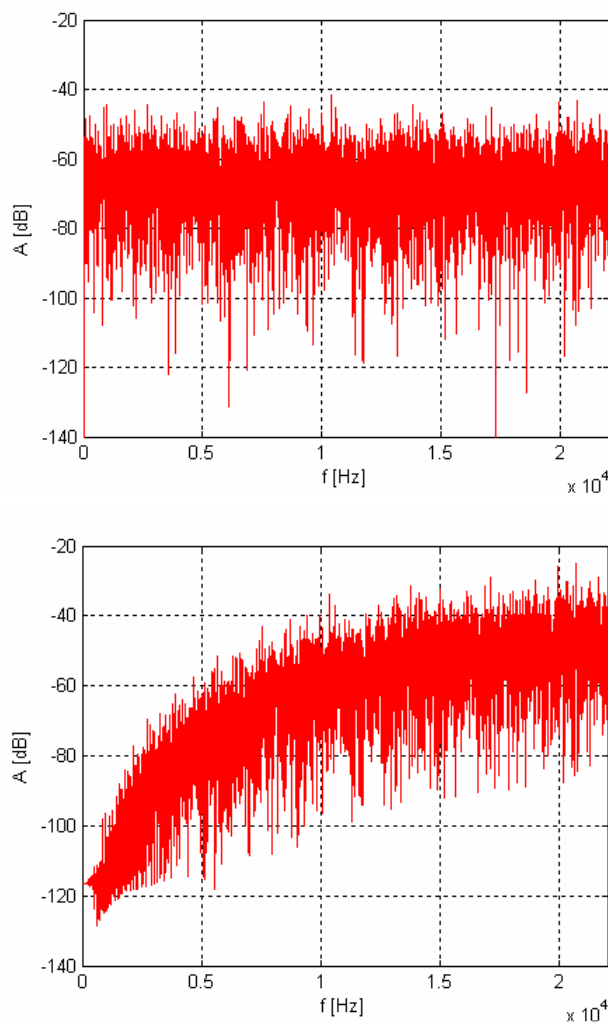
5.3 Vlastnosti sigma-delta frakčního-N PLL syntezátoru

V úvodu této kapitoly jsme zopakovali, že nevýhodou frakčních-N PLL syntezátorů prvního druhu je to, že diskrétní parazitní spektrální čáry způsobené frakční-N syntézou kmitočtu mají nejvyšší amplitudu v okolí nosné. Dále jsme dříve poukázali na to, že analogová kompenzace je drahá a velmi citlivá na nastavení. V kapitole 5.2 jsme popsali sigma-delta modulátor, který v syntezátoru implementuje stejný efektivní dělicí poměr jako je u frakčních-N syntezátorů prvního druhu. Jeho vlastností je ale navíc to, že dokáže vhodně tvarovat spektrum parazitních frekvencí způsobených frakční syntézou.

Myšlenka sigma-delta modulace vychází z analogově-digitálního sigma-delta převodníku, viz obr. 5.3. Analogový signál je vzorkován vysokým vzorkovacím kmitočtem a díky struktuře převodníku dochází k tzv. tvarování kvantizačního šumu. Spektrum šumu je pak natvarováno tak, že jeho energie roste směrem k polovině vzorkovacího kmitočtu. Protože je signál převzorkovaný, tj. jeho spektrum je soustředěno kolem nulového kmitočtu, lze kvantizační šum efektivně filtrovat digitálním filtrem. Příklad tvarování kvantizačního šumu je na obr. 5.4.

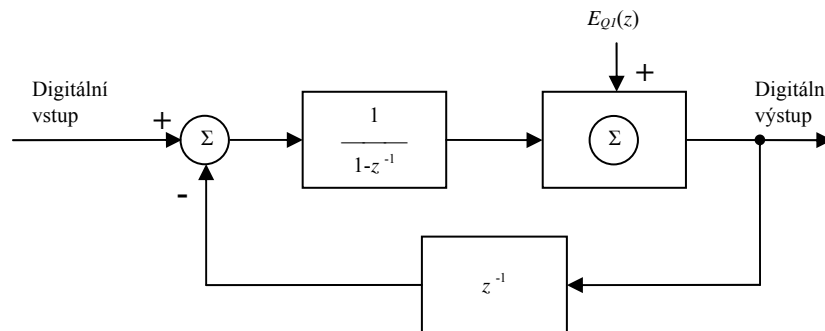


Obrázek 5.3: Schéma analogově-digitálního sigma-delta převodníku.



Obrázek 5.4: Příklad tvarování kvantizačního šumu v analogově-digitálním sigma-delta převodníku. Na horním obr. je amplitudové spektrum kvantizačního šumu, na dolním obr. amplitudové spektrum kvantizačního šumu tvarované sigma-delta převodníkem. Frekvenční osa je do poloviny vzorkovacího kmitočtu (generováno souborem *obr5_4.m* na příloženém CD).

Podobná koncepce jako u analogově-digitálních převodníků je užitá u sigma-delta modulátorů, viz obr. 5.5. Integrátor je implementován digitálně a jednobitový digitálně-analogový převodník není potřeba. Komparátor (což je v podstatě jednobitový analogově-digitální převodník) je modelován blokem jednotkového zesílení s přidáním kvantizačním šumem [13].



Obrázek 5.5: Model sigma-delta modulátoru.

Studujme nyní vlastnosti třístupňového modulátoru z obr. 5.1 [12]. S přihlédnutím k obr. 5.5 můžeme překreslit třístupňový sigma-delta modulátor do podoby na obr. 5.6 (ΔN je poměr X/Y). Pro první modulátor platí (použitím Z-transformace)

$$N_1(z) = \Delta N \frac{1}{1-z^{-1}} - N_1 z^{-1} \frac{1}{1-z^{-1}} + E_{Q1}(z) \quad (5.2)$$

a odtud

$$N_1(z) = \Delta N + (1-z^{-1})E_{Q1}(z). \quad (5.3)$$

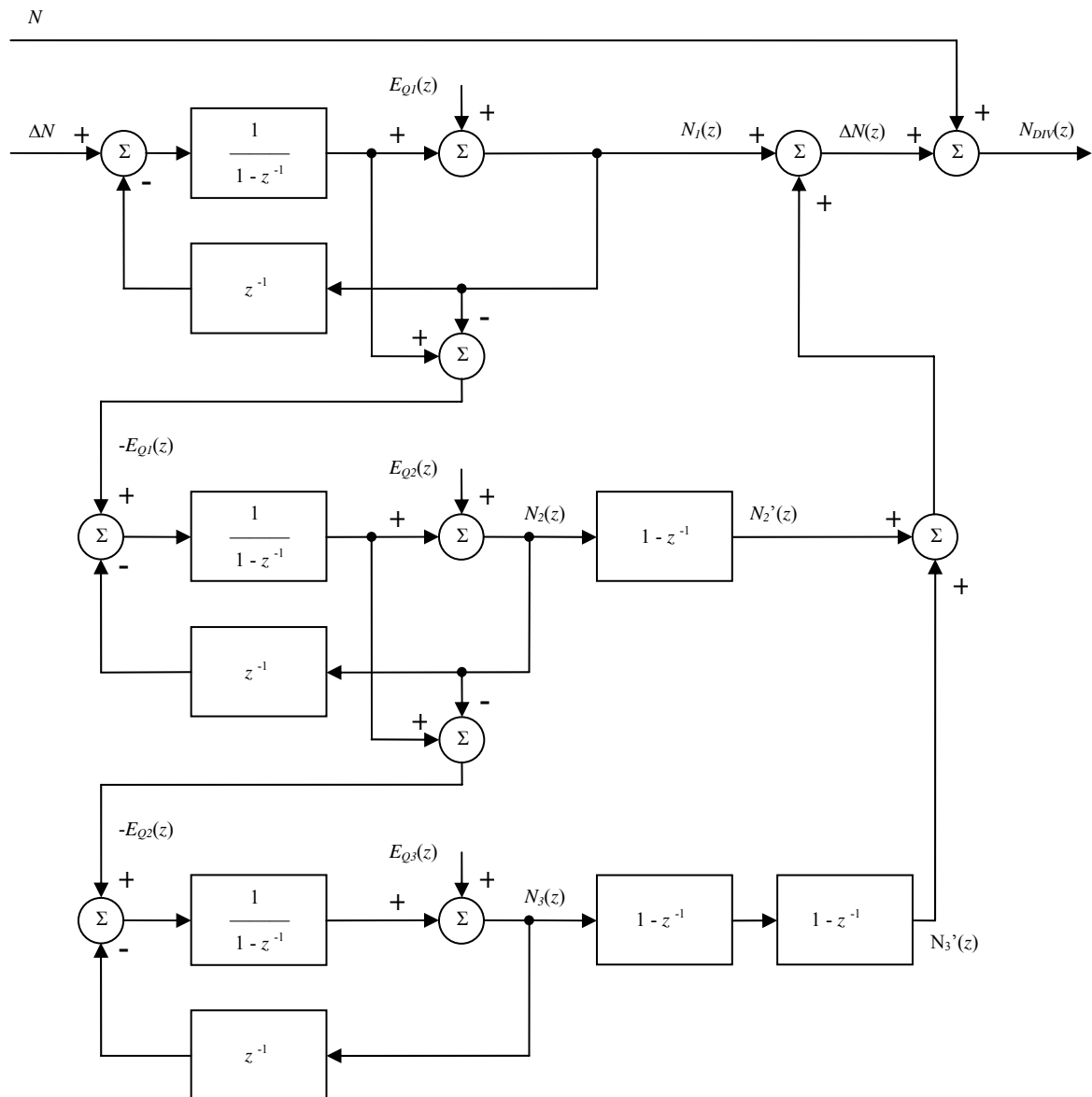
Obdobně pro druhý modulátor

$$N_2(z) = -E_{Q1}(z) \frac{1}{1-z^{-1}} - N_2(z) z^{-1} \frac{1}{1-z^{-1}} + E_{Q2}(z), \quad (5.4)$$

$$N_2(z) = -E_{Q1}(z) + (1-z^{-1})E_{Q2}(z). \quad (5.5)$$

Pro $N_2'(z)$ platí

$$N_2'(z) = (1-z^{-1})N_2(z). \quad (5.6)$$



Obrázek 5.6: Model třístupňového sigma-delta modulátoru.

Po dosazení do vztahu (5.5) dostáváme

$$N'_2(z) = -(1-z^{-1})E_{Q1}(z) + (1-z^{-1})^2 E_{Q2}(z). \quad (5.7)$$

A pro třetí modulátor

$$N_3(z) = -E_{Q2}(z) \frac{1}{1-z^{-1}} - N_3(z) z^{-1} \frac{1}{1-z^{-1}} + E_{Q3}(z), \quad (5.8)$$

$$N_3(z) = -E_{Q2}(z) + (1-z^{-1})E_{Q3}(z). \quad (5.9)$$

Pro $N'_3(z)$ platí

$$N'_3(z) = (1 - z^{-1})^2 N_3(z). \quad (5.10)$$

Po dosazení do vztahu (5.9) dostáváme

$$N'_3(z) = -(1 - z^{-1})^2 E_{Q2}(z) + (1 - z^{-1})^3 E_{Q3}(z). \quad (5.11)$$

Pro $N_{DIV}(z)$ platí

$$N_{DIV}(z) = N + \Delta N(z) = N + N_1(z) + N'_2(z) + N'_3(z). \quad (5.12)$$

Pokud je smyčka zavěšena, platí

$$f_{VCO}(k) = N_{DIV}(k) f_{REF}. \quad (5.13)$$

Dosadíme-li do vztahu (5.13) vztah (5.12), dostáváme

$$f_{VCO}(z) = (N + \Delta N) f_{REF} + (1 - z^{-1})^3 E_{Q3}(z) f_{REF}. \quad (5.14)$$

Vztah (5.14) je důležitý vztah popisující spektrum vznikající při sigma-delta frakční-N syntéze kmitočtu s třístupňovým modulátorem. První složka vyjadřuje požadovanou frekvenci, druhá vyjadřuje šum způsobený sigma-delta modulací. Tento zápis ovšem není vhodný k další analýze šumových složek, a proto ho převedeme na jednostranný fázový šum $\mathcal{L}(f)$.

Bez újmy na obecnosti předpokládejme, že kvantizační šum E_{Q1} , E_{Q2} , E_{Q3} má uniformní rozložení. Výkon kvantizačního šumu je $\delta/12$, kde δ je minimální krok kvantizéru. Protože zaokrouhlujeme na celá čísla, $\delta=1$ a kvantizační chybový výkon je $1/12$. Tento výkon je rozložen na šířce pásma f_{REF} . Z úvahy plyne, že

$$E_{Q3}(z) = \sqrt{\frac{1}{12 f_{REF}}}. \quad (5.15)$$

Definujme $v(z)$ jako frekvenční fluktuace $f_{VCO}(z)$. Pro výkonovou spektrální hustotu frekvenčních fluktuací platí

$$S_v(z) = \left| (1 - z^{-1})^3 E_{Q3}(z) f_{REF} \right|^2. \quad (5.16)$$

Dosazením (5.15) do (5.16) dostáváme

$$S_v(z) = \left|1 - z^{-1}\right|^6 \frac{f_{REF}}{12}. \quad (5.17)$$

My potřebujeme ale vyjádřit fluktuace fáze, nikoliv frekvence

$$\phi(t) = \int_0^{T_{REF}} \omega(t) dt = 2\pi \int_0^{T_{REF}} v(t) dt. \quad (5.18)$$

Po výpočtu (5.18) a transformaci do z-roviny dostáváme

$$\Phi(z) = \frac{2\pi T_{REF} v(z)}{1 - z^{-1}}. \quad (5.19)$$

Použitím (5.17) a (5.19)

$$S_\Phi(z) = \frac{(2\pi)^2}{\left|1 - z^{-1}\right|^2 f_{REF}^2} \frac{\left|1 - z^{-1}\right|^6 f_{REF}}{12}. \quad (5.20)$$

A po úpravě

$$S_\Phi(z) = \frac{(2\pi)^2}{12 f_{REF}} \left|1 - z^{-1}\right|^4 \left[\text{rad}^2/\text{Hz} \right]. \quad (5.21)$$

Jestliže $S_\Phi(f)$ je oboustranná spektrální výkonová hustota, potom $\mathcal{L}(f) = S_\Phi(f)$. Proto

$$\mathcal{L}(z) = \frac{(2\pi)^2}{12 f_{REF}} \left|1 - z^{-1}\right|^4 \left[\text{rad}^2/\text{Hz} \right]. \quad (5.22)$$

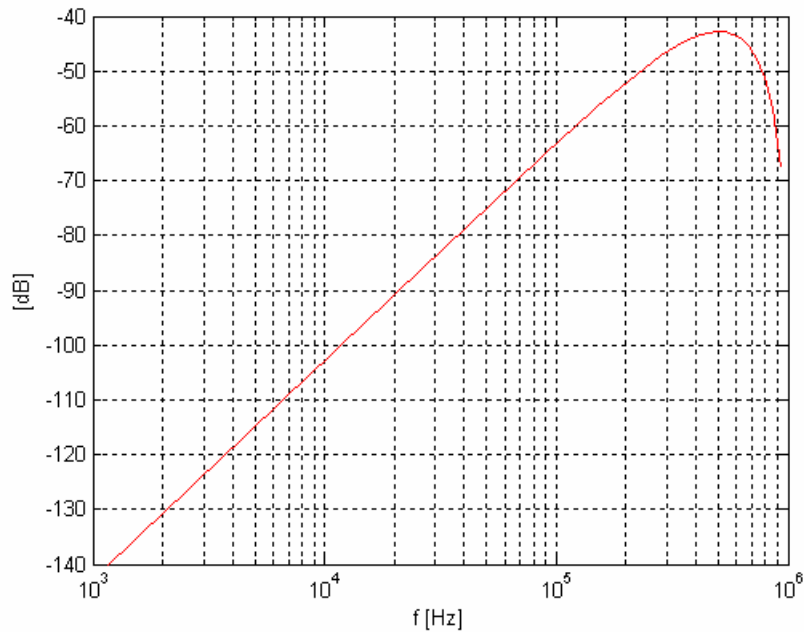
Výraz (5.22) převedeme do frekvenční domény a dostáváme

$$\mathcal{L}(f) = \frac{(2\pi)^2}{12 f_{REF}} \left[2 \sin\left(\frac{\pi f}{f_{REF}}\right) \right]^4 \left[\text{rad}^2/\text{Hz} \right]. \quad (5.23)$$

Na rozdíl od diskretních parazitních spektrálních čar, vznikajících při frakční syntéze prvního a druhého druhu, se chybová energie při sigma-delta modulaci projeví právě jako barevný šum popsáný vztahem (5.23) [12], viz obr. 5.7.

Pokud se ovšem podíváme na výstup reálného sigma-delta frakčního-N syntežátoru kmitočtu, budou tam přítomny parazitní spektrální čáry v přesně definovaných vzdálenostech, což je v přímém rozporu se vztahem (5.23) a závěrem o barevném šumu, ke kterému dospěli Miller a Conley. Kroupa v [1] odvozuje, že vztah (5.23) je totiž pouze obálkou diskretních parazitních spektrálních čar, vznikajících sigma-delta modulací, které se objevují na frekvencích

$$f_n = n \frac{f_{REF}}{2Y}. \quad (5.24)$$

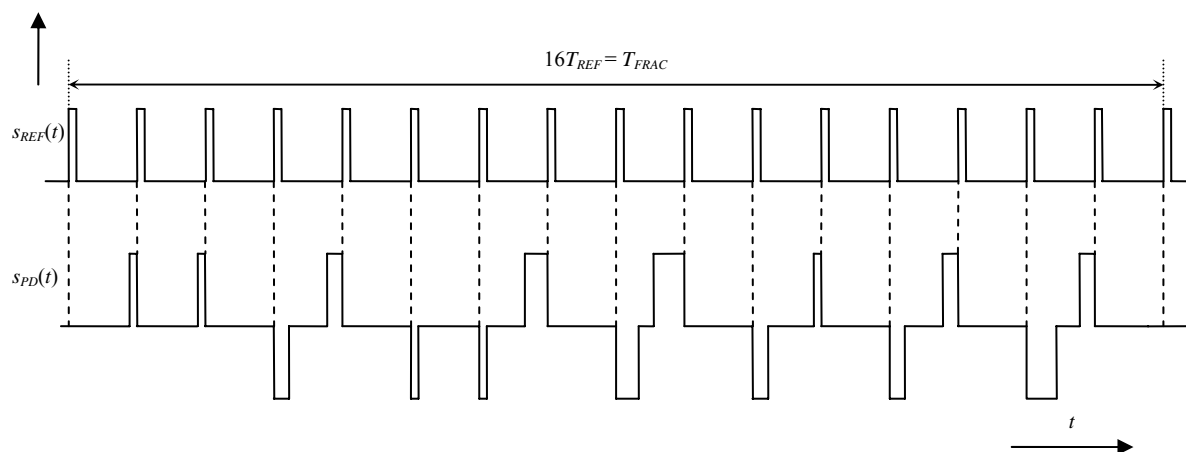


Obrázek 5.7: Spektrální výkonová hustota barevného šumu produkovaná třístupňovým sigma-delta modulátorem, $f_{ref} = 1$ MHz, dle (5.23), [12]. Jak ovšem uvádí Kroupa v [1], jedná se pouze o obálku diskretních parazitních frekvencí na kmitočtech daných vztahem (5.24) (generováno souborem *obr5_7.m* na příloženém CD).

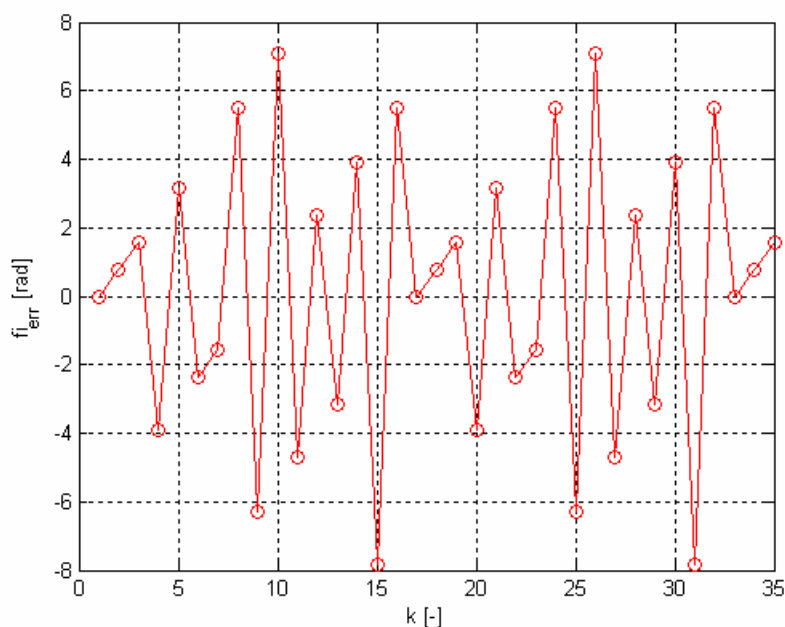
Na obr. 5.7 je jasně vidět, proč je vhodné pro frakční syntézu kmitočtu použít právě sigma-delta modulaci. Rozestup (na frekvenční ose) diskretních parazitních čar je sice dvakrát menší než při frakční-N syntéze prvního a druhého druhu (srovnej (3.13) a (5.24)), nicméně energie diskretních parazitních čar na výstupu frekvenčně-fázového detektoru při sigma-delta frakční-N syntéze má v okolí nosné minimální hodnoty energie (srovnej obr. 3.5 a 5.7 (pouze obálka spektra)).

5.4 Časové průběhy na výstupu PFD

V kapitolách 3.4 a 3.5 jsme popsali vznik diskretních parazitních spektrálních čar vznikajících při frakční-N syntéze prvního (resp. druhého) druhu pomocí odvíjející se fázové chyby (parazitní fázové modulace) a časového průběhu chybového signálu na výstupu frekvenčně-fázového detektoru. Lze tak i učinit v případě sigma-delta frakční-N syntézy (např. [14] a [15]).



Obrázek 5.8: Časový průběh chybového signálu na výstupu frekvenčně-fázového detektoru.



Obrázek 5.9: Časový průběh chybové složky fáze na výstupu frekvenčně-fázového detektoru pro $Y = 8$ a $X = 1$ (generováno souborem *obr5_9.m* na příloženém CD).

Na obr. 5.8 je zobrazen časový průběh chybového signálu na frekvenčně-fázovém detektoru pro $X = 1$ a $Y = 8$. Tento průběh je opět periodický signál, a proto ho lze stejně jako v kapitole 3.5 rozvést do Fourierovy řady. Pro její komplexní koeficienty platí

$$I_n = \sum_{k=1}^{2Y} \frac{I_{CP}}{n\pi} \sin\left(\frac{n\pi\tau_k}{T_{FRAC}}\right) e^{-j\frac{2\pi n}{T_{FRAC}}\left(\Delta_k + \frac{\tau_k}{2}\right)}, \quad (5.25)$$

kde T_{FRAC} je opět frakční cyklus daný na rozdíl od (3.10)

$$T_{FRAC} = 2YT_{REF}. \quad (5.26)$$

Dále

$$\Delta_k = T_{VCO} \left(kN + \sum_{j=1}^k \Delta N(j) \right). \quad (5.27)$$

Jestliže $\Delta_k < kT_{REF}$, potom

$$\tau_k = T_{VCO} \left(kd - \sum_{j=1}^k \Delta N(j) \right), \quad (5.28)$$

$$d = N_{EFF} - N, \quad (5.29)$$

$$I = I_{CP}. \quad (5.30)$$

Jestliže $\Delta_k \geq kT_{REF}$, potom

$$\tau_k = \left(T_{VCO} \left(kN + \sum_{j=1}^k \Delta N(j) \right) \right) - kT_{REF}, \quad (5.31)$$

$$\Delta_k = \left(T_{VCO} \left(kN + \sum_{j=1}^k \Delta N(j) \right) \right) - \tau_k, \quad (5.32)$$

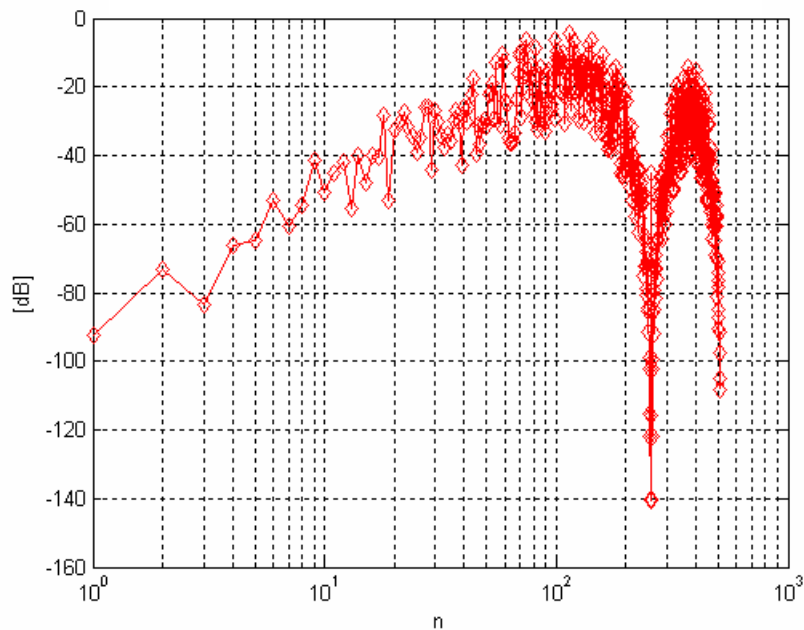
$$I = (-1)I_{CP}. \quad (5.33)$$

Stejně jako v kapitole 3.5 můžeme určit potlačení diskretních parazitních čar vzhledem k nosné pomocí modulačního indexu.

5.5 Tvar spektra chybového signálu na výstupu PFD

Rozsáhlejší simulace výše uvedených vztahů bude následovat v kapitole 6. Podívejme se nyní alespoň na tvar spektra chybového signálu na výstupu frekvenčně-fázového detektoru. Kroupa v [1] uvádí pro frakční-N PLL syntézu třetího druhu vztah

$$S(n) = \frac{1}{2} \left| \frac{1}{n} \sum_{k=1}^{2Y} \Delta N(k) e^{-j\frac{\pi nk}{Y}} \right|^2. \quad (5.34)$$



Obrázek 5.10: Tvar spektra chybového signálu na výstupu PFD pro $X/Y = 1/128$. Proloženo (generováno souborem *obr5_10.m* na příloženém CD).

5.6 Závěr

Na obr. 5.10 je spektrum chybového signálu na výstupu frekvenčně-fázového detektoru pro $X/Y = 1/128$. Z obrázku je zřejmé, že spektrum je na rozdíl od frakční-N syntézy prvního druhu již vhodně tvarováno (viz obr. 3.5) a chybová energie je soustředěna dále od nosné, kde ji lze efektivně filtrovat filtrem smyčky. Průběh odpovídá obálce z obrázku 5.7.

Za povšimnutí také stojí, že při frakční-N syntéze prvního druhu byly na výstupu fázového detektoru pouze kladné proudové pulsy, a proto bylo třeba pro jejich kompenzaci pulsů s opačnou polaritou (syntezátory druhého druhu). U sigma-delta syntezátorů jsou na výstupu fázového detektoru přítomny proudové pulsy obou polarit, a proto dochází k jakési „samokompenzaci“.

Kapitola 6

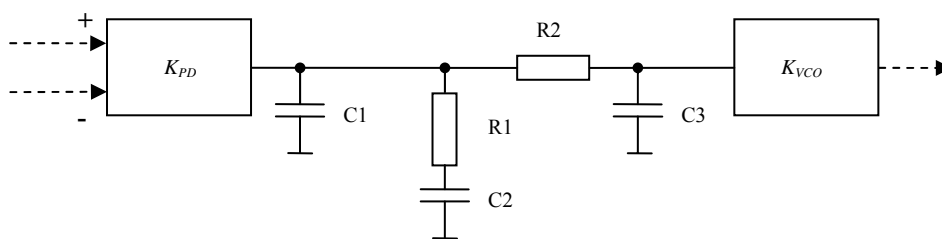
Simulační část

6.1 Úvod

V této kapitole je uvedena krátká simulace (v programu Matlab) výkonových úrovní diskretních parazitních spektrálních čar vznikajících při frakční-N syntéze kmitočtu. Simulace je provedena na základě vztahů z kapitol 4, 5 a 6 popisujících časovou závislost chybového signálu na výstupu frekvenčně-fázového detektoru pomocí Fourierových řad.

6.2 Simulace

Pro simulaci jsem použil pasivní filtr smyčky 4. řádu, viz obr 6.1. Dále jsem zvolil parametry syntezátoru uvedené v tabulce 6.1. Záměrně jsem zvolil šířku smyčky rovnou ladícímu kroku syntezátoru, abych demonstroval nevhodně nastavenou šířku smyčky u frakčního-N syntezátoru prvního druhu. V tabulce se vyskytuje pojem fázová jistota, jejíž definice a volba je vysvětlena v kapitole 7.2. Hodnoty součástí (také viz tab. 6.1) jsem vypočítal pomocí programu ADI SimPLL (viz příložené CD).



Obrázek 6.1: Pasivní filtr smyčky 4. řádu.

Nyní je vhodná ještě poznámka o výpočtu K_{PD} . Protože frekvenčně-fázový detektor detekuje rozdíl fází mezi f_{REF} a f_{DIV} v rozmezí $\pm 2\pi$, K_{PD} se určí dle [28] jako

$$K_{PD} = \frac{|I_{CP}| + |-I_{CP}|}{4\pi} = \frac{I_{CP}}{2\pi}. \quad (6.1)$$

Jak lze vidět ve vztahu (6.1), správná jednotka K_{PD} je $[A//2\pi]$. V dalším textu bude přesto $K_{PD}=I_{CP}$ [A]. Dále uvádím také K_{VCO} v [Hz/V], přičemž správná jednotka je $[2\pi \text{ Hz/V}]$. Tyto nesprávné jednotky si mohou dovolit proto, že se všude vyskytuje pouze součin $K_{PD}K_{VCO}$ a dochází ke zkrácení výrazu 2π v těchto jednotkách. Uvádění K_{PD} v [A] a K_{VCO} v [Hz/V] je navíc názornější.

Vstup	f_{VCO}	1400 MHz
	f_{PFD}	1 MHz
	f_{STEP}	20 kHz
	N	1400
	Y	50
	K_{VCO}	30 MHz/V
	I_{CP}	5 mA
	Šířka smyčky při $f_{VCO}=1400$ MHz	20 kHz
	Fázová jistota při $f_{VCO}=1400$ MHz	45°
Výstup	R1	1350 Ω
	R2	2750 Ω
	C1	1,22 nF
	C2	16,6 nF
	C3	555 pF

Tabulka 6.1: Návrh syntezátoru pomocí software ADI SimPLL.

Pro určení relativního výkonu (vzhledem k nosné) diskretních parazitních čar vznikajících při frakční-N syntéze jsem použil vztahů (3.11) až (3.17), (4.1) až (4.4) a (5.25) až (5.33), při určení přenosové funkce jsem navíc vycházel z [26].

Na obrázku 6.2 vidíme Fourierovy koeficienty proudů ze vztahů (3.11), (4.4) a (5.25). Jak bylo uvedeno v kapitole 3, nevýhodou frakční-N syntézy prvního druhu je to, že spektrum chybového signálu na výstupu frekvenčně-fázového detektoru popsané právě Fourierovou řadou má největší energii v okolí nosné, kde ještě není tlumeno filtrem smyčky, viz obr. 6.3. Pokud použijeme sigma-delta frakční-N syntezátor, je na obr. 6.2 vidět, že diskretní čáry chybového spektra na výstupu frekvenčně-fázového detektoru jsou již vhodně tvarované tak, že je jejich energie soustředěna do nepropustného pásma filtru smyčky. Je také zřejmé, že ideální kompenzace navržená v kapitole 4 má za následek ještě menší Fourierovy koeficienty proudu než sigma-delta syntéza.

Na obr. 6.4 vidíme výsledný relativní výkon (vzhledem k nosné) diskretních parazitních složek vznikajících při frakční-N syntéze. U syntézy prvního druhu vidíme, že první čára ve vzdálenosti 20 kHz od nosné leží přesně na zlomové frekvenci filtru smyčky a

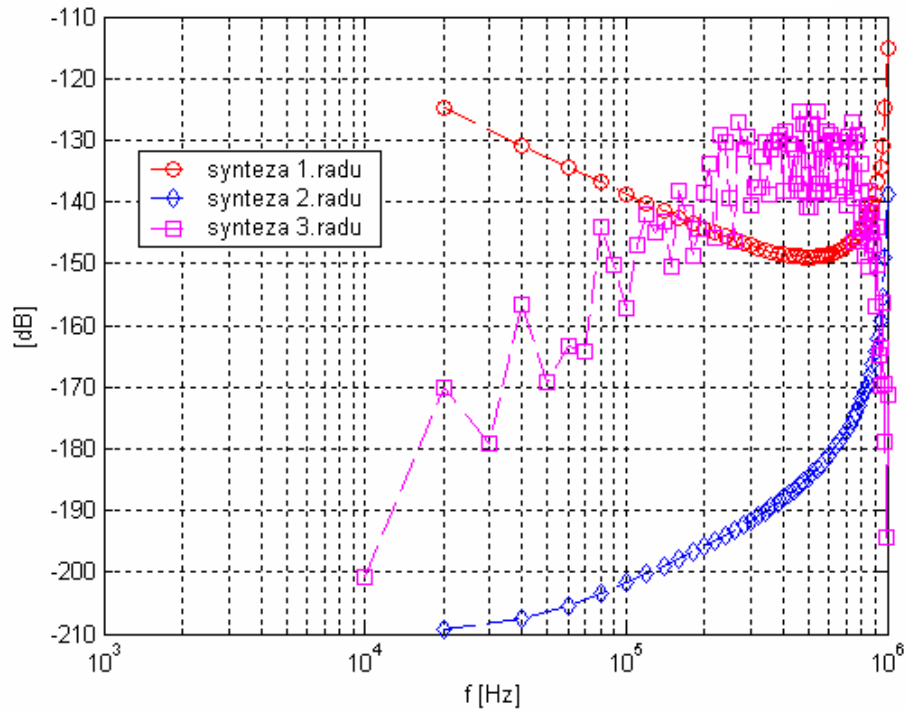
tudíž byla nejméně potlačena. Pro syntézu prvního druhu je tedy filtr smyčky navržen špatně. Jeho zlomový kmitočet by měl být několikanásobně menší než první parazitní čára, aby bylo dosaženo jejího většího potlačení. Snížení šířky filtru má ovšem za následek zvětšení fázového šumu výstupního signálu, viz kapitola 2.4.3.

U sigma-delta syntezátoru je situace mnohem příznivější a ve spektru výstupního signálu je vidět důsledek tvarování diskretních parazitních čar. Na obr. 6.4 je na první pohled nápadné, že nejlépe je na tom syntéza druhého druhu. Je to ovšem ideální případ a na obr. 6.5 je vyobrazena situace, kdy je chyba v nastavení kompenzačního proudu -1 %. I tak je situace o něco příznivější než u sigma-delta syntezátoru. Tato simulace je samozřejmě značně zjednodušená a ve [12] se uvádí, že u syntézy druhého druhu lze za cenu drahého obvodového řešení (především přesný digitálně-analogový převodník) dosáhnout potlačení maximálně -70 dBc.

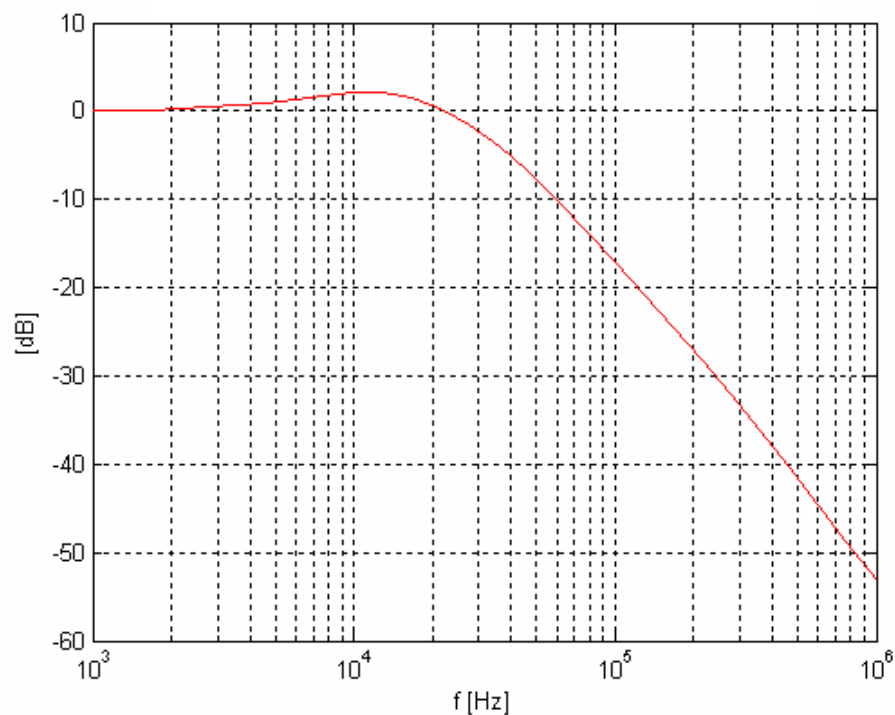
Na obr. 6.6 a 6.7 jsou relativní výkony (vzhledem k nosné) diskretních parazitních čar ve vzdálenosti 200 kHz od nosné přes všechny X pro $Y = 50$. U syntézy prvního druhu je nejvíce zřetelné, kdy lze poměr X/Y zkrátit. Pokud totiž lze tento poměr krátit, odstup (na frekvenční ose) parazitních čar se tolikrát zvětší, kolikrát se po zkrácení zlomku sníží Y . Tím dochází k vymizení některých parazitních čar ve spektru.

6.3 Závěr

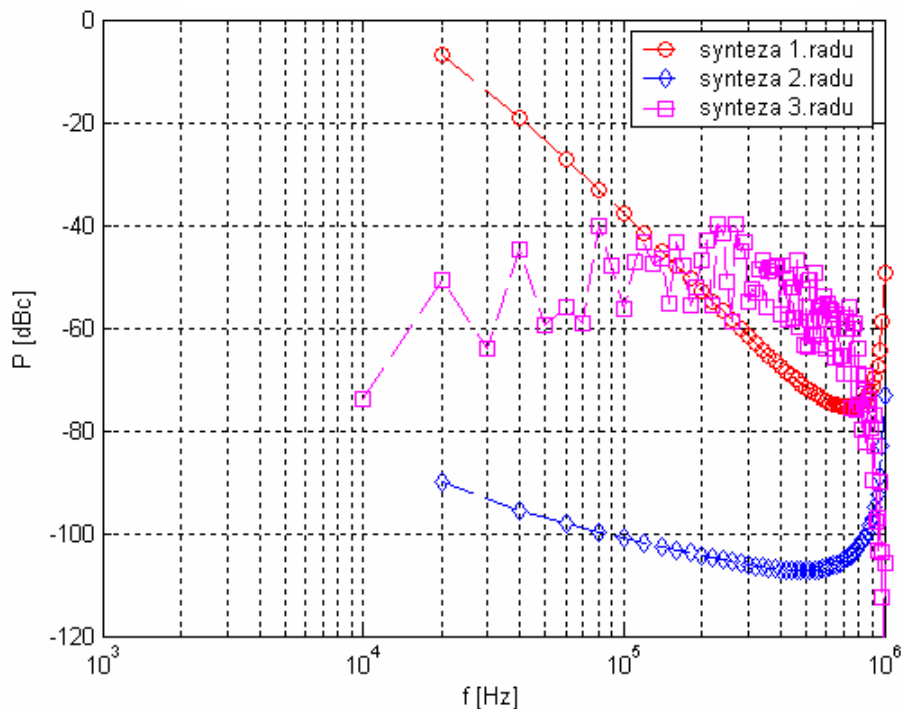
V této kapitole byla uvedena krátká simulace frakčních-N PLL syntezátorů. Závěrem je nutno zdůraznit, že se jedná o značně zidealizovaný případ. Jednak byl použit lineární model PLL a také časové charakteristiky chybového signálu na výstupu frekvenčně-fázového detektoru jsou ve skutečnosti mnohem komplikovanější (přechodové jevy při přechodech z a do stavu vysoké impedance). Proto jsem také nezvolil takové parametry syntezátoru, které jsem v následující kapitole použil pro realizaci, protože potlačení diskretních parazitních čar by vyšlo nereálně velké. Zdrojové kódy simulačních programů jsou na přiloženém CD a zdrojový kód souboru *obr6_2_5.m* je také v příloze C.



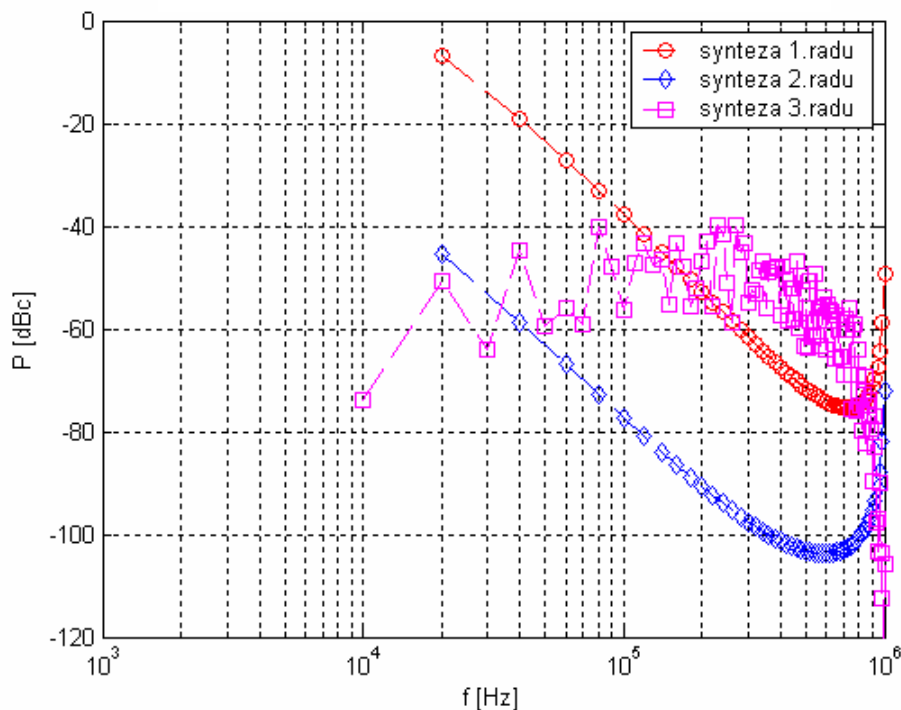
Obrázek 6.2: Fourierovy koeficienty chybového proudu na výstupu frekvenčně-fázového detektoru ze vztahů (3.11), (4.4) a (5.25), , $Y = 50$, $X = 1$. Proloženo (generováno souborem *obr6_2_5.m* na příloženém CD).



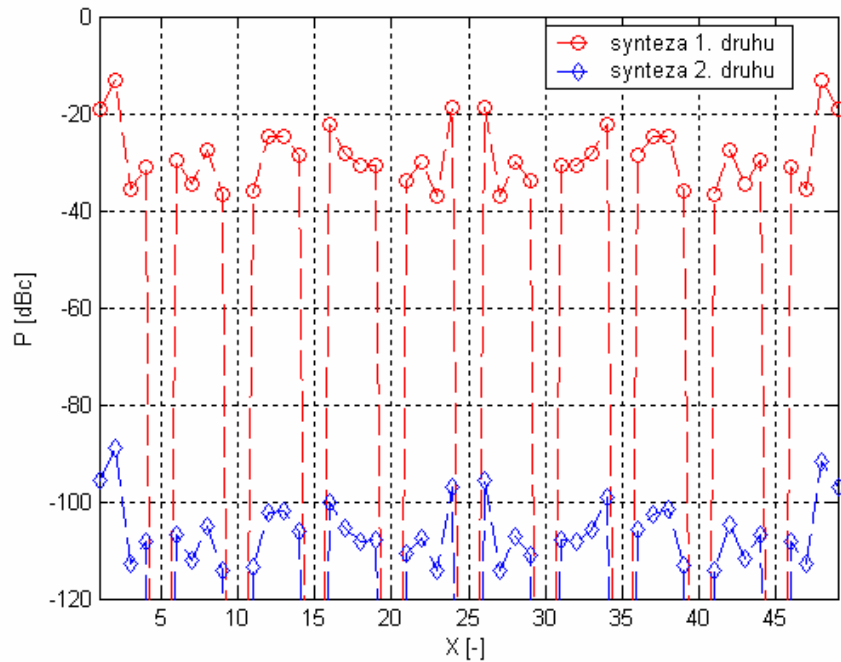
Obrázek 6.3: Efektivní přenosová funkce PLL (generováno souborem *obr6_2_5.m* na příloženém CD).



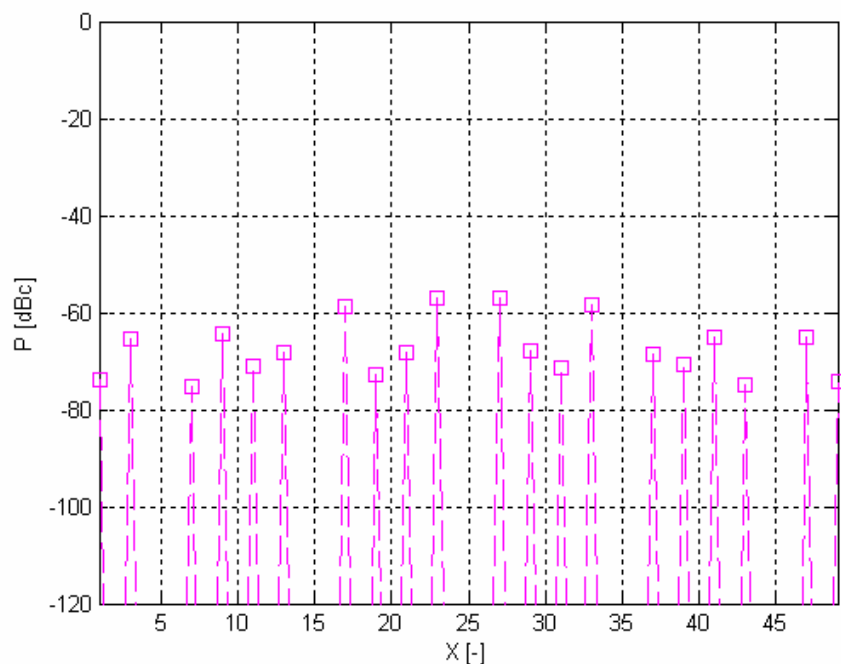
Obrázek 6.4: Relativní výkon (vzhledem k nosné) disktrénních parazitních složek, $Y = 50$, $X = 1$. Proloženo (generováno souborem *obr6_2_5.m* na příloženém CD).



Obrázek 6.5: Relativní výkon (vzhledem k nosné) disktrénních parazitních složek, $Y = 50$, $X = 1$. Chyba v nastavení kompenzačního proudu -1%. Proloženo (generováno souborem *obr6_2_5.m* na příloženém CD).



Obrázek 6.6: Relativní výkon (vzhledem k nosné) diskrétní parazitní čáry ve vzdálenosti 200 kHz od nosné při frakční-N syntéze prvního a druhého druhu, $Y = 50$. Uvažuje se ideální kompenzace. Proloženo (generováno souborem *obr6_6.m* na příloženém CD).



Obrázek 6.7: Relativní výkon (vzhledem k nosné) diskrétní parazitní čáry ve vzdálenosti 200 kHz od nosné při frakční-N syntéze třetího druhu, $Y = 50$. Proloženo (generováno souborem *obr6_7.m* na příloženém CD).

Kapitola 7

Experimentální část

7.1 Úvod

Mým úkolem bylo navrhnout a realizovat syntezátor kmitočtu v pásmu jednotek GHz s frakčním-N PLL syntezátorem kmitočtu a poté změřit parametry realizovaného syntezátoru, především spektrální čistotu výstupního signálu. V následující kapitole bude nejdříve popsán návrh zapojení, návrh ovládacího software a nakonec budou uvedeny výsledky měření.

7.2 Návrh zapojení

7.2.1 Volba kritických součástek

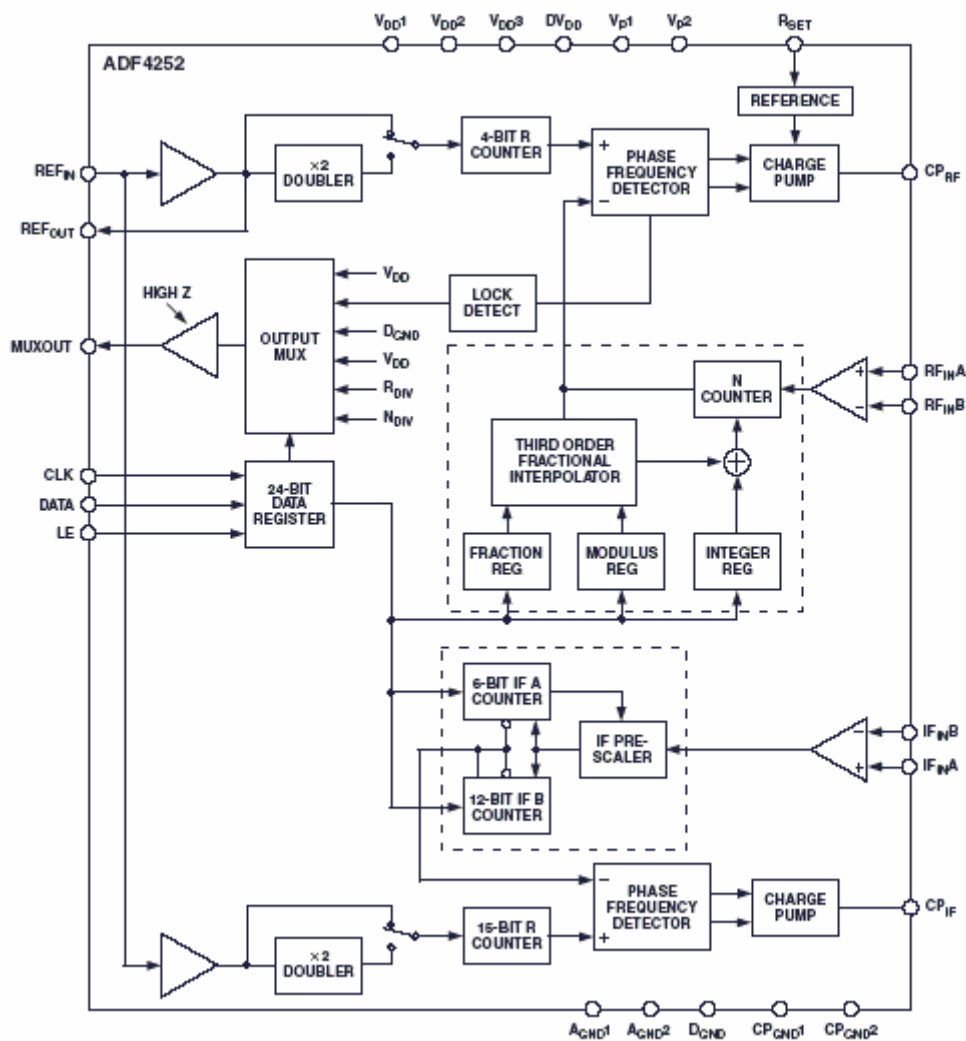
Nejprve bylo potřeba zvolit vhodný syntezátor kmitočtu. Frakční-N PLL syntezátory vyrábí celá řada firem. Velmi zajímavé by bylo srovnání jednotlivých obvodů, ale katalogové listy jednotlivých firem jsou natolik rozdílné, že objektivní srovnání není většinou možné. Pro svůj experiment jsem zvolil obvod ADF4252 firmy Analog Devices [20] a to především z toho důvodu, že není problém s dodávkou integrovaných obvodů od této firmy. Při návrhu zapojení jsem pak vyšel z [23] a [24].

Blokové schéma ADF4252 vidíme na obr. 7.1. Je to obvod, který je určen zejména pro základnové stanice mobilních sítí (GSM, CDMA, atd.), a proto má v sobě implementovány dva syntezátory kmitočtu: první pro kmitočtový rozsah 250 MHz – 3 GHz a druhý pro rozsah 50 MHz – 1,2 GHz. A právě syntezátor pro vyšší kmitočtový rozsah je frakční-N syntezátor se sigma-delta modulátorem třetího řádu. Na obr. 7.1 je také přerušovanou čarou vyznačen sigma-delta modulátor, který odpovídá svou strukturou modulátoru z obr. 5.2.

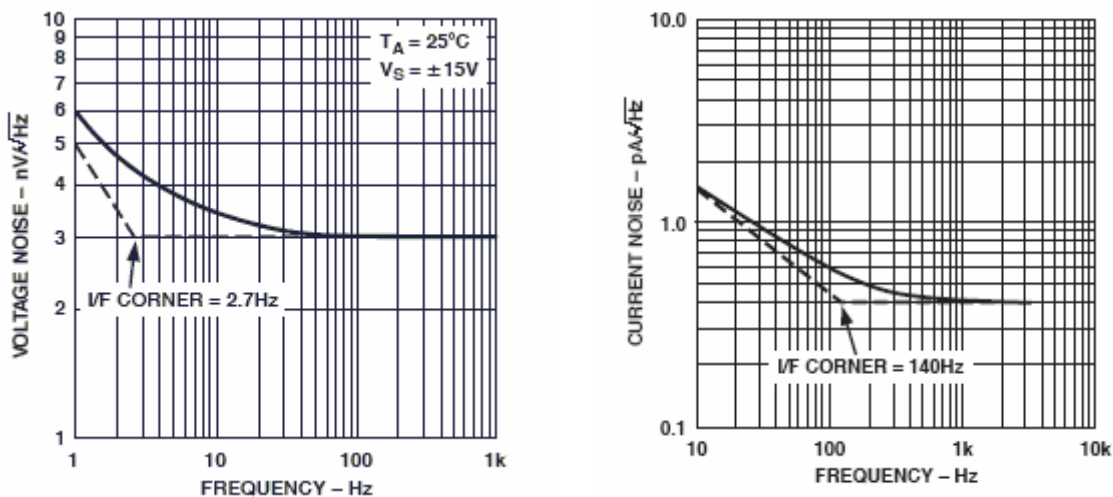
Vzhledem ke kmitočtovému rozsahu obvodu ADF4252 jsem musel tedy zvolit VCO s maximálním kmitočtem 3 GHz. Zvolil jsem VCO ROS-2500 firmy Mini-Circuits [21], a to

opět především díky dostupnosti (firma Elsy odebírá produkty firmy Mini-Circuits). VCO ROS-2500 má kmitočtový rozsah 1,6 – 2,5 GHz se středním výstupním výkonem +6,5 dBm. Rozsah ladícího napětí je 0,5 – 14 V.

Poslední kritickou součástí je operační zesilovač v aktivním filtru smyčky (dále bude vysvětleno použití aktivního filtru). Rozhodující pro výběr byly především jeho šumové vlastnosti, a proto jsem zvolil OP27 firmy Analog Devices [22], který má výborné šumové vlastnosti. Na obr. 7.2 je jeho napěťová šumová hustota a proudová šumová hustota.



Obrázek 7.1: Blokové schéma obvodu ADF4252 [20].



Obrázek 7.2: Napěťová a proudová šumová hustota OP27 [22].

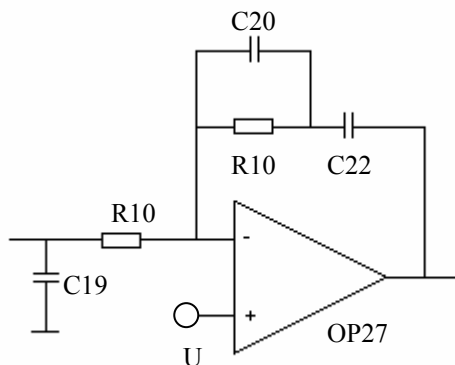
7.2.2 Návrh smyčky

Protože jsem zvolil VCO s ladícím napětím 0,5 – 14 V, musel jsem na rozdíl od [23] a [24] použít aktivní filtr smyčky. Použití operačního zesilovače OP27 jsem již zdůvodnil. Nyní bylo potřeba navrhnout typ filtru a parametry smyčky, a tím i hodnoty součástek ve filtru. K tomu jsem použil software firmy Analog Devices ADI SimPLL verze 2 (viz příložené CD), který po zadání f_{VCO} , K_{VCO} , I_{CP} , f_{PDF} (kmitočet fázového detektoru), ladícího kroku, typu filtru smyčky, šířky smyčky a její fázové jistoty (fázová jistota je rozdíl mezi 180° a fází přenosové funkce otevřené smyčky na kmitočtu rovném šířce smyčky, tzn. kde má přenosová funkce otevřené smyčky jednotkový zisk) vypočte hodnoty příslušných součástek filtru. Pokud zadám i průběh fázového šumu VCO, vypočte odhadovaný průběh výstupního fázového šumu syntezátoru. Software bohužel neumí odhadovat úroveň parazitních diskretních spektrálních složek vznikajících při sigma-delta frakční-N syntéze.

Na tomto místě je potřeba zdůraznit změnu oproti předešlým kapitolám. Dříve jsme hovořili o referenčním kmitočtu f_{REF} , a to byl kmitočet, se kterým pracoval fázový detektor. Od tohoto odstavce ale f_{REF} bude znamenat kmitočet referenčního oscilátoru. Kmitočet, se kterým pracuje fázový detektor, budeme značit f_{PDF} . Platí

$$f_{PDF} = \frac{f_{REF}}{N}, \quad (7.1)$$

kde N je přirozené číslo. Důvod je implementační: f_{REF} je nejčastěji generován pomocí krystalového oscilátoru. Krystalové výbrusy se dělají většinou pro frekvence větší než jeden megahertz a navíc jsou rezonanční frekvence výbrusů v diskretních řadách. Proto se požadované frekvence f_{PDF} dosahuje dělením f_{REF} krystalového oscilátoru ve vnitřním děliči obvodu syntezátoru.



Obrázek 7.3: Použitý aktivní filtr smyčky 4. řádu. Značení součástek odpovídá schématu na obr.7.7.

Software nabízí několik konfigurací aktivních filtrů smyčky. Na základě dobrých zkušeností jsem se rozhodl pro filtr 4. řádu, viz obr 7.3. Na neinvertující vstup operačního zesilovače se musí přivést napětí U , které je rovno polovině napájecího napětí proudové pumpy fázového detektoru (to proto, že výstupní napětí proudové pumpy je konstantní a rovno právě polovině napájecího napětí proudové pumpy). Rezistory R_2 a R_5 v konfiguraci napěťového děliče, kterými vytvářím pro operační zesilovač napětí U , nesmí být malé z důvodu velké spotřeby proudu. Proto je hodnota každého z nich $100\text{k}\Omega$. Takový dělič je ovšem zdrojem šumu a je nutné ho blokovat kondenzátory C_9, C_{15} .

Filtr smyčky jsem navrhnul na středním kmitočtu VCO 2050 MHz . Použil jsem přitom parametry uvedené v první části tabulky 7.1 a model VCO ROS-2500, který je v příloze B (model obsahuje závislost K_{VCO} na ladícím napětí a průběh fázového šumu). Pro návrh jsem dále použil fázovou jistotu 55° (fázová jistota se volí v rozmezí $30^\circ - 70^\circ$, [26]), a tuto fázovou jistotu jsem použil jako kritérium stability smyčky. Obdržel jsem hodnoty součástek uvedené v druhé části tabulky 7.1. Tyto hodnoty jsem musel zaokrouhlit vzhledem k vyráběným hodnotám součástek. V tabulce 7.2 jsou uvedeny hodnoty zaokrouhlených (tedy použitých součástek) a parametry smyčky na krajních a středním kmitočtu VCO. Je zřetelné, že se změnou dělicího poměru N se mění parametry smyčky. Na obr. 7.4 jsou vidět změny přenosové funkce otevřené smyčky pro různé N (a tedy různé kmitočty f_{VCO}) a na obr. 7.5 je pozorovatelný vliv změny přenosové funkce na výstupní fázový šum syntezeátoru (uvažují pouze šum VCO a šum OZ – ten je definován knihovnou v ADI SimPLL).

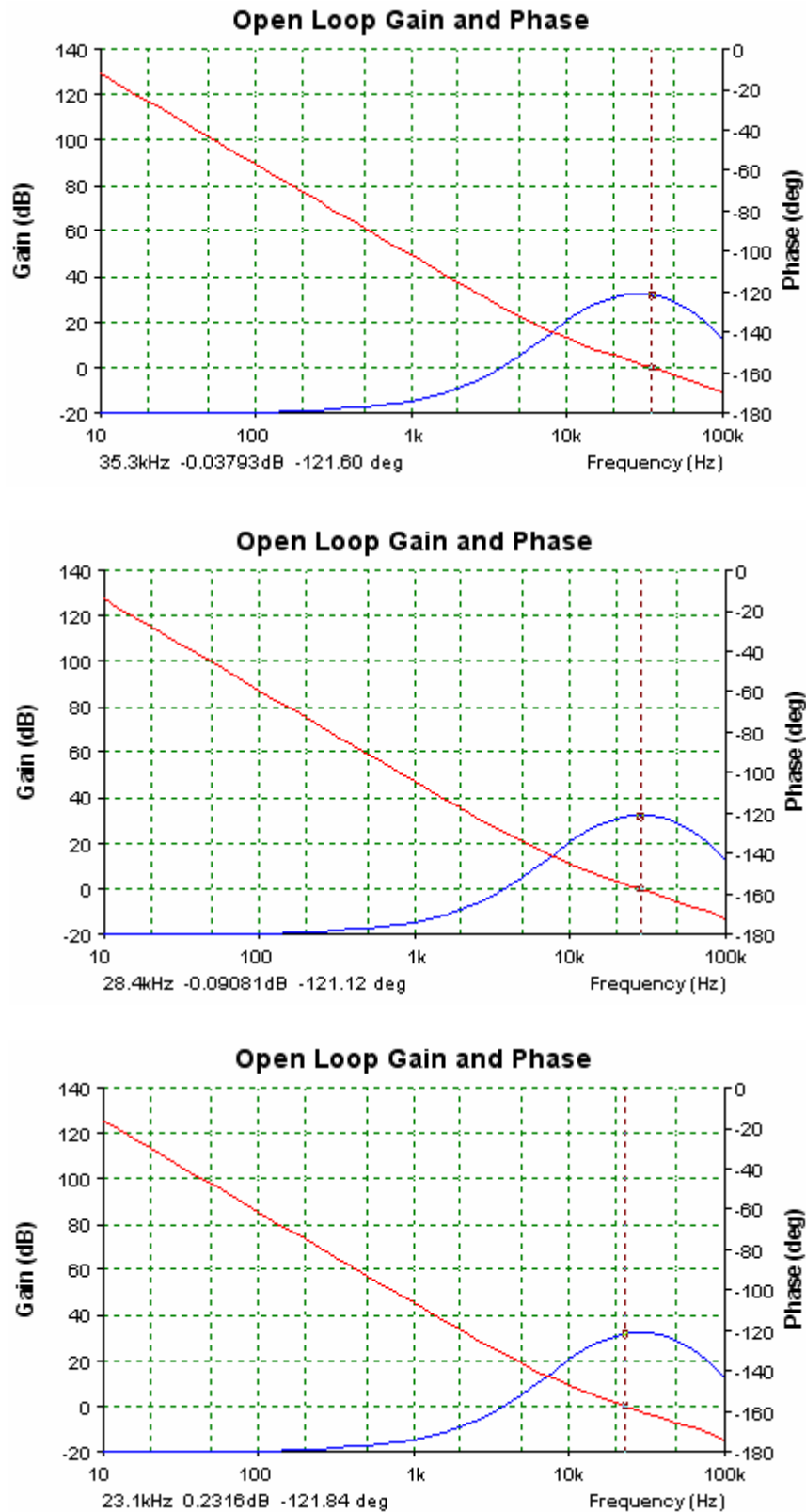
Na obr. 7.6 je zobrazena simulace zavěšení smyčky. Jedná se o nejhorší případ: změna kmitočtu z 1600 MHz na 2500 MHz .

Vstup	f_{VCO}	1600-2500 MHz
	f_{PFD}	10 MHz
	Použitý typ filtru	4. řádu (viz schéma)
	I_{CP}	1,88 mA
	Šířka smyčky při $f_{VCO} = 2050$ MHz	30 kHz
	Fázová jistota při $f_{VCO} = 2050$ MHz	55°
Výstup	C19	647 pF
	R8	820 Ω
	R10	282 Ω
	C20	4,91 nF
	C22	67 nF

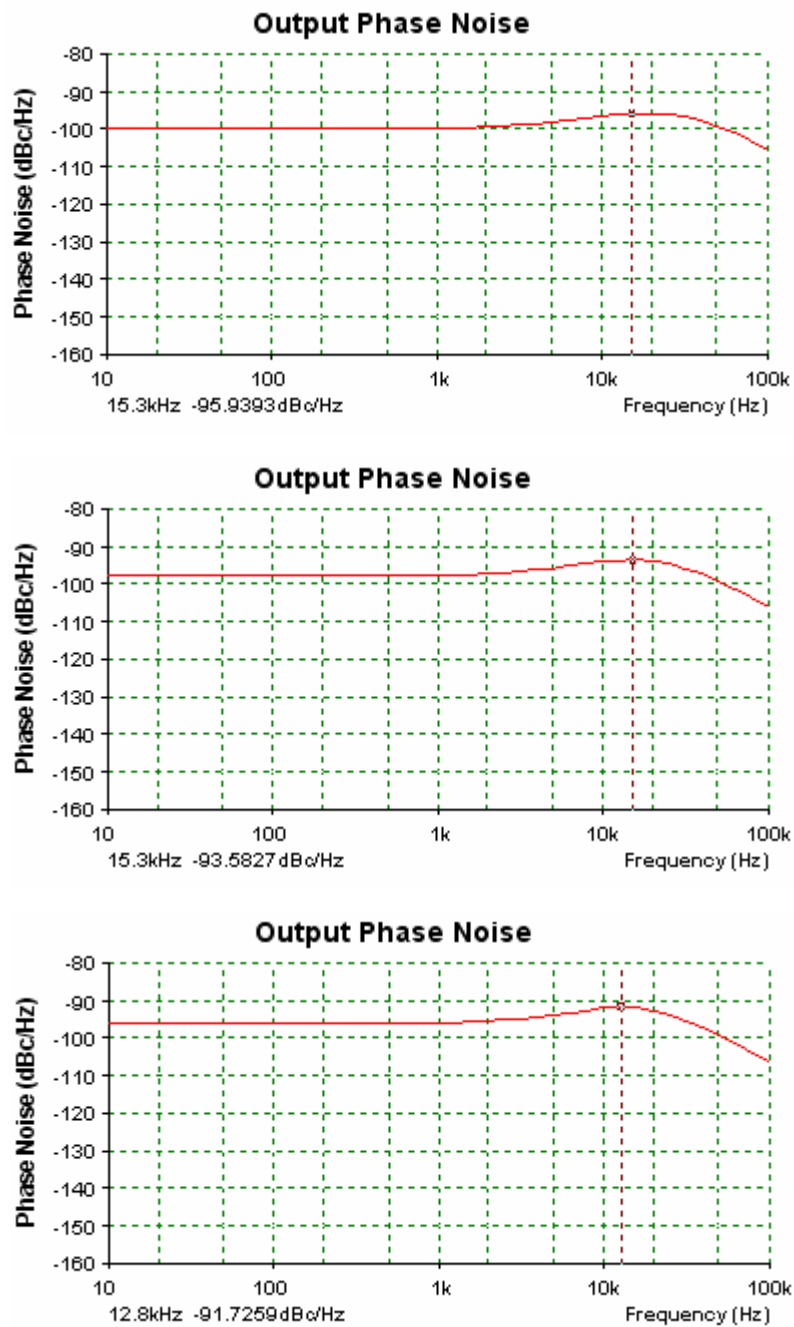
Tabulka 7.1: Parametry použité pro návrh filtru smyčky (kromě K_{VCO} a fázového šumu VCO, které byly definovány v knihovně, viz příloha B).

Použito	C19	680 pF
	R8	820 Ω
	R10	270 Ω
	C20	3,3 nF
	C22	68 nF
Parametry	Šířka smyčky při $f_{VCO} = 1600$ MHz	35 kHz
	Fázová jistota při $f_{VCO} = 1600$ MHz	59 °
	Šířka smyčky při $f_{VCO} = 2050$ MHz	28 kHz
	Fázová jistota při $f_{VCO} = 2050$ MHz	59 °
	Šířka smyčky při $f_{VCO} = 2500$ MHz	23 kHz
	Fázová jistota při $f_{VCO} = 2500$ MHz	59 °

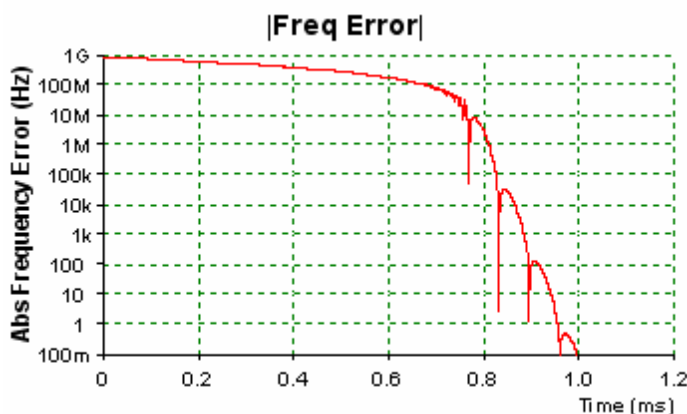
Tabulka 7.2: Změna parametrů smyčky vlivem zaokrouhlení hodnot součástek a vlivem změny dělicího poměru N . (Pozn.: Překvapující je zaokrouhlení C20 na hodnotu 3,3 nF. Součástky byly totiž zaokrouhlovány postupně a program ADI SimPLL automaticky přepočítává parametry smyčky. A protože jako poslední byla zaokrouhlována hodnota C20, byla pro zachování parametrů smyčky vhodnější volba kapacity 3,3 nF.)



Obrázek 7.4: Simulace změny šířky smyčky vlivem změny dělicího poměru N . Nahoře $N = 160$ ($f_{VCO} = 1600$ MHz), uprostřed $N = 205$ ($f_{VCO} = 2050$ MHz) a dole $N = 250$ ($f_{VCO} = 2500$ MHz).



Obrázek 7.5: Vliv změny šířky smyčky na výstupní fázový šum syntezátoru. Nahoře $N = 160$ ($f_{VCO} = 1600$ MHz), uprostřed $N = 205$ ($f_{VCO} = 2050$ MHz) a dole $N = 250$ ($f_{VCO} = 2500$ MHz).



Obrázek 7.6: Simulace doby zachycení smyčky. Změna frekvence z 1600 na 2500 MHz.

7.2.3 VCO

Použití oscilátoru ROS-2500 bylo již zdůvodněno. Při pohledu do schématu mnohé zarazí tranzistor T1 na napájení oscilátoru. Jak je uvedeno v [25], stabilizátor LM317 (a samozřejmě i další stabilizátory) jsou zdrojem šumu, který přispívá k fázovému šumu VCO a tím i k výstupnímu fázovému šumu syntezátoru, a proto je potřeba šum stabilizátoru filtrovat. Použitím RC členu dochází k úbytku napětí na rezistoru, a proto je v [25] doporučeno zapojení s tranzistorem, který snižuje úbytek napětí. Bohužel jsem při návrhu PCB uvažoval C8 jako keramický kondenzátor namísto elektrolytického, a tak i při použití kapacity 136 nF (2 x 68 nF paralelně) je zlomová frekvence filtru napájecího napětí VCO (T1, R1, C8) cca 14 kHz (optimálně by měla být co nejmenší, řádově jednotky či desítky Hz).

Na výstupu VCO je zapojen Wilkinsonův dělič výkonu (R6, R7, R9), jehož vložený útlum je 6 dB. A protože je výstupní výkon VCO cca +6 dBm, je výstupní výkon syntezátoru cca 0 dBm.

7.2.4 Referenční oscilátor

Na doporučení externího vedoucího této práce jsem zvolil pro referenční oscilátor zapojení typu Butler, kdy je krystalový výbrus Q1 zapojen ve zpětné vazbě mezi dvěma tranzistory (T2, T3). Tranzistor T4 slouží k zesílení signálu. Za tímto stupněm následuje dolní propust typu Butterworth, jejímž hlavním úkolem je potlačit druhou harmonickou oscilátoru. Pokud je totiž druhá harmonická silná, může dojít k pokusu zachytit smyčku s referenčním kmitočtem odpovídajícím právě této druhé harmonické.

7.2.5 Napájecí část

Napájecí napětí je přivedeno přes průchodkový kondenzátor, ochrannou diodu a tlumivku na stabilizátory IC4, IC5, IC6. Stabilizátory jsem použil v pouzdře TO220, abych nepřekročil jejich maximální provozní teplotu (týká se hlavně IC5, IC6).

7.2.6 Řídící rozhraní

Obvod ADF4252 je ve standardním zapojení a je napájen napětím 3,3 V. Tomu odpovídají i potřebné úrovně logické nuly a logické jedničky na ovládacích vývodech CLK, DATA, LE sériového rozhraní obvodu. Protože jsem chtěl syntezátor ovládat ze standardního COM portu PC počítače, bylo nutno provést konverzi z +12V/-12V (logická jednička/logická nula na COM portu) na úroveň +3,3V/0V. V zapojení je dvojí konverze, nejprve z +12V/-12V na +5V/0V pomocí Zenerových diod D6-D7, a pak konverze z +5V/0V na +3,3V/0V pomocí Schottkyho diod D2-D4. Tato dvojí konverze je naprosto zbytečná a stačilo by použít pouze diody D5-D7 se Zenerovým napětím 3,3V. Dvojí konverze vznikla historicky jako chyba, kdy jsem nejprve mylně uvažoval pětivoltovou logiku pro ovládání ADF4252, a pak jsem dodatečně přešel na správnou třívoltovou logiku.

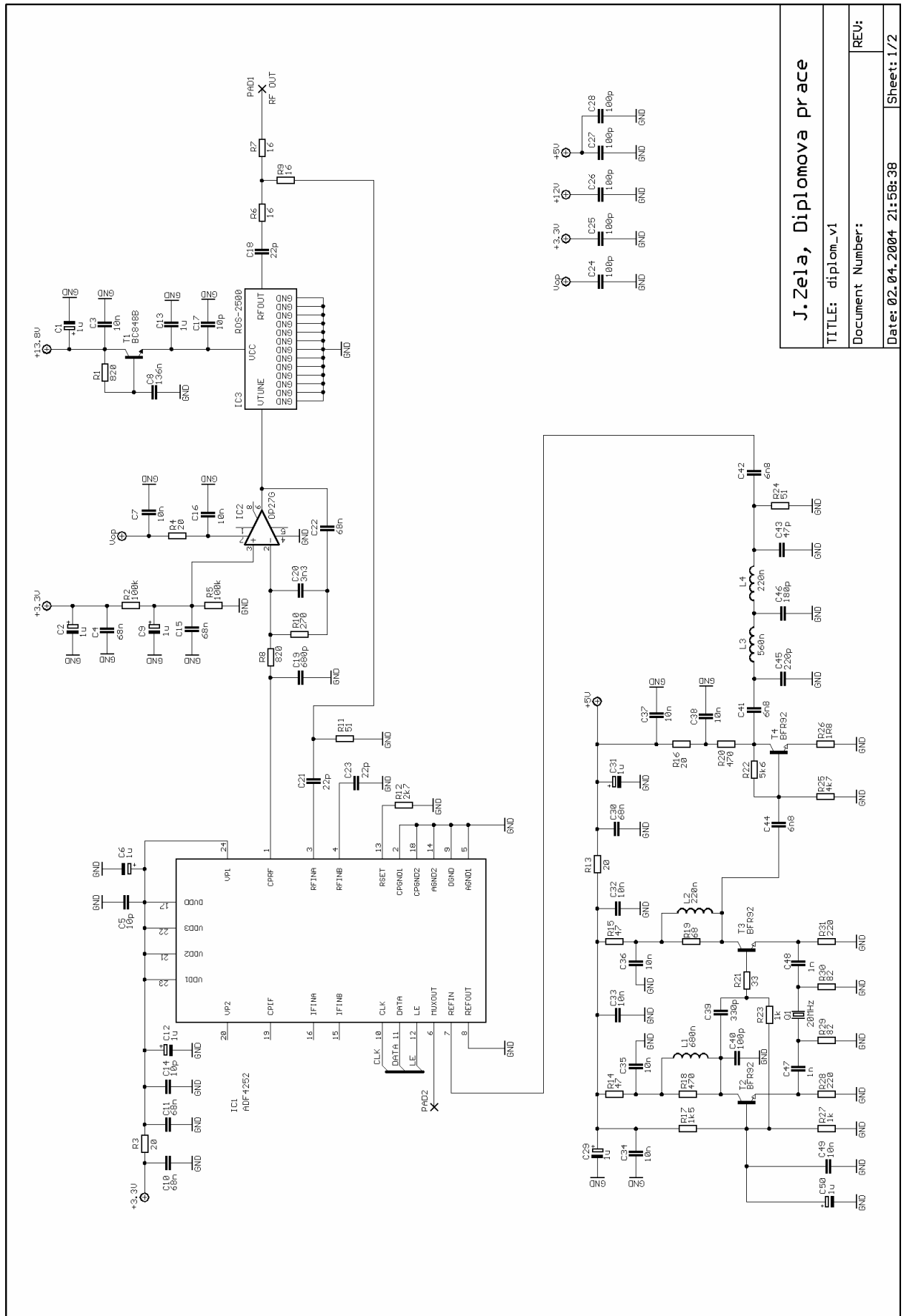
7.3 Návrh PCB a mechanická konstrukce

Deska plošných spojů (PCB – Printed Circuit Board) je navržena jako dvouvrstvá v programu Eagle 4.11 firmy CadSoft. I přesto, že ADF4252 má dvě oddělené země – digitální a analogovou – při návrhu jsem uvažoval pouze jednu společnou zem, stejně jako v [24] a [25]. Tato zem je „rozlitá“ po jedné straně desky. Rozměr desky je 72 x 72 mm a podklady pro její výrobu jsou na přiloženém CD, osazovací plány pak v příloze A.

PCB je rozdělena na tři části: první obsahuje napájecí část a řídicí rozhraní, druhá referenční oscilátor a třetí vlastní syntezátor, viz obr. 7.10. Tyto části jsou navzájem odděleny stínícími přepážkami a propojovací spoje (napájení, data) jsou v blízkosti přepážky blokovány kondenzátory tak, aby se vzájemné rušení snížilo na minimum. Celá deska je pak vložena do pocínované krabičky.

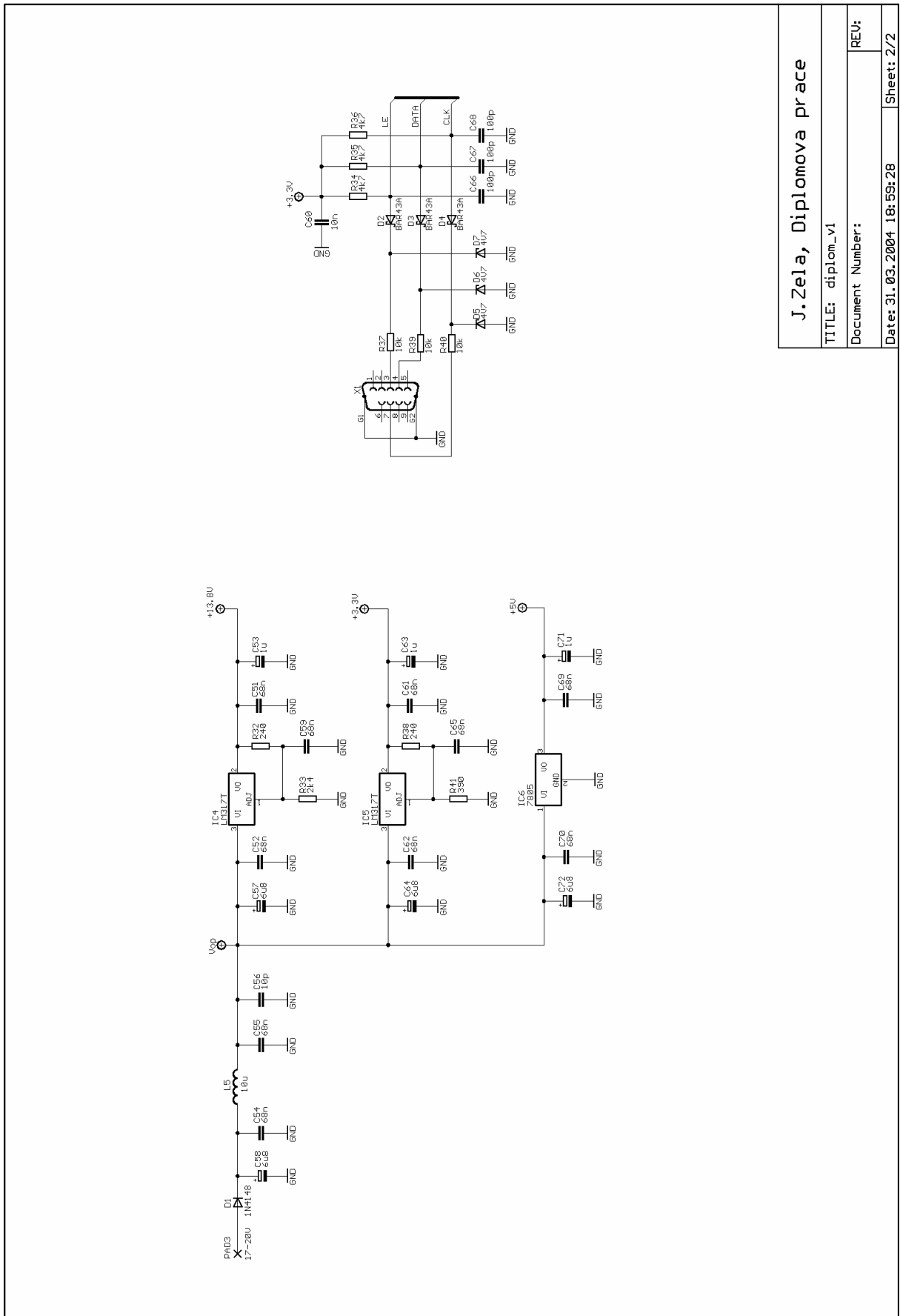
Na PCB je na plošku PAD 2 vyveden testovací obvod ADF4252, který ve spojení se software umožňuje detekovat případné chyby testovací desky.

Při návrhu jsem chybně předpokládal, že na pouzdře stabilizátorů LM317 je vyvedena zem. Není tomu tak, a proto není možné stabilizátory IC4 a IC5 připájet k desce !



J. Zela, Diplomova prace
 TITLE: diplom_v1
 Document Number:
 Date: 02.04.2004 21:58:38
 Sheet: 1/2

Obrázek 7.7: Schéma zapojení, část 1.



Obrázek 7.8: Schéma zapojení, část 2.

J. Zela, Diplomová práce

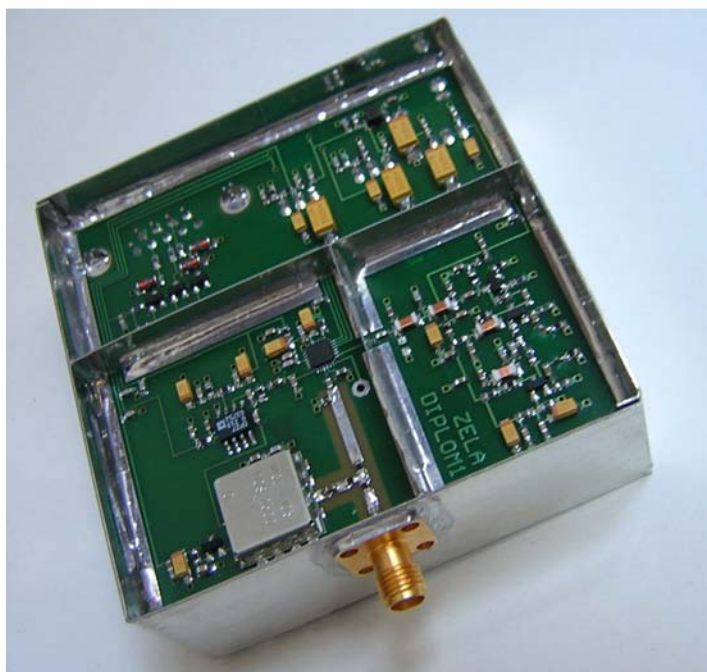
TITLE: diplom_v1

Document Number:

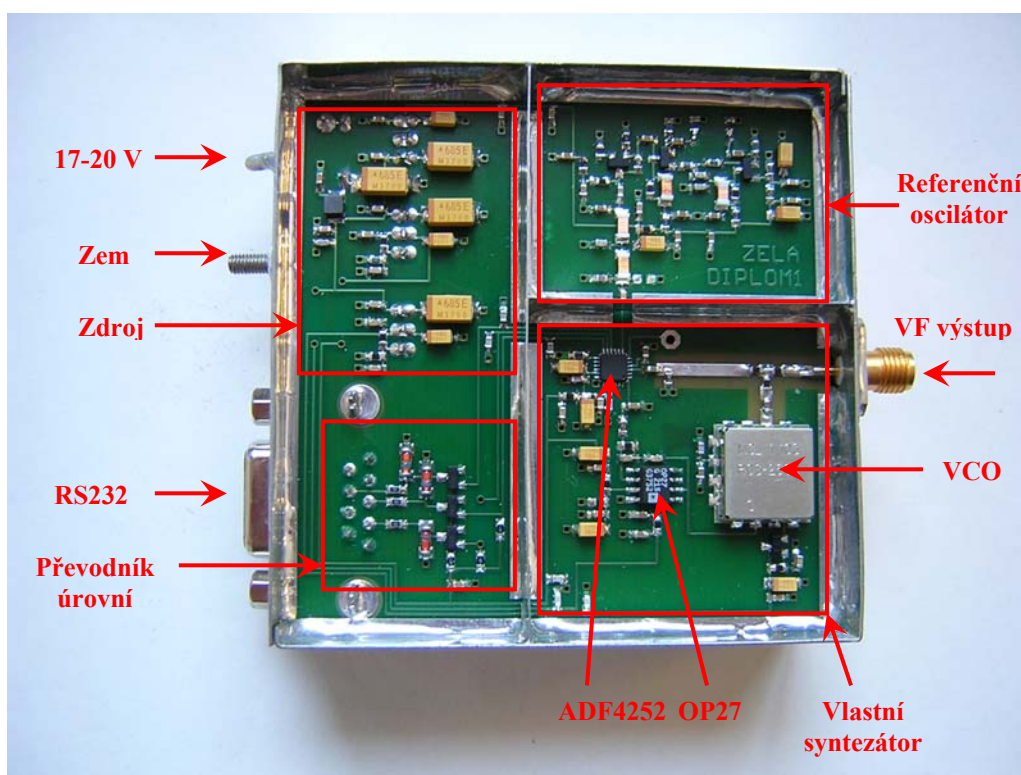
REV:

Date: 31.03.2004 18:59:28

Sheet: 2/2



Obrázek 7.9: Vzhled sestaveného syntezátoru bez víčka.



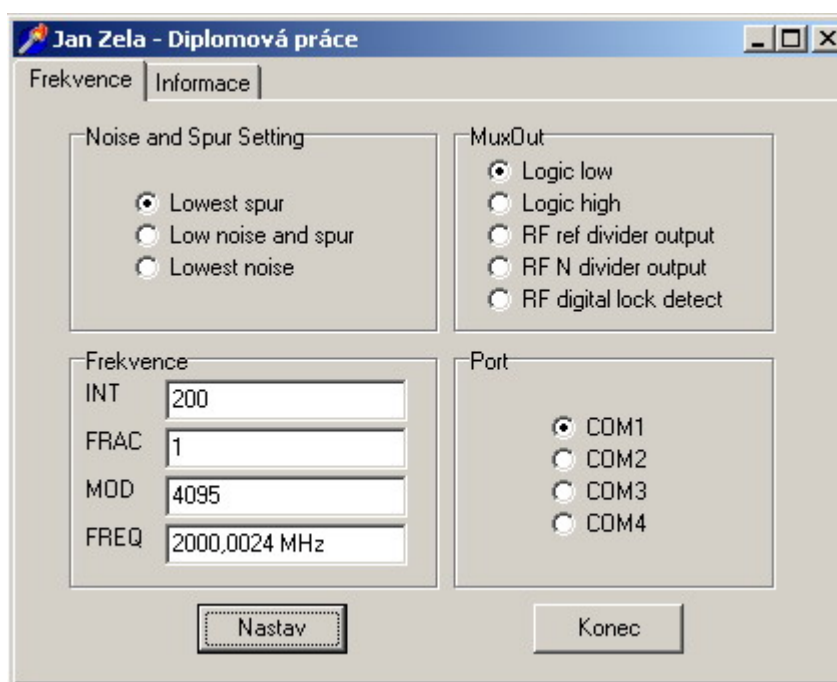
Obrázek 7.10: Popis sestaveného syntezátoru.

7.4 Návrh a popis ovládacího programu

Pro sestavení ovládacího programu k ovládání měřicího přípravku jsem zvolil software firmy Borland Delphi 3, na základě [27]. Program umožňuje prostřednictvím volby hodnot registrů INT, FRAC a MOD (viz dále) nastavit výstupní kmitočet syntezátoru použitím jednoho ze tří módů „Lowest Spur“, „Low Noise and Spur“ nebo „Lowest Noise“ (viz dále). Na tomto místě je nutno zdůraznit, že v dalším textu budeme registry INT, FRAC a MOD označovat jako N , X a Y , abychom dodrželi značení zavedené z předchozích kapitol.

Pokud by se vyskytly problémy s měřicím přípravkem, lze případné závady detekovat nastavením kontrolního výstupu „MuxOut“ (vyveden na PAD 2).

V programu lze dále nastavit adresu COM portu, ke kterému je přípravek připojen.



Obrázek 7.11: Vzhled ovládacího programu.

7.5 Měření

Na začátku této kapitoly je nutno upozornit, že obvod ADF4252 má tři provozní režimy, které mají vliv na spektrální čistotu výstupního signálu. V prvním módu, tzv. „Lowest Noise“, má výstupní signál nejlepší fázový šum, ale diskretní parazitní čáry vznikající sigma-delta modulací jsou poměrně silné. V tomto módu obvod pracuje pouze s třístupňovým sigma-delta modulátorem popsáním v kapitole 5.2.1. Další dva módy, „Low Noise and Spur“ a „Lowest Spur“, umožňují pomocí ditheringu dosáhnout zmenšení úrovně parazitních čar vznikajících sigma-delta modulací za cenu nárůstu fázového šumu výstupního signálu.

Tři výše zmíněné režimy jsou znázorněny pomocí měření na obr. 7.15 – 7.20. Na obr. 7.16, 7.18, 7.20 je pozorovatelná změna úrovně diskretních parazitních čar i změna fázového šumu v okolí nosné. Pokoušel jsem se také měřit změnu fázového šumu v okolí nosné s užším filtrem, viz obr. 7.15, 7.17, 7.19. I na těchto obrázcích je patrná změna fázového šumu v okolí nosné. Obrázky ovšem nejsou ze statistického hlediska věrohodné, protože nebylo možno použít funkci průměrování. Během měření se totiž projevovaly malé fluktuace frekvence výstupního signálu mého syntezátoru v rozmezí ± 250 Hz, způsobené nestabilitou referenčního oscilátoru přípravku. Tato nestabilita je ovšem v pořádku, pokud si uvědomíme, že N je 175, tzn. že frekvenční fluktuace referenčního oscilátoru byla $\pm 1,43$ Hz (PLL se chová jako násobič referenčního kmitočtu). To odpovídá krátkodobé nestabilitě 10^{-7} referenčního oscilátoru, což je při použití běžného krystalového výbrusu v pořádku.

Měření z obrázku 7.13 slouží k ověření šířky filtru smyčky a fázového šumu výstupního signálu syntezátoru (měřeno samozřejmě v módu „Lowest Noise“). Hodnotu fázového šumu na kmitočtu 1600 MHz ve vzdálenosti 30 kHz od nosné přibližně určíme jako potlačení, které ukazuje marker, mínus $10 \cdot \log(\text{RBW}[\text{Hz}])$. Dostáváme -97 dBc/Hz, což odpovídá obr. 7.6. Na obr. 7.14 je patrné zvýšení hodnoty fázového šumu, pokud mód změním na „Lowest Spur“.

Na obr. 7.12 je měření doby zachycení smyčky (skok z 1600 MHz na 2500 MHz). Měřením doba vychází na cca 700 μs . Simulací vychází na 770 μs (viz obr. 7.6 – chyba frekvence po uplynutí této doby je menší než 10 MHz a vzhledem ke K_{VCO} už na obr. 7.12 další „doladování“ VCO není vidět). Na obr. 7.21 jsem dále měřil některé vybrané diskretní parazitní čáry (vznikající sigma-delta frakční- N syntézou) ve všech módech, stejně jako v [20]. Je zřetelné, že mód „Low Noise and Spur“ úroveň parazitních diskretních čar příliš nesníží. Výrazného snížení jejich úrovně lze docílit až použitím módu „Lowest Spur“. K obr. 7.21 náleží dále obr. 7.22 a 7.23, kde je vyobrazen práh šumu (tzn. nemohu měřit v obr. 7.21 čáru s nižší úrovní než je úroveň šumu na obr. 7.22 a 7.23).

Měření z obr. 7.16 až 7.23 jsou podobná měřením provedeným v katalogovém listu obvodu ADF4252 [20]. Jedná se zejména o f_{PFD} (10 MHz), šířku smyčky (diplomová práce 30 kHz, katalogový list 20 kHz) a velikosti ladícího kroku syntezátoru (200 kHz). Co se týče spektrální čistoty výstupního signálu, Analog Devices v katalogovém listu uvádí, že typickým případem je právě měření dle obr. 7.16 až 7.23. Tato konfigurace ovšem popírá jednu ze základních myšlenek sigma-delta frakčních- N PLL syntezátorů kmitočtu (kromě velikosti N) a totiž to, že první parazitní diskretní čára vznikající při sigma-delta frakční- N syntéze může ležet v blízkosti nosné (tzn. že její offset od nosné je menší než šířka smyčky), protože parazitní spektrum je vhodně tvarováno tak, že amplituda této čáry je minimální (není totiž filtrována filtrem smyčky).

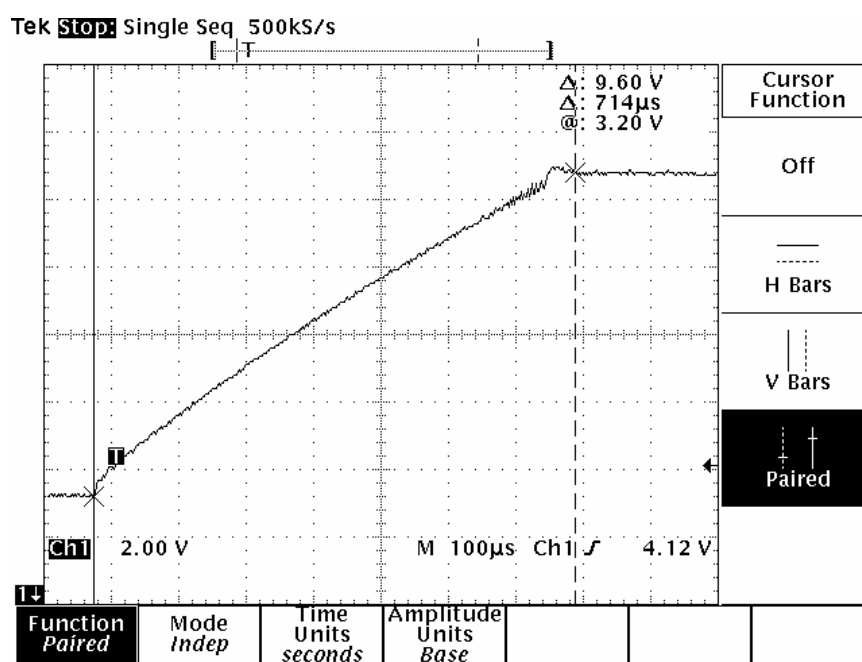
Na základě výše uvedené skutečnosti jsem se rozhodl provést měření při maximálním $N = 4095$. Při $f_{PFD} = 10$ MHz to umožňuje ladící krok syntezátoru cca 2,442 kHz a parazitní

diskrétní čáry by se měly objevit v rozestupu cca 1,221 kHz. Na obr. 7.24 je zobrazena situace pro $X = 1$ a mód „Lowest Noise“. Dle očekávání se objevily čáry v násobcích 2,442 kHz. Mezi těmito každými dvěma sousedními čárami by se měla objevit ještě jedna čára (čáry mají být v rozestupu 1,221 kHz), ale objevily se dvě v nedefinovaném rozestupu. Tuto skutečnost si bohužel nedovedu vysvětlit. Podívejme se ale na očekávanou čáru ve vzdálenosti 2,442 kHz od nosné. Její úroveň je -13,9 dB, což je naprosto nepřijatelná hodnota. Pokud se přepnu do módu „Lowest Spur“, zmizí výše popsané nepředvídané čáry a vzroste potlačení čáry ve vzdálenosti 2,442 kHz od nosné na -17 dB. Dále jsem změřil výstupní spektrum při širším spanu (100 kHz) v módu „Lowest Noise“, viz obr. 7.28.

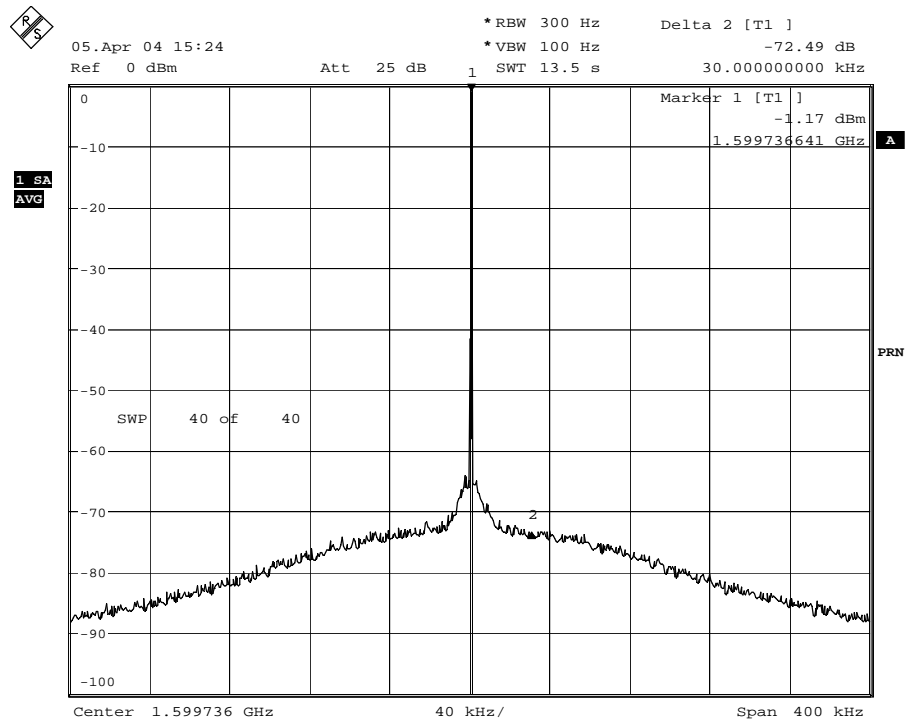
Pro $Y = 4095$ jsem dále zvolil $X = 999$ a zopakoval měření, viz obr. 7.26, 7.27 a 7.29. Na obr. 7.26 jsou čáry již v očekávaném rozestupu 1,221 kHz a potlačení čáry ve vzdálenosti 2.442 kHz od nosné je -42 dB, což je situace příznivější než pro $X = 1$. V módu „Lowest Spur“ čáry v okolí nosné vymizí úplně, viz obr. 7.27. Na obr. 7.29 je spektrum při větším spanu a situace je opět příznivější než pro $X = 1$.

Další měření jsem provedl při $Y = 500$. Při $f_{PFD} = 10$ MHz to umožňuje ladící krok syntezátoru 20 kHz a parazitní diskretní čáry by se měly objevit v rozestupu 10 kHz. Měření jsou na obr. 7.30 a 7.34. Pro $X = 1$ má čára ve vzdálenosti 20 kHz v módu „Lowest Noise“ potlačení -22 dB, v módu „Lowest Spur“ potlačení -27 dB. Pro $X = 199$ má čára ve vzdálenosti 20 kHz v módu „Lowest Noise“ potlačení -49 dB, v módu „Lowest Spur“ potlačení -57 dB (pod úroveň šumu).

Shrnutí výsledků měření je v závěru kapitoly. Všechna měření byla provedena na spektrálním analyzátoru firmy Rohde & Schwarz FSQ3, kromě měření času zachycení smyčky, který byl měřen pomocí osciloskopu Tektronix TDS520A.

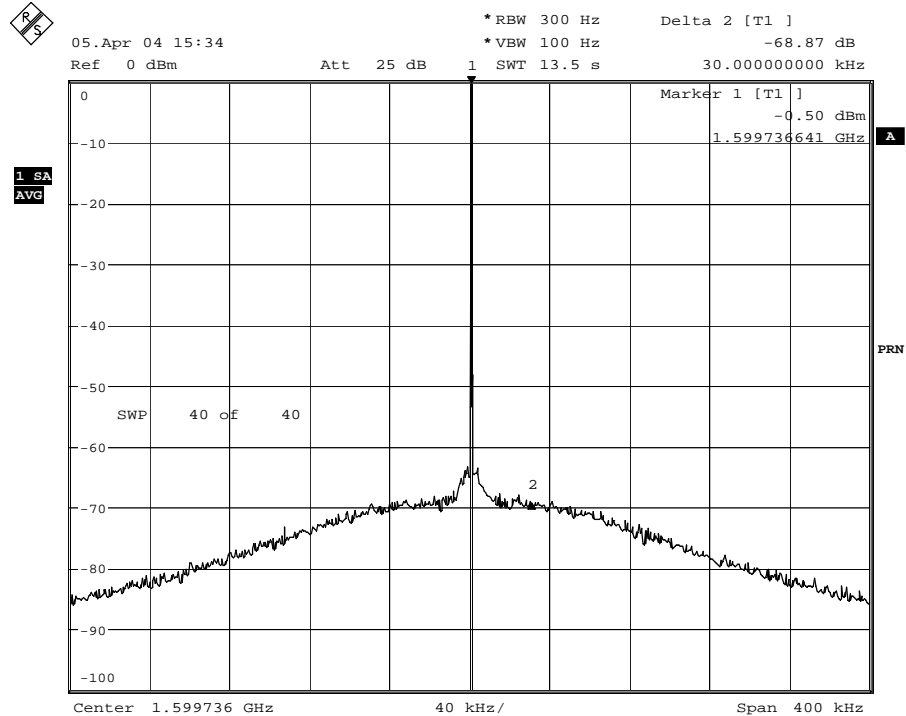


Obrázek 7.12: Měření doby zachycení smyčky (skok z 1600 MHz na 2500 MHz).



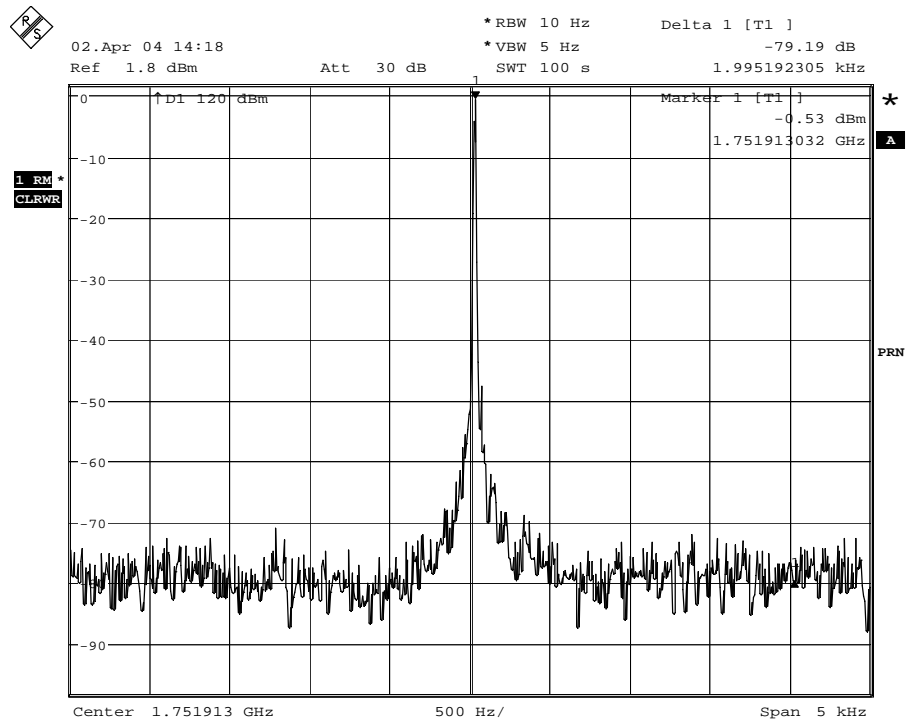
Date: 5.APR.2004 15:25:00

Obrázek 7.13: Kontrola fázového šumu na kmitočtu 1600 MHz, režim „Lowest Noise“, $N = 160$, $X = 0$, $Y = 50$, $f_{PFD} = 10$ MHz.



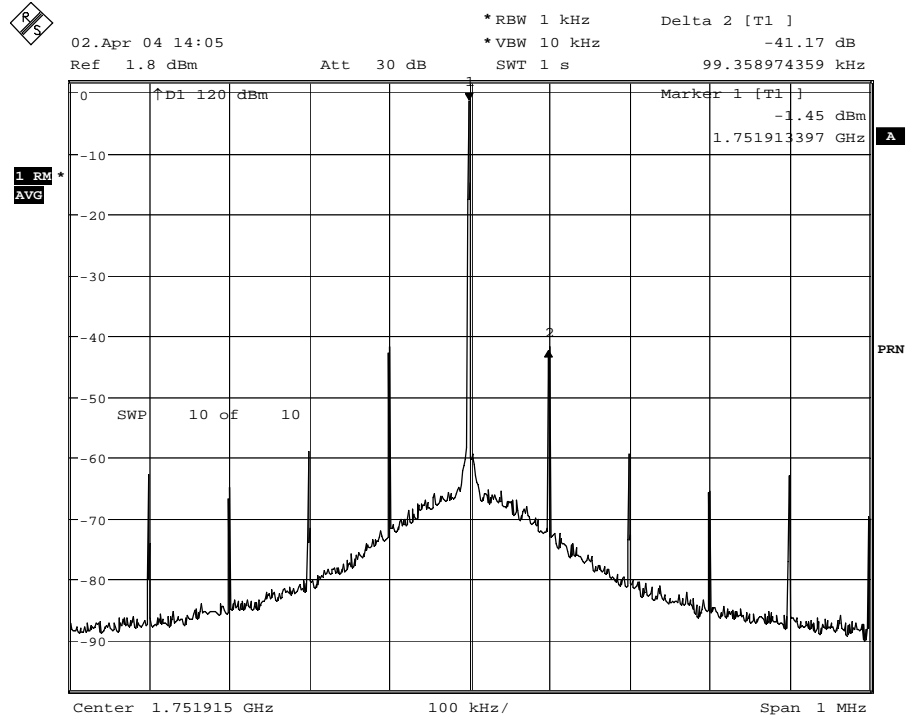
Date: 5.APR.2004 15:34:35

Obrázek 7.14: Kontrola fázového šumu na kmitočtu 1600 MHz, režim „Lowest Spur“, $N = 160$, $X = 0$, $Y = 50$, $f_{PFD} = 10$ MHz.



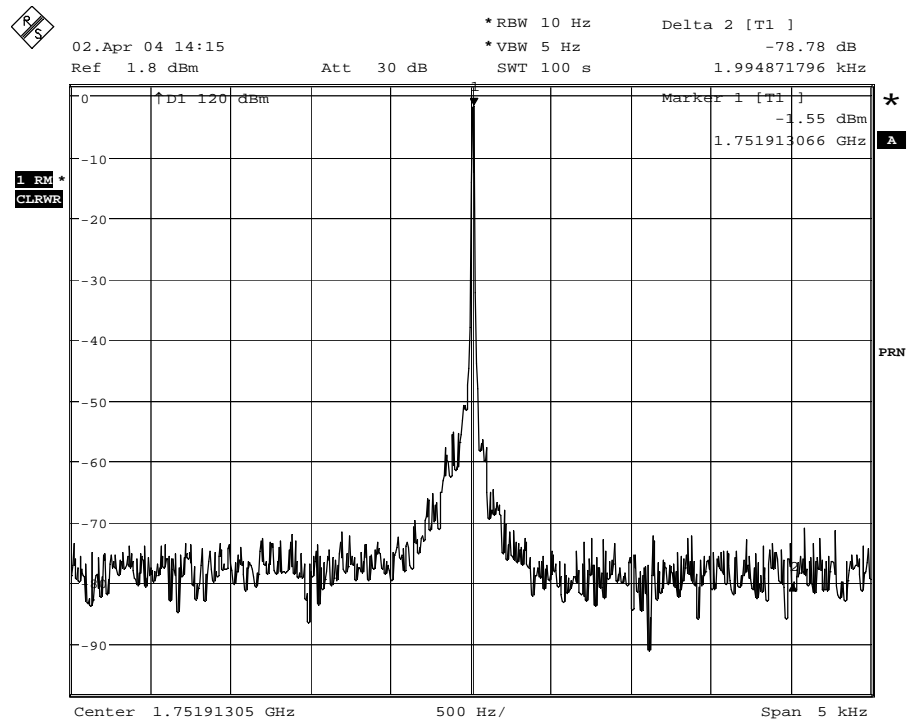
Date: 2.APR.2004 14:18:23

Obrázek 7.15: Fázový šum na kmitočtu 1752.2 MHz, režim „Lowest Noise“, $N = 175$, $X = 11$, $Y = 50$, $f_{PFD} = 10$ MHz.



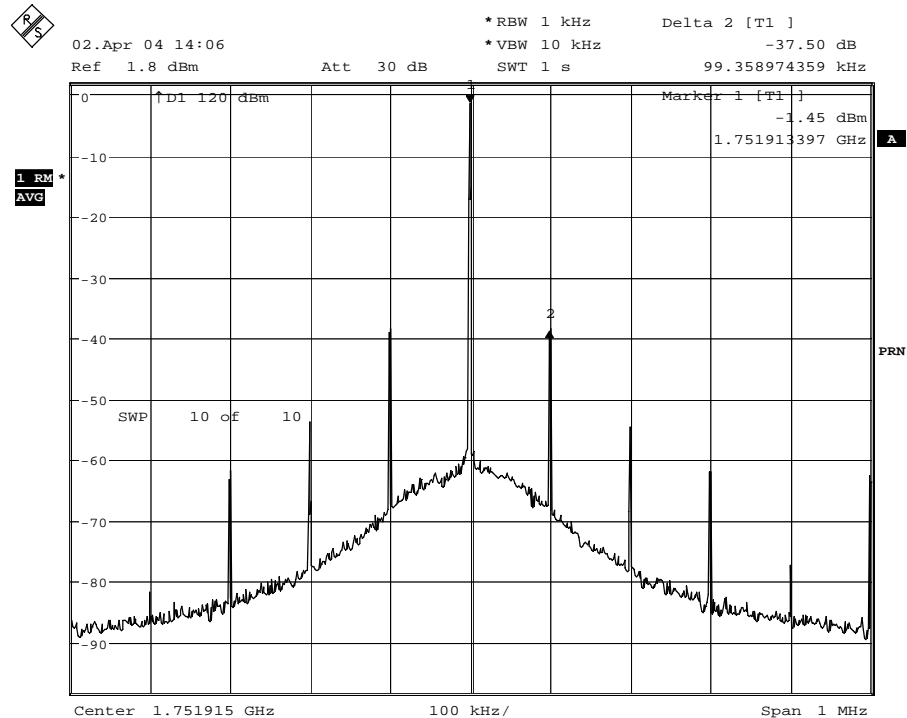
Date: 2.APR.2004 14:05:51

Obrázek 7.16: Parazitní frekvenční složky na kmitočtu 1752.2 MHz, režim „Lowest Noise“, $N = 175$, $X = 11$, $Y = 50$, $f_{PFD} = 10$ MHz.



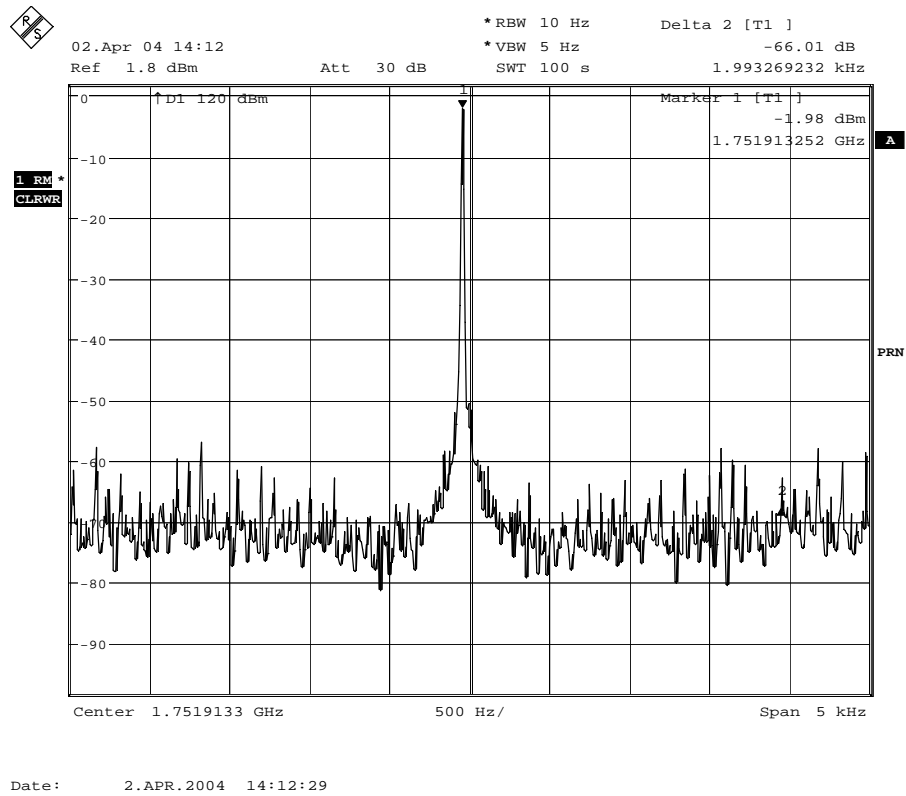
Date: 2.APR.2004 14:15:48

Obrázek 7.17: Fázový šum na kmitočtu 1752.2 MHz, režim „Low Noise and Spur“, $N = 175$, $X = 11$, $Y = 50$, $f_{PFD} = 10$ MHz.

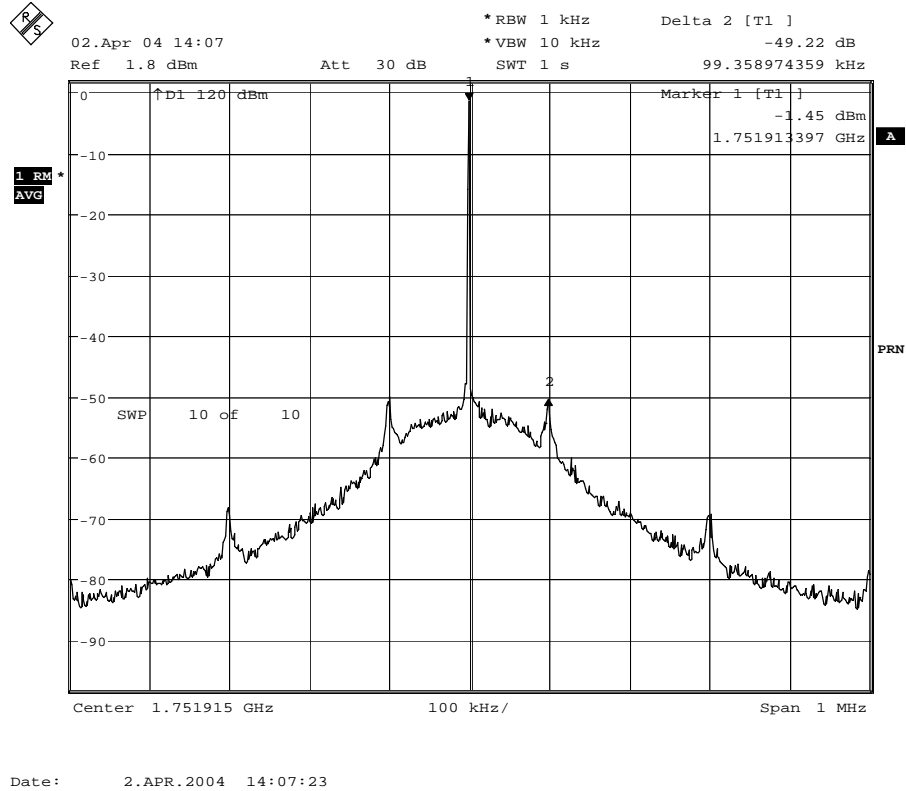


Date: 2.APR.2004 14:06:42

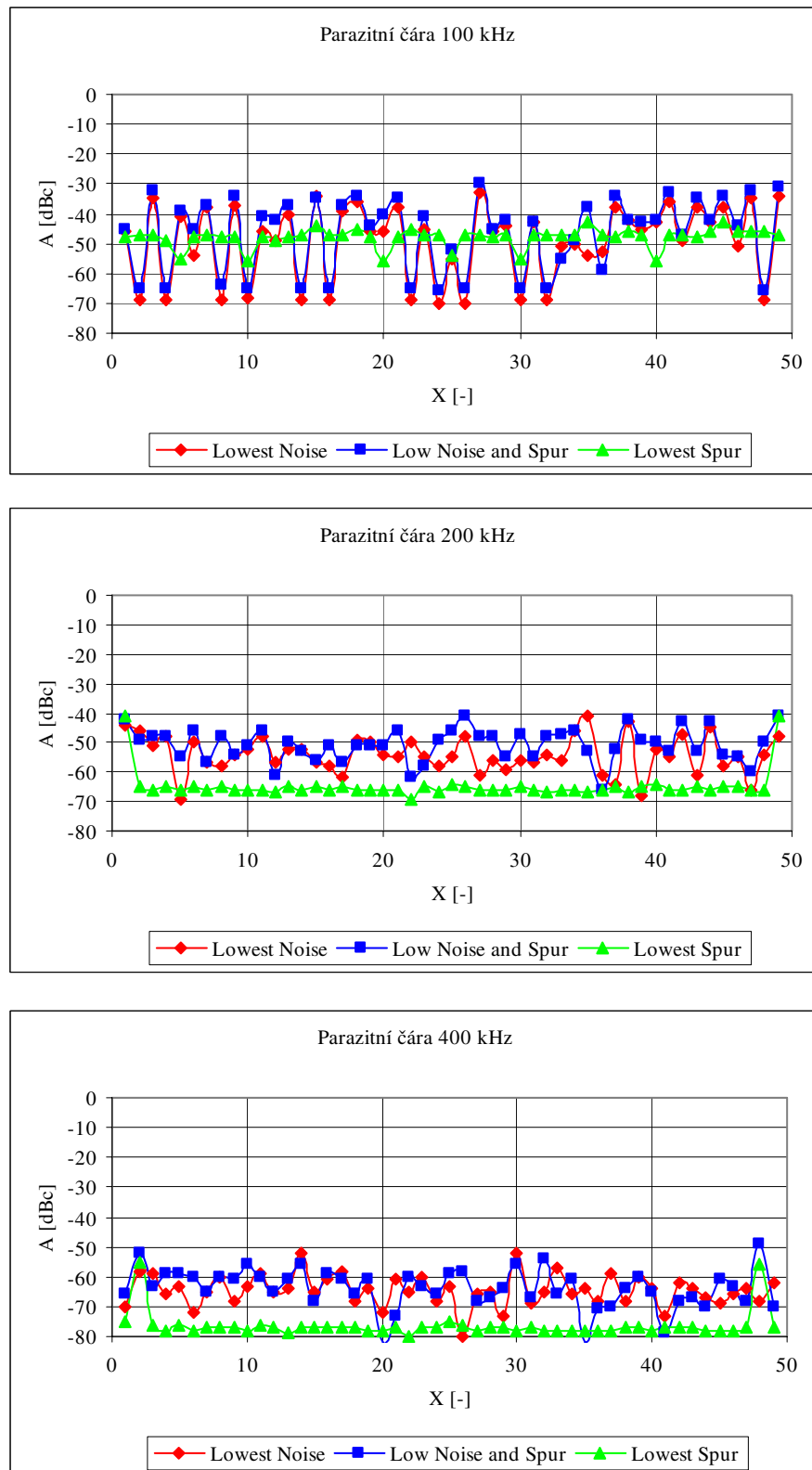
Obrázek 7.18 : Parazitní frekvenční složky na kmitočtu 1752.2 MHz, režim „Low Noise and Spur“, $N = 175$, $X = 11$, $Y = 50$, $f_{PFD} = 10$ MHz.



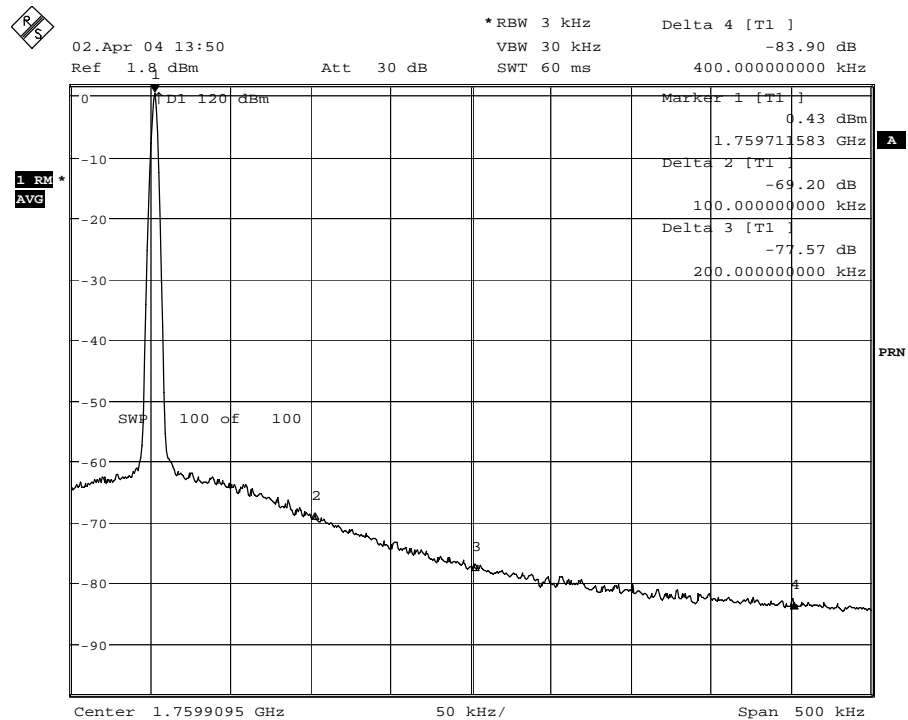
Obrázek 7.19: Fázový šum na kmitočtu 1752.2 MHz, režim „Lowest Spur“, $N = 175$, $X = 11$, $Y = 50$, $f_{PFD} = 10$ MHz.



Obrázek 7.20: Parazitní frekvenční složky na kmitočtu 1752.2 MHz, režim „Lowest Spur“, $N = 175$, $X = 11$, $Y = 50$, $f_{PFD} = 10$ MHz.

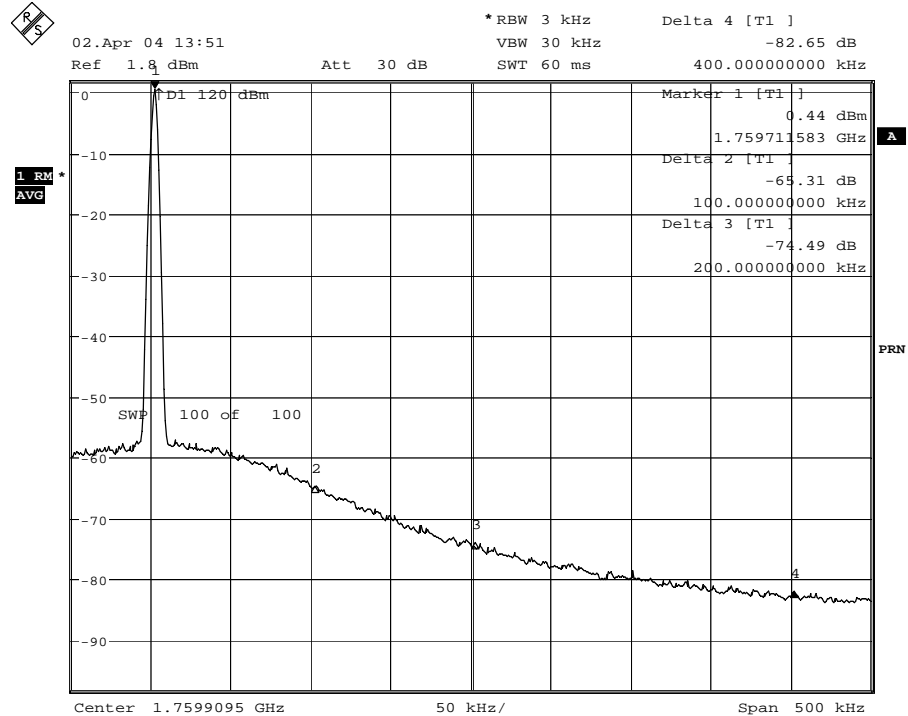


Obrázek 7.21: Diskrétní parazitní frekvenční složky 100 kHz, 200 kHz a 400 kHz od nosné na kmitočtu 1752.2 MHz, režim „Lowest Noise“, $N = 175$, $X = 11$, $Y = 50$, $f_{PFD} = 10$ MHz.



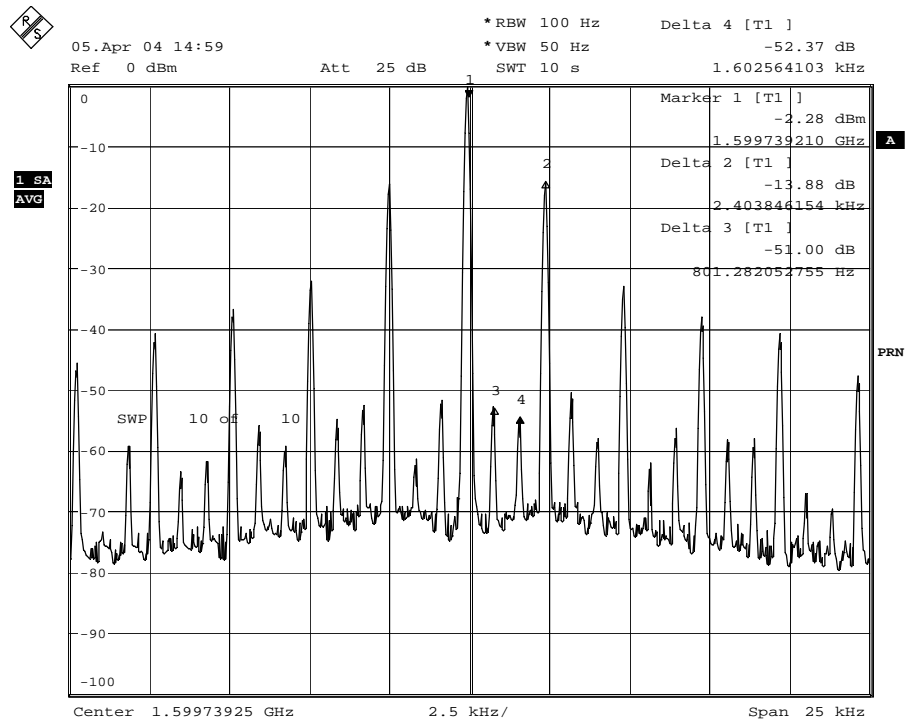
Date: 2.APR.2004 13:51:02

Obrázek 7.22: Fázový šum na kmitočtu 1760 MHz, režim „Lowest Noise“, $N = 176$, $X = 0$, $Y = 50$, $f_{PFD} = 10$ MHz.



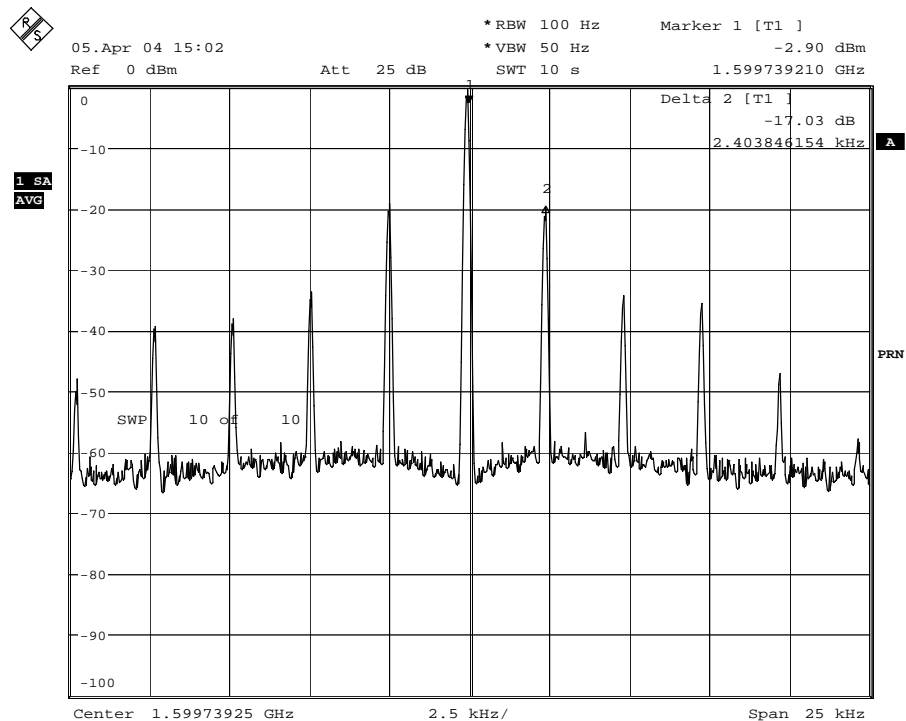
Date: 2.APR.2004 13:51:41

Obrázek 7.23: Fázový šum na kmitočtu 1760 MHz, režim „Lowest Spur“, $N = 176$, $X = 0$, $Y = 50$, $f_{PFD} = 10$ MHz.



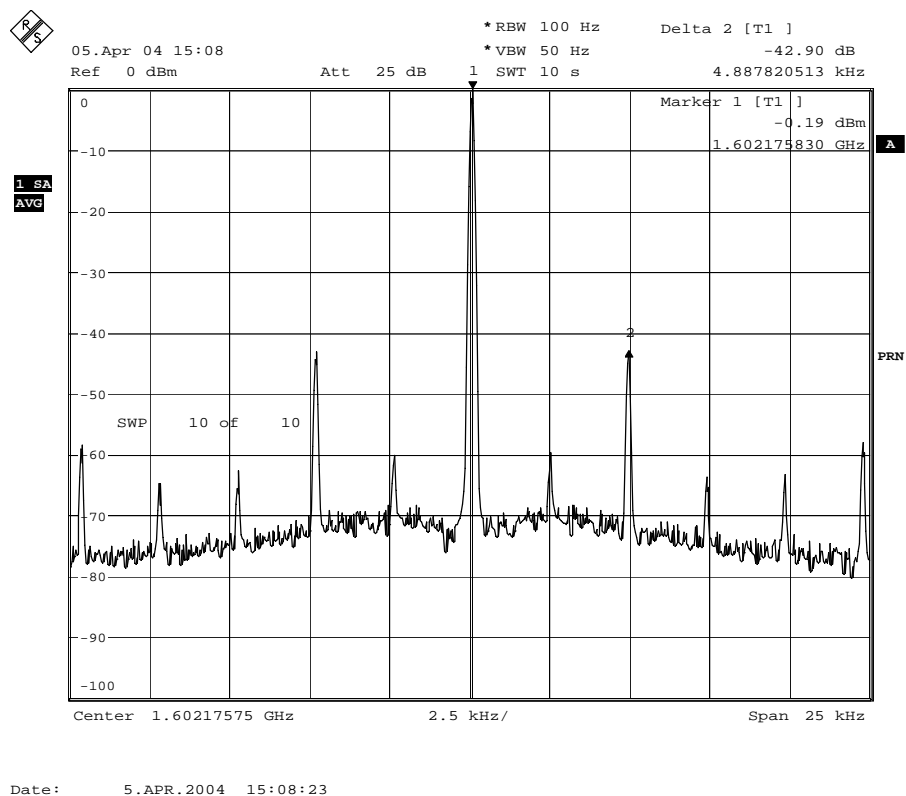
Date: 5.APR.2004 14:59:21

Obrázek 7.24: Parazitní frekvenční složky na kmitočtu 1600.00244 MHz, režim „Lowest Noise“, $N = 160$, $X = 1$, $Y = 4095$, $f_{PFD} = 10$ MHz.

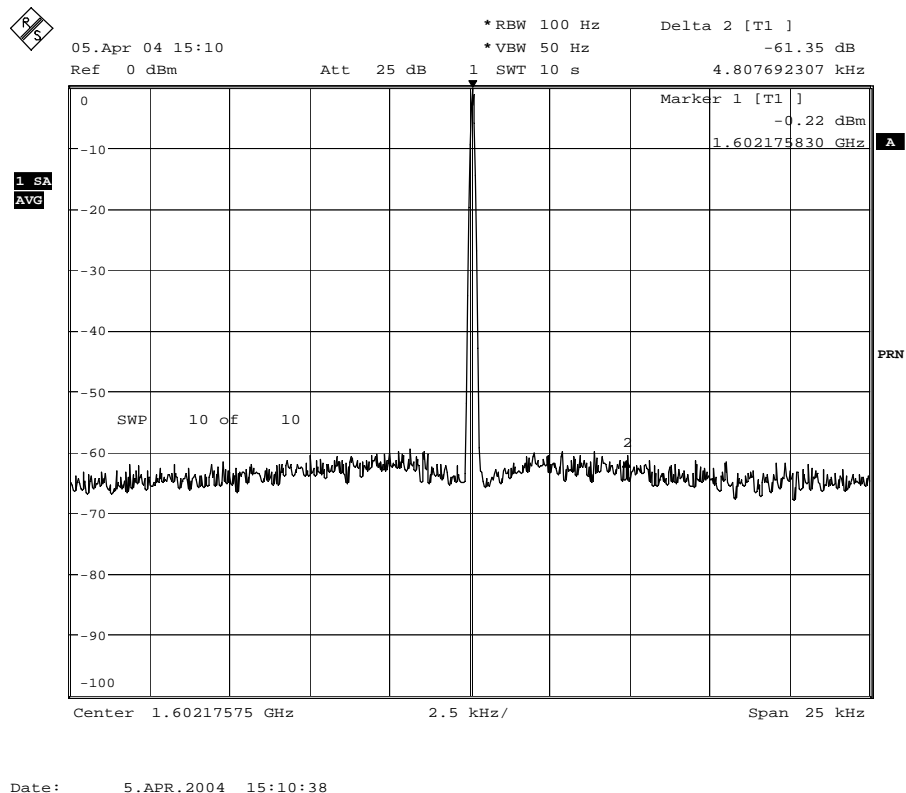


Date: 5.APR.2004 15:02:06

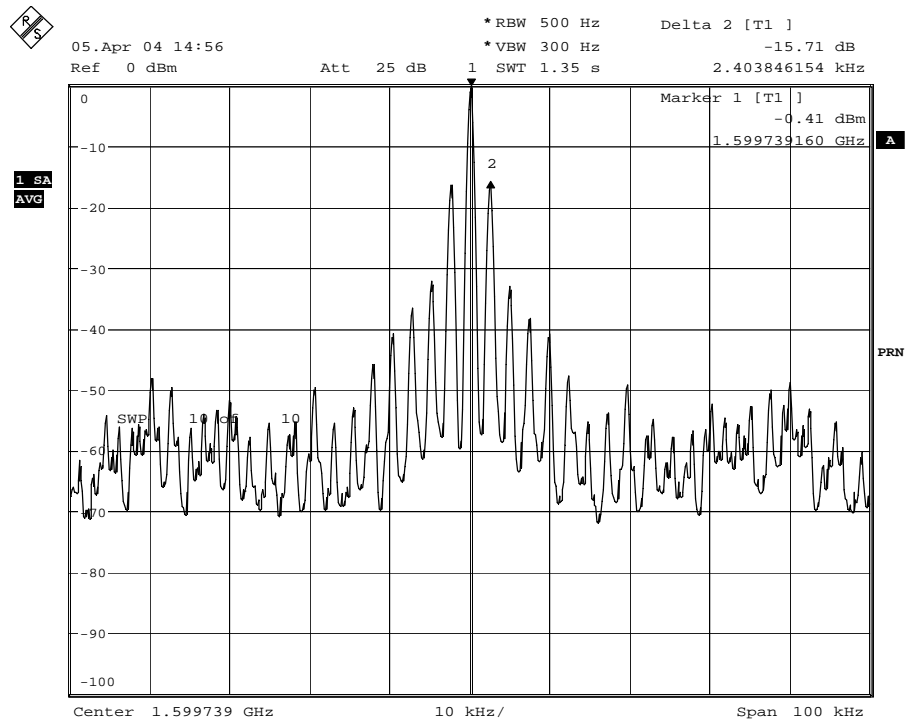
Obrázek 7.25: Parazitní frekvenční složky na kmitočtu 1600.00244 MHz, režim „Lowest Spur“, $N = 160$, $X = 1$, $Y = 4095$, $f_{PFD} = 10$ MHz.



Obrázek 7.26: Parazitní frekvenční složky na kmitočtu 1602.4396 MHz, režim „Lowest Noise“, $N = 160$, $X = 999$, $Y = 4095$, $f_{PFD} = 10$ MHz.

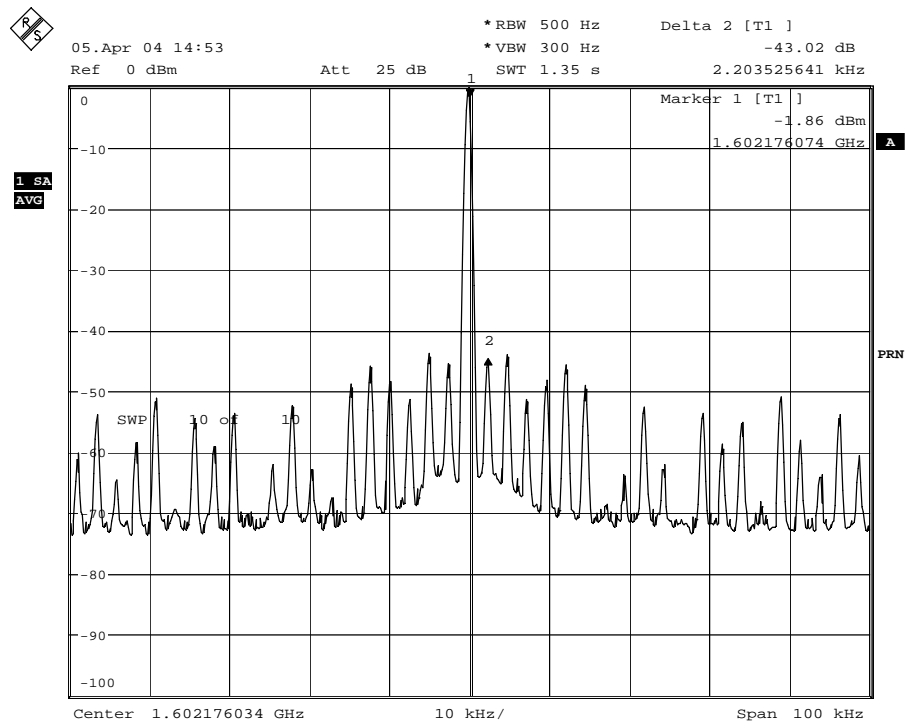


Obrázek 7.27: Parazitní frekvenční složky na kmitočtu 1602.4396 MHz, režim „Lowest Spur“, $N = 160$, $X = 999$, $Y = 4095$, $f_{PFD} = 10$ MHz.



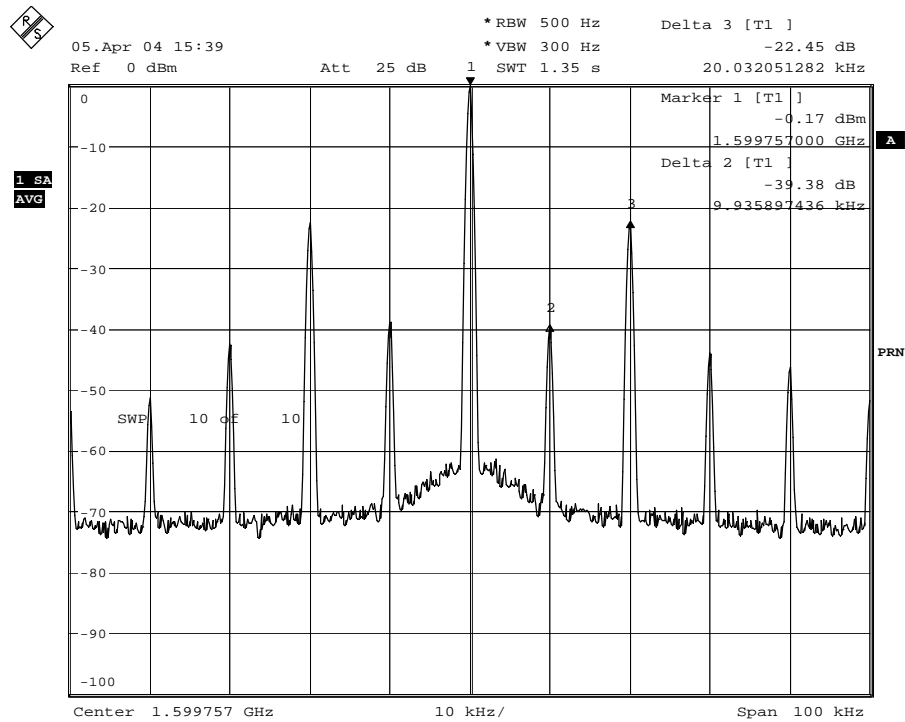
Date: 5.APR.2004 14:56:09

Obrázek 7.28: Parazitní frekvenční složky na kmitočtu 1600.00244 MHz, režim „Lowest Noise“, $N = 160$, $X = 1$, $Y = 4095$, $f_{PFD} = 10$ MHz.



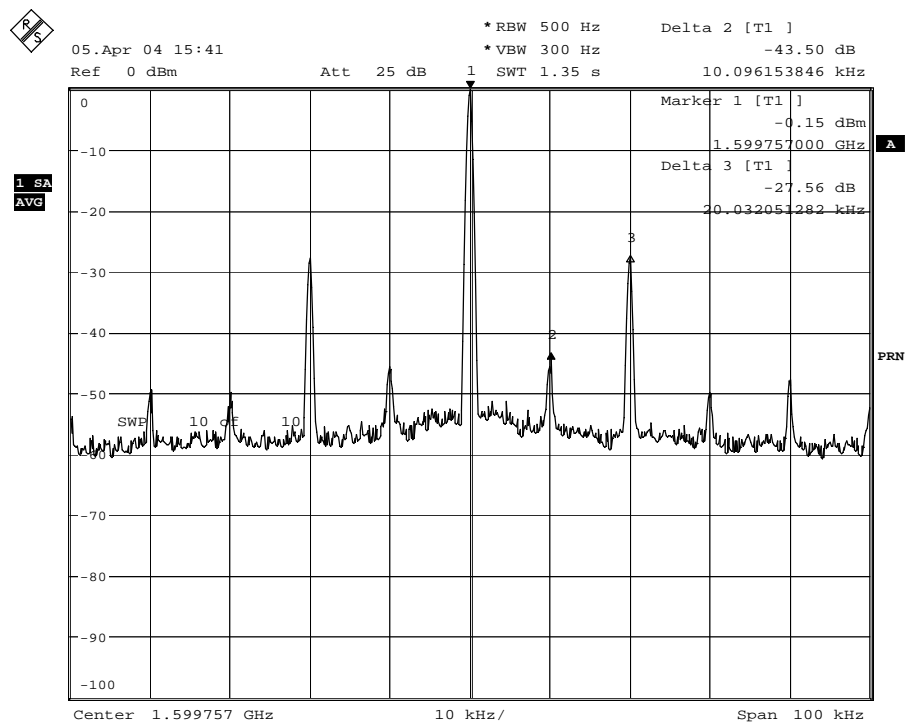
Date: 5.APR.2004 14:53:20

Obrázek 7.29: Parazitní frekvenční složky na kmitočtu 1602.4396 MHz, režim „Lowest Noise“, $N = 160$, $X = 999$, $Y = 4095$, $f_{PFD} = 10$ MHz.



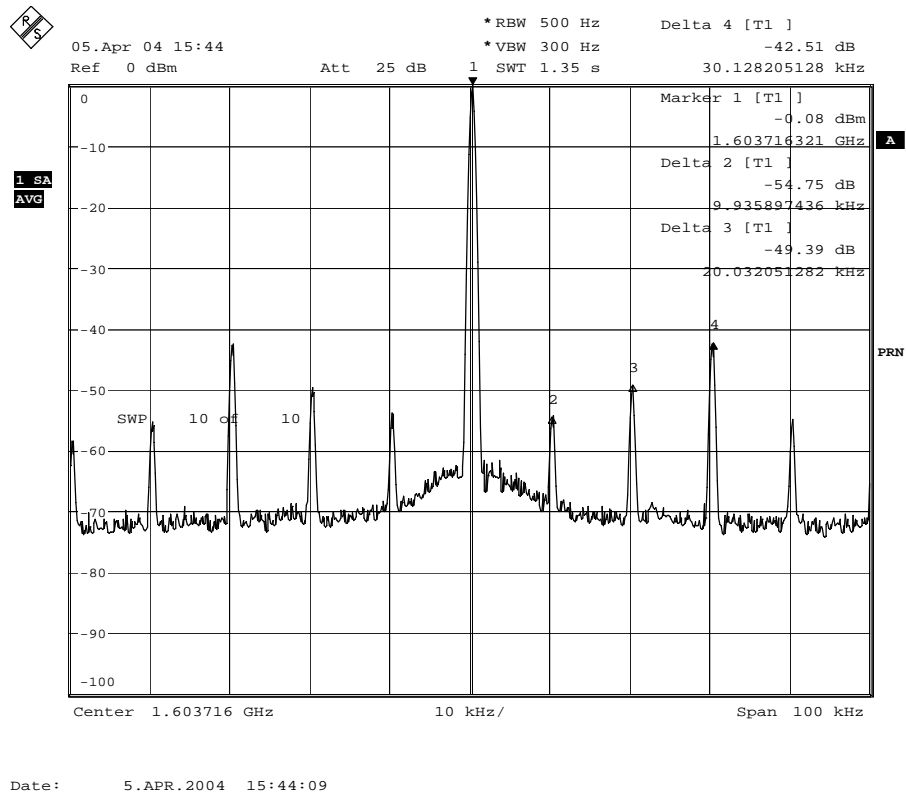
Date: 5.APR.2004 15:39:47

Obrázek 7.30: Parazitní frekvenční složky na kmitočtu 1600.02 MHz, režim „Lowest Noise“, $N = 160$, $X = 1$, $Y = 500$, $f_{PFD} = 10$ MHz.

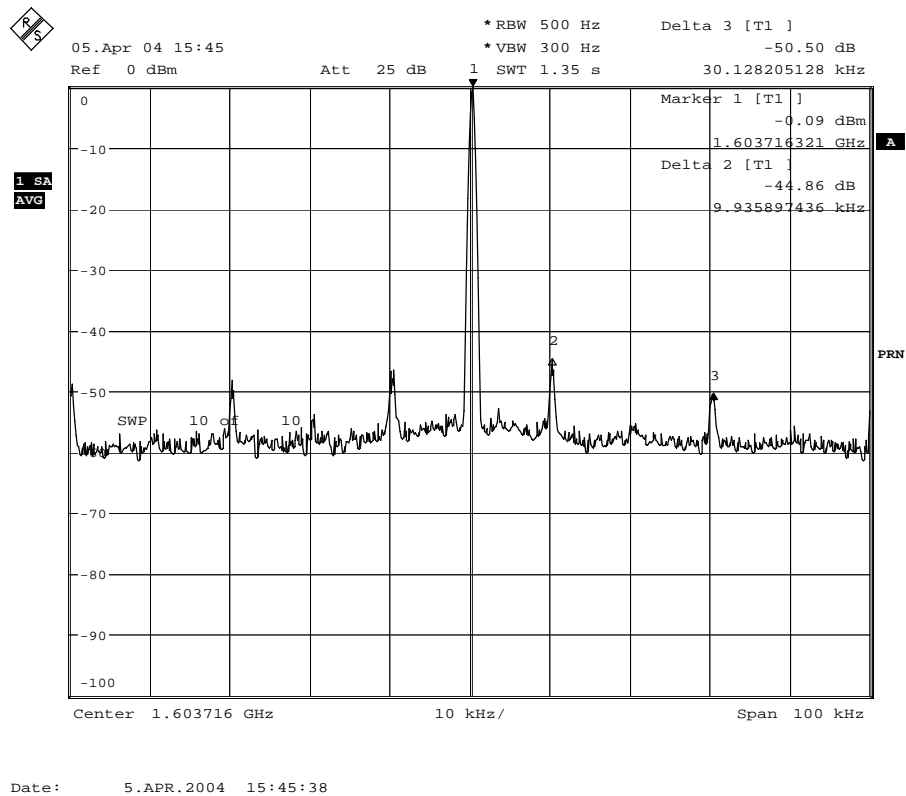


Date: 5.APR.2004 15:41:13

Obrázek 7.31: Parazitní frekvenční složky na kmitočtu 1600.02 MHz, režim „Lowest Spur“, $N = 160$, $X = 1$, $Y = 500$, $f_{PFD} = 10$ MHz.



Obrázek 7.32: Parazitní frekvenční složky na kmitočtu 1603.98 MHz, režim „Lowest Noise“, $N = 160$, $X = 199$, $Y = 500$, $f_{PFD} = 10$ MHz.



Obrázek 7.33: Parazitní frekvenční složky na kmitočtu 1603.98 MHz, režim „Lowest Spur“, $N = 160$, $X = 199$, $Y = 500$, $f_{PFD} = 10$ MHz.

7.6 Závěr

V této kapitole byl popsán návrh syntezátoru kmitočtu v pásmu jednotek GHz se sigma-delta frakčním-N PLL syntezátorem kmitočtu od volby kritických součástek, přes návrh a popis zapojení, návrh PCB a mechanické konstrukce, návrh a popis ovládacího programu až po měření spektrální čistoty výstupního signálu navrženého zapojení.

Nejproblematičtější při sigma-delta frakční-N syntéze kmitočtu je vznik diskrétních parazitních čar. Jak ukázala měření, nejhorší situace nastane, pokud parazitní čáry leží v takové vzdálenosti od nosné, která je menší než šířka smyčky. To byla ovšem jedna ze dvou hlavních motivací k zavedení sigma-delta frakční-N syntézy kmitočtu. Měření bylo provedeno pouze pro ladící krok 2,442 kHz ($Y = 4095$) a 20 kHz ($Y = 500$) při $f_{PFD} = 10$ MHz a šířce smyčky 30 kHz a pouze pro dvě hodnoty X . Ovšem co se týče hodnoty X , z hlediska návrhu syntezátoru kmitočtu nás zajímá většinou nejhorší případ. Volba pouze dvou hodnot nám sice neumožňuje najít nejhorší případ, nicméně námi zvolené hodnoty ukazují, že syntezátor je z hlediska spektrální čistoty výstupního signálu v dané konfiguraci (f_{PFD} , Y , šířka smyčky) naprosto nepoužitelný.

Z krátkého experimentu vyplývá, že při návrhu syntezátoru kmitočtu s obvodem ADF4252 nelze doporučit situaci, kdy by první parazitní čára ležela ve vzdálenosti od nosné menší než je několikanásobek šířky smyčky.

Kapitola 8

Závěr

V první části diplomové práce je uveden stručný popis PLL syntezátorů kmitočtu, který tvoří základ pro další popis frakčních-N PLL syntezátorů kmitočtu. Důraz je kladen především na to, jakým způsobem ovlivňuje velikost dělicího poměru N výsledné parametry syntezátoru kmitočtu (velikost ladícího kroku syntezátoru, fázový šum výstupního signálu syntezátoru, dobu zachycení PLL).

V kapitole o frakční-N PLL syntéze kmitočtu prvního druhu je vysvětleno, jak lze dosáhnout jemného ladícího kroku při zachování některých důležitých parametrů syntezátoru. Je také odvozeno, jaký negativní vliv má frakční-N PLL syntéza kmitočtu prvního druhu na spektrální čistotu výstupního signálu syntezátoru.

Část pojednávající o frakční-N PLL syntéze kmitočtu druhého druhu ukazuje, jak lze zmírnit dopad frakční-N PLL syntézy kmitočtu prvního druhu na spektrální čistotu výstupního signálu syntezátoru pomocí analogové kompenzace.

Kapitola 5 o syntéze kmitočtu založené na sigma-delta modulaci (frakční-N PLL syntéza kmitočtu třetího druhu) představuje moderní metodu frakční syntézy kmitočtu, která pomocí manipulace s celočíselnými dělicími poměry umožňuje realizovat frakční syntézu kmitočtu s minimálním dopadem na spektrální čistotu výstupního signálu. Odpadá tak drahá a nepřesná analogová kompenzace používaná frakčními-N PLL syntezátory druhého druhu.

Následuje kapitola obsahující simulace (v programu Matlab) vztahů uvedených v předešlých kapitolách. Zdrojové kódy těchto simulačních programů jsou navíc na přiloženém CD, a tak si je čtenář může různě modifikovat pro hlubší pochopení daných problémů.

V kapitole 7 je prezentován návrh, realizace a měření syntezátoru kmitočtu s obvodem ADF4252. Jak ukazují měření, velmi problematická je předpokládaná přítomnost diskretních parazitních frekvenčních složek ve výstupním spektru. K jejich podrobnějšímu studiu by bylo potřeba pracoviště s automatizovaným sběrem dat. Pro vývojové pracovníky by byly vhodné aproximace, pomocí kterých by se dala předem odhadnout úroveň těchto diskretních parazitních složek, pro obecné f_{PFD} , N , X , Y a šířku smyčky. Bohužel ani návrhový systém ADI SimPLL verze 2 neumožňuje tento odhad a odkazuje na katalogový list. V kapitole 7

bylo ovšem poukázáno na to, že v katalogovém listu je pouze jeden případ, jehož volba je diskutabilní. Na druhou stranu je nutné na závěr podotknout, že obvod je určen do základnových stanic GSM, kde se právě využívá ladící krok 200 kHz, a proto se možná ani neuvažuje ladící krok pod cca 20 kHz. Na základě všech dostupných poznatků proto nelze při návrhu syntezátoru kmitočtu s obvodem ADF4252 doporučit situaci, kdy by první parazitní čára ležela ve vzdálenosti od nosné menší než je několikanásobek šířky smyčky.

Seznam použité literatury

- [1] Kroupa, V.F. *Phase Lock Loops and Frequency Synthesis*. Chichester: John Wiley & Sons, 2003.
- [2] Rohde, U.L. *Microwave and Wireless Synthesizers*. New York: John Wiley & Sons, 1997.
- [3] Sýkora, J. *Digitální rádiová komunikace*. Praha: ČVUT, 1998.
- [4] Žalud, V. *Moderní radioelektronika*. Praha: BEN – technická literatura, 2000.
- [5] Egan, W.F. *Frequency Synthesis by Phase Lock*. New York: John Wiley & Sons, 1981.
- [6] Banerjee, D. *PLL Performance, Simulation, and Design*. 3. aktual. vyd. Vlastní náklad, ISBN 0970820712, 2003.
- [7] Curtin, M.; O'Brien, P. Phase Locked Loops for High-Frequency Receivers and Transmitters. Part 3. *Analog Dialogue*, 33 -7 1997.
- [8] Hybrid PLL/DDS Frequency Synthesizers. *Application Note AN2334-4*, QUALCOMM Incorporated, 1992.
- [9] Goldberg, B.G. *Digital Frequency Synthesis Demystified*. Eagle Rock: LLH Technology Publishing, 1999.
- [10] Appel, G. Fractional N Synthesizers. *RF Signal Processing*, November 2000, s. 34-50.
- [11] Riley, T.A.D.; Copeland, M.A.; Kwasniewski, T.A. Delta-Sigma Modulation in Fractional-N Frequency Synthesis. *IEEE Journal of Solid-State Circuits*, May 1993, vol. 28, no. 5, s. 553-559.
- [12] Conley, R.J., Miller, B.: *A Multiple Modulator Fractional Divider*. In *Direct Digital Frequency Synthesizers*. Piscataway, IEEE Press, 1998.

- [13] Agrawal, B.; Sheno, K. Design Methodology for $\Sigma\Delta$. *IEEE Transaction on Communication*, March 1983, no. 3, s. 360-370.
- [14] Fan, Y. Model, Analyze, And Simulate $\Sigma\Delta$ Fractional-N Frequency Synthesizers. Part 1. *Microwaves & RF*, December 2000, s. 183-194.
- [15] Fan, Y. Model, Analyze, And Simulate $\Sigma\Delta$ Fractional-N Frequency Synthesizers, Part 2. *Microwaves & RF*, January 2001, s. 150-154.
- [16] Hegazi, E.; Abidi, A.A. A 17-mW Transmitter and Frequency Synthesizer for 900-MHz GSM Fully Integrated in 0.35- μ m CMOS. *IEEE Journal of Solid-State Circuits*, May 2003, vol. 38, no. 5, s. 782-791.
- [17] Perrott, M.H.; Sodini, Ch.G. A modeling Approach for $\Sigma\Delta$ Fractional-N Frequency Synthesizers Allowing Straightforward Noise Analysis. *IEEE Journal of Solid-State Circuits*, August 2002, vol. 37, no. 8, s. 1028-1038.
- [18] Klepser, B.U.H.; Scholz, M.; Gotz, E. A 10-GHz SiGe BiCMOS Phase-Locked-Loop Frequency Synthesizer. *IEEE Journal of Solid-State Circuits*, March 2002, vol. 37, no. 3, s. 328-334.
- [19] Vejražka, F.; Hrdina, Z. *Signály a soustavy*. Praha: ČVUT, 1998.
- [20] Katalogový list ADF4252, Analog Devices, 20.3.2004, www.analog.com.
- [21] Katalogový list ROS-2500, Mini-Circuits, 20.3.2004, www.minicircuits.com.
- [22] Katalogový list OP27, Analog Devices, 20.3.2004, www.analog.com.
- [23] Katalogový list EVAL-ADF4252EB1, Analog Devices, 20.3.2004, www.analog.com.
- [24] Katalogový list EVAL-ADF4252EB2, Analog Devices, 20.3.2004, www.analog.com.
- [25] Colin, D. Externally Induced VCO Phase Noise. *Microwave Journal*, February 2002.
- [26] Keese, W.O. An Analysis and Performance of a Passive Filter Design Technique for Charge Pump Phase-Locked Loops. *Application Note 1001*, National Semiconductor, 20.3.2004, www.national.com.

[27] Kainka, B.; Berndt, H.J. *Využití rozhraní PC pod Windows*. Praha: BEN – technická literatura, 2000.

[28] Katalogový list MC12179, Motorola, 20.3.2004, <http://f5soh.free.fr/ftp/Doc/PLL>.

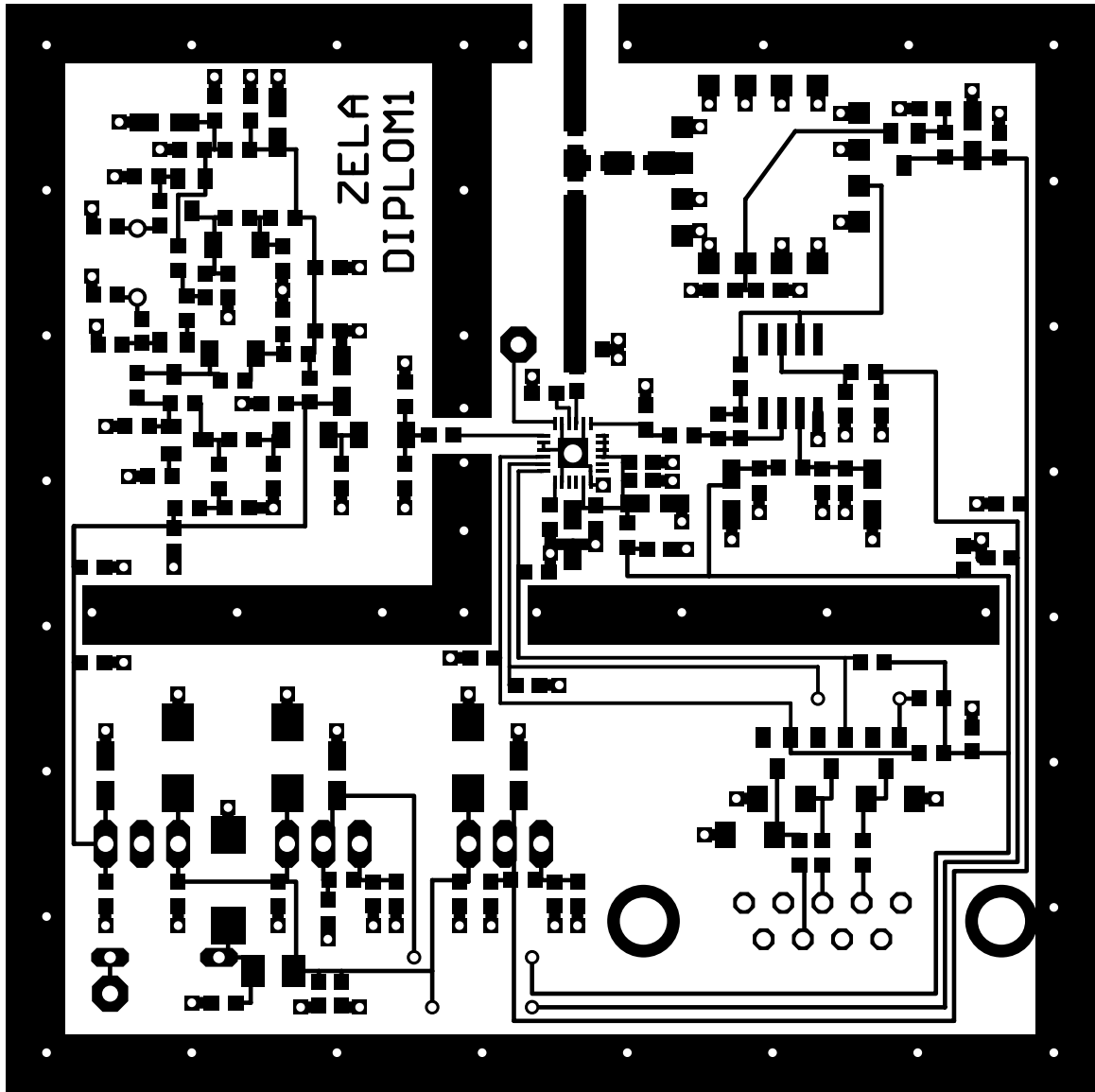
Obsah přiloženého CD

- /Aplikacni_listy aplikační listy některých použitých součástek
- /Literatura vybrané články ze seznamu použité literatury
- /Matlab..... zdrojové kódy simulací v Matlabu uvedených v diplomové práci
- /Navrh_PLL..... instalace ADI SimPLL verze 2 a vlastní návrh filtru smyčky
- /Ovladani zdrojový kód ovládacího programu (Delphi 3) a vlastní ovládací program
- /Pcb..... návrh PCB (Eagle 4.11) a podklady pro výrobu (Gerber 274x a Excellon)
- /Prace vlastní diplomová práce ve formátu pdf

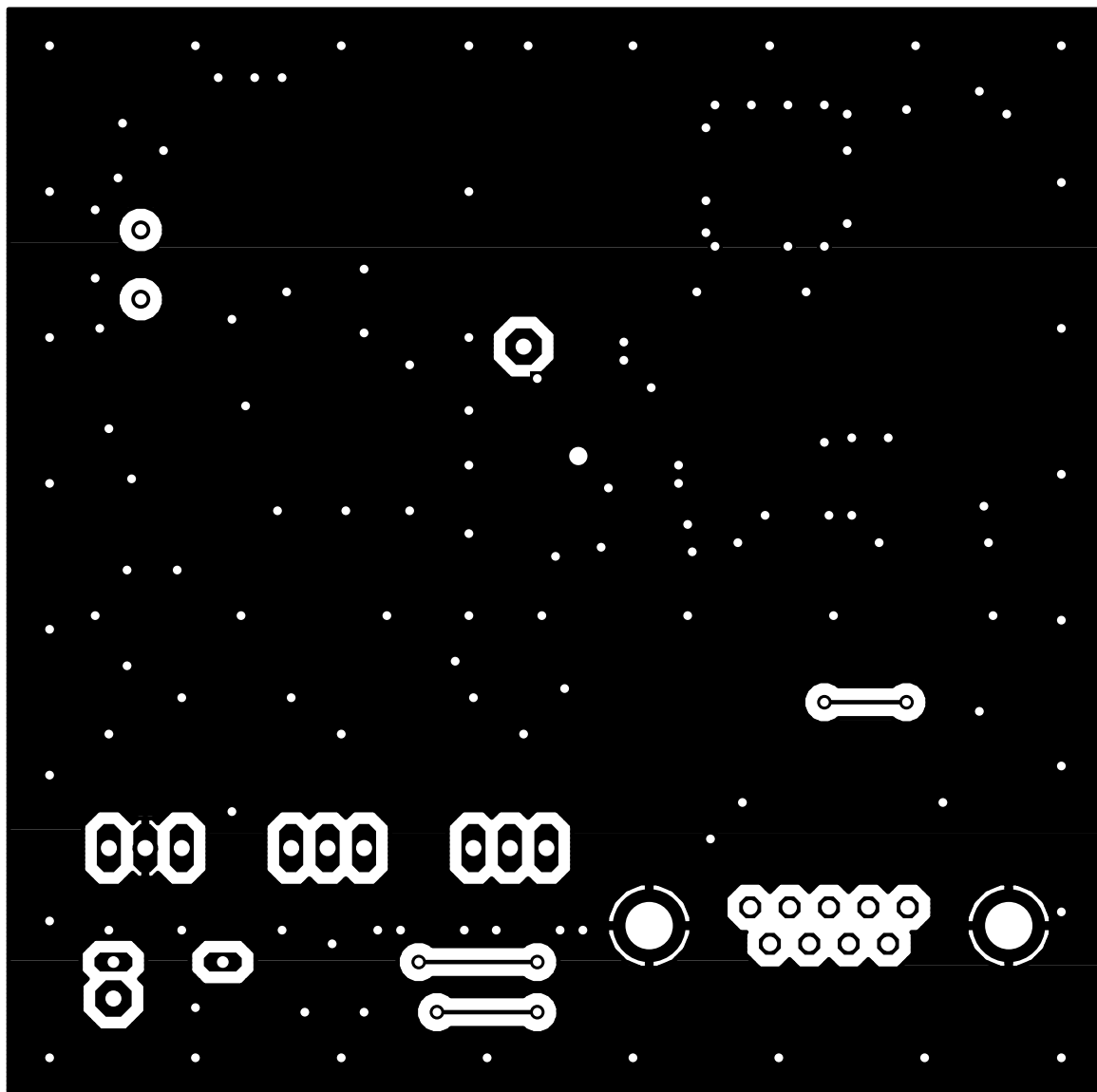
Příloha A

Dokumentace realizovaného syntezátoru

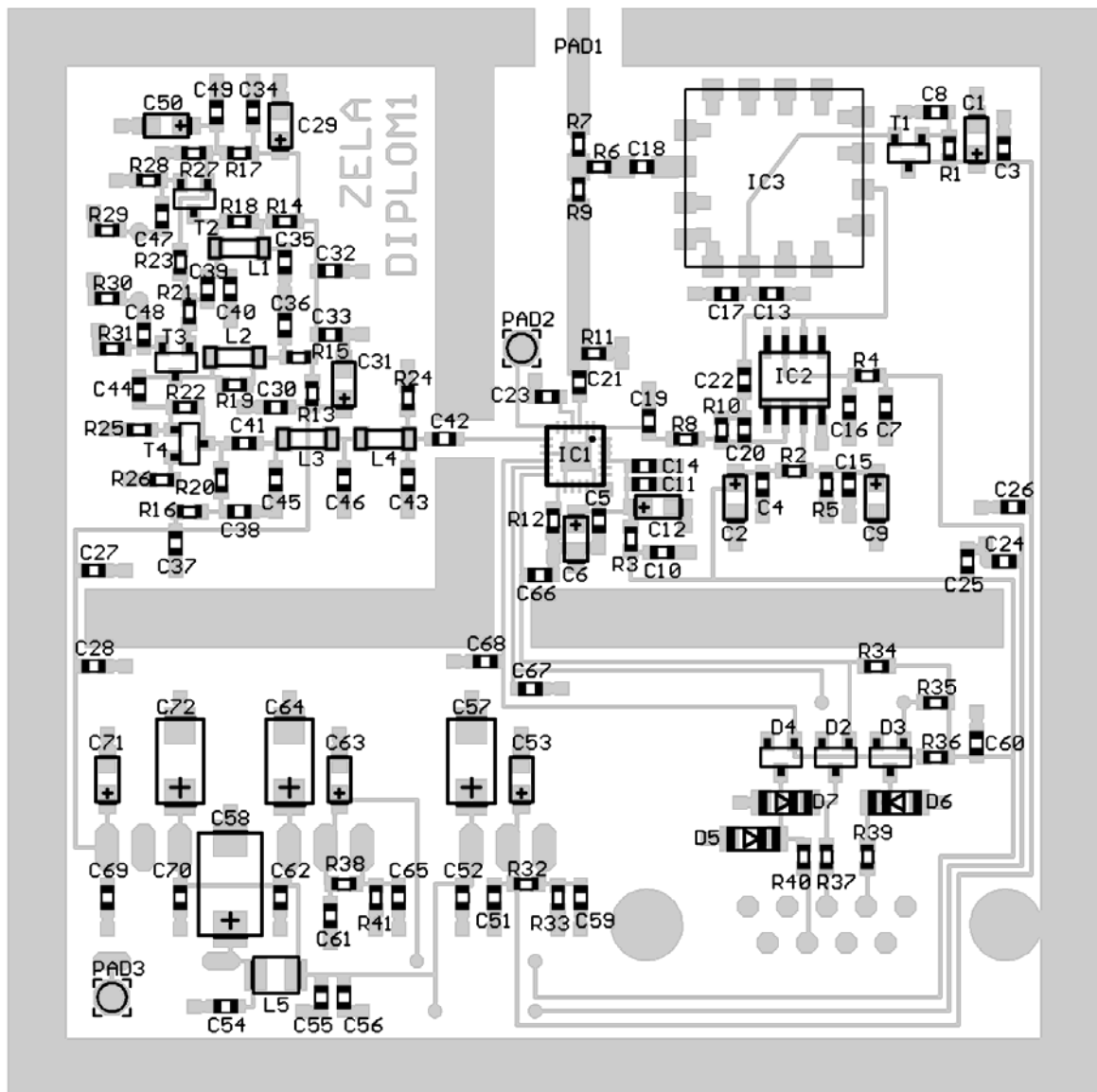
V této příloze je uvedena část dokumentace realizovaného syntezátoru kmitočtu: obrázky desek plošných spojů, osazovací plány a soupiska součástek. Schéma zapojení je v kapitole 5 a podklady pro výrobu desek plošných spojů (formát Gerber274x a pro souřadnicovou vrtačku formát Excellon) jsou na příloženém CD v adresáři ../PCB/vyroba. Schéma zapojení a návrh PCB v Eagle 4.11 je také na příloženém CD v adresáři ../PCB/navrh.



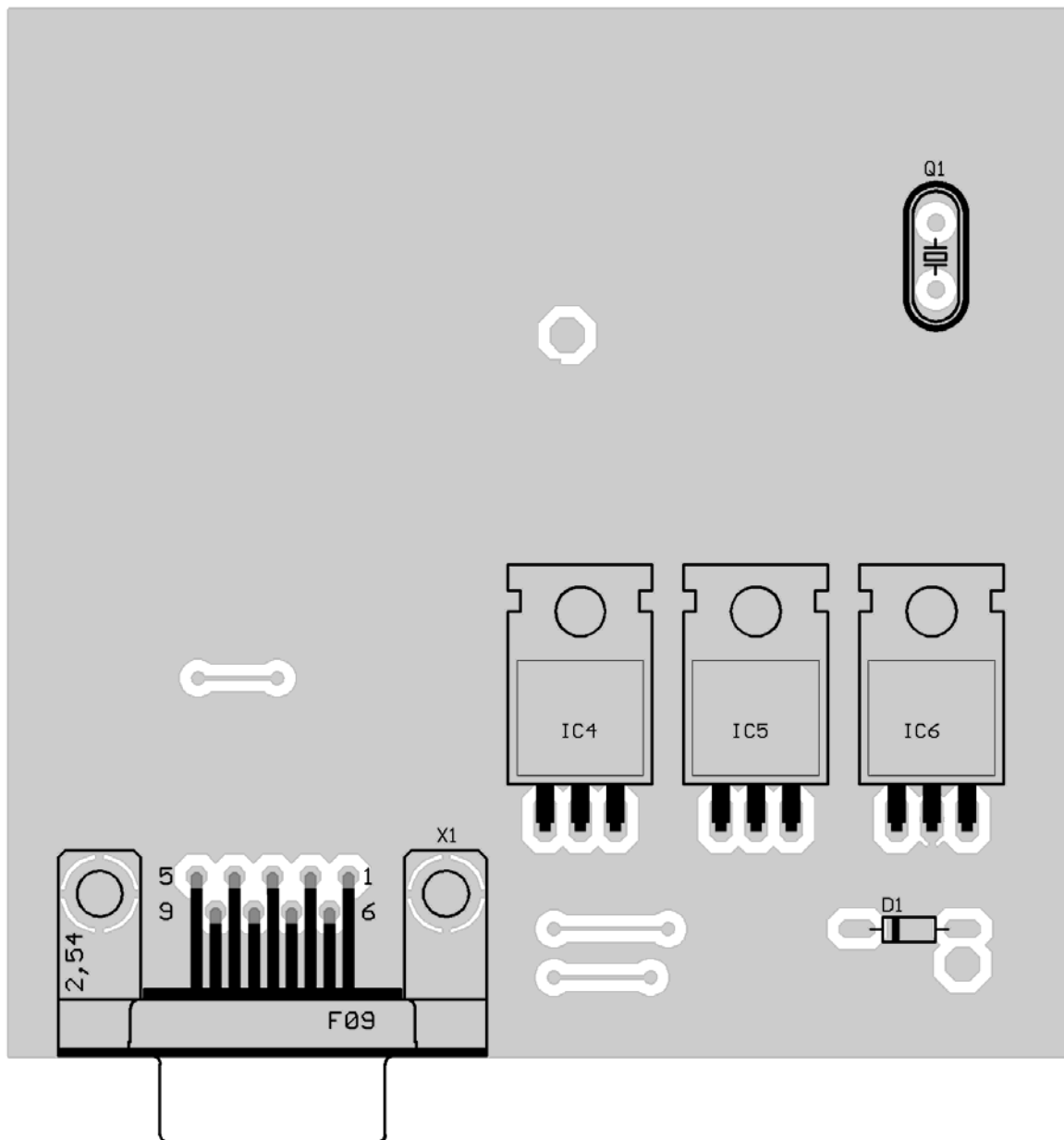
Obrázek A.1: Deska plošných spojů – „strana součástek“, rozměr 72 x 72 mm.



Obrázek A.2: Deska plošných spojů – „strana spojů“, rozměr 72 x 72 mm.



Obrázek A.3: Osazovací plán – „strana součástek“, rozměr 72 x 72 mm.



Obrázek A.4: Osazovací plán – „strana spojů“, rozměr 72 x 72 mm.

Rozpiska součástek

Index	Hodnota	Popis	Dodovatel	Objednací kód
C1	1u	SMD tantalový kondenzátor vel. A, 20V	HC electronics	-
C2	1u	SMD tantalový kondenzátor vel. A, 20V	HC electronics	-
C3	10n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C4	68n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C5	10p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C6	1u	SMD tantalový kondenzátor vel. A, 20V	HC electronics	-
C7	10n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C8	68n/68n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C9	1u	SMD tantalový kondenzátor vel. A, 20V	HC electronics	-
C10	68n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C11	68n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C12	1u	SMD tantalový kondenzátor vel. A, 20V	HC electronics	-
C13	1u	SMD keramický kondenzátor vel. 0603	HC electronics	-
C14	10p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C15	68n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C16	10n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C17	10p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C18	22p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C19	680p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C20	3n3	SMD keramický kondenzátor vel. 0603	HC electronics	-
C21	22p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C22	68n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C23	22p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C24	100p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C25	100p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C26	100p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C27	100p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C28	100p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C29	1u	SMD tantalový kondenzátor vel. A, 20V	HC electronics	-
C30	68n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C31	1u	SMD tantalový kondenzátor vel. A, 20V	HC electronics	-
C32	10n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C33	10n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C34	10n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C35	10n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C36	10n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C37	10n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C38	10n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C39	330p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C40	100p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C41	6n8	SMD keramický kondenzátor vel. 0603	HC electronics	-
C42	6n8	SMD keramický kondenzátor vel. 0603	HC electronics	-
C43	47p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C44	6n8	SMD keramický kondenzátor vel. 0603	HC electronics	-
C45	220p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C46	180p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C47	1n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C48	1n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C49	10n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C50	1u	SMD tantalový kondenzátor vel. A, 20V	HC electronics	-
C51	68n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C52	68n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C53	1u	SMD tantalový kondenzátor vel. A, 20V	HC electronics	-

Index	Hodnota	Popis	Dodovatel	Objednací kód
C54	68n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C55	68n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C56	10p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C57	6u8	SMD tantalový kondenzátor vel. C, 25V	HC electronics	-
C58	6u8	SMD tantalový kondenzátor vel. C, 25V	HC electronics	-
C59	68n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C60	10n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C61	68n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C62	68n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C63	1u	SMD tantalový kondenzátor vel. A, 20V	HC electronics	-
C64	6u8	SMD tantalový kondenzátor vel. C, 25V	HC electronics	-
C65	68n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C66	100p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C67	100p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C68	100p	SMD keramický kondenzátor vel. 0603	HC electronics	-
C69	68n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C70	68n	SMD keramický kondenzátor vel. 0603	HC electronics	-
C71	1u	SMD tantalový kondenzátor vel. A, 20V	HC electronics	-
C72	6u8	SMD tantalový kondenzátor vel. C, 25V	HC electronics	-
D1	1N4148	Univerzální dioda, DO41	GM Electronic	220-003
D2	BAR43A	SMD Schotkyho dioda, SOT23	GM Electronic	920-004
D3	BAR43A	SMD Schotkyho dioda, SOT23	GM Electronic	920-004
D4	BAR43A	SMD Schotkyho dioda, SOT23	GM Electronic	920-004
D5	4V7	SMD Zenerova dioda 4.7 V / 0.5 W, SOD80	GM Electronic	919-012
D6	4V7	SMD Zenerova dioda 4.7 V / 0.5 W, SOD80	GM Electronic	919-012
D7	4V7	SMD Zenerova dioda 4.7 V / 0.5 W, SOD80	GM Electronic	919-012
IC1	ADF4252	Frakční syntezátor, CP-24	Amtek	ADF4252BCP
IC2	OP27G	Operační zesilovač, SO-08	Amtek	OP27G
IC3	ROS-2500	VCO Minicircuits 1600-2500 MHz	Minicircuits	-
IC4	LM317T	Stabilizátor, TO220	GM Electronic	331-004
IC5	LM317T	Stabilizátor, TO220	GM Electronic	331-004
IC6	7805	Stabilizátor, TO220	GM Electronic	330-001
L1	680n	SMD tlumivka vel. 1206	Neosid	29 8266 54
L2	220n	SMD tlumivka vel. 1206	Neosid	29 8266 48
L3	560n	SMD tlumivka vel. 1206	Neosid	29 8266 53
L4	220n	SMD tlumivka vel. 1206	Neosid	29 8266 48
L5	10u	SMD tlumivka	GM Electronic	965-001
Q1	20MHz	Krystal 20 MHz, HC49-U	GM Electronic	131-027
R1	820	SMD keramický rezistor vel. 0603	HC electronics	-
R2	100k	SMD keramický rezistor vel. 0603	HC electronics	-
R3	20	SMD keramický rezistor vel. 0603	HC electronics	-
R4	20	SMD keramický rezistor vel. 0603	HC electronics	-
R5	100k	SMD keramický rezistor vel. 0603	HC electronics	-
R6	16	SMD keramický rezistor vel. 0603	HC electronics	-
R7	16	SMD keramický rezistor vel. 0603	HC electronics	-
R8	820	SMD keramický rezistor vel. 0603	HC electronics	-
R9	16	SMD keramický rezistor vel. 0603	HC electronics	-
R10	270	SMD keramický rezistor vel. 0603	HC electronics	-
R11	51	SMD keramický rezistor vel. 0603	HC electronics	-
R12	2k7	SMD keramický rezistor vel. 0603	HC electronics	-
R13	20	SMD keramický rezistor vel. 0603	HC electronics	-
R14	47	SMD keramický rezistor vel. 0603	HC electronics	-
R15	47	SMD keramický rezistor vel. 0603	HC electronics	-
R16	20	SMD keramický rezistor vel. 0603	HC electronics	-
R17	1k5	SMD keramický rezistor vel. 0603	HC electronics	-

Index	Hodnota	Popis	Dodovatel	Objednací kód
R18	470	SMD keramický rezistor vel. 0603	HC electronics	-
R19	68	SMD keramický rezistor vel. 0603	HC electronics	-
R20	470	SMD keramický rezistor vel. 0603	HC electronics	-
R21	33	SMD keramický rezistor vel. 0603	HC electronics	-
R22	5k6	SMD keramický rezistor vel. 0603	HC electronics	-
R23	1k	SMD keramický rezistor vel. 0603	HC electronics	-
R24	51	SMD keramický rezistor vel. 0603	HC electronics	-
R25	4k7	SMD keramický rezistor vel. 0603	HC electronics	-
R26	1R8	SMD keramický rezistor vel. 0603	HC electronics	-
R27	1k	SMD keramický rezistor vel. 0603	HC electronics	-
R28	220	SMD keramický rezistor vel. 0603	HC electronics	-
R29	82	SMD keramický rezistor vel. 0603	HC electronics	-
R30	82	SMD keramický rezistor vel. 0603	HC electronics	-
R31	220	SMD keramický rezistor vel. 0603	HC electronics	-
R32	240	SMD keramický rezistor vel. 0603	HC electronics	-
R33	2k4	SMD keramický rezistor vel. 0603	HC electronics	-
R34	4k7	SMD keramický rezistor vel. 0603	HC electronics	-
R35	4k7	SMD keramický rezistor vel. 0603	HC electronics	-
R36	4k7	SMD keramický rezistor vel. 0603	HC electronics	-
R37	10k	SMD keramický rezistor vel. 0603	HC electronics	-
R38	240	SMD keramický rezistor vel. 0603	HC electronics	-
R39	10k	SMD keramický rezistor vel. 0603	HC electronics	-
R40	10k	SMD keramický rezistor vel. 0603	HC electronics	-
R41	390	SMD keramický rezistor vel. 0603	HC electronics	-
T1	BC848B	SMD tranzistor, SOT23	GM Electronic	912-019
T2	BFR92	SMD tranzistor, SOT23	GM Electronic	914-006
T3	BFR92	SMD tranzistor, SOT23	GM Electronic	914-006
T4	BFR92	SMD tranzistor, SOT23	GM Electronic	914-006
X1	-	Konektor Canon	GM Electronic	801-041

GM Electronic

Sokolovská 32, 186 00 Praha 8

HC electronics s r.o.

Kalendova 688, 500 04 Hradec Králové

AMTEK spol. s r. o.

Borského 1, 152 00 Praha 5

Neosid: dodavatel Elsy spol s r.o.

Podnikatelská 563, 190 11 Praha 9-Běchovice

Mini-Circuits Europe Dale House

Wharf Road Frimley Green, Camberley, Surrey GU16 6LF

United Kingdom

Příloha B

Model VCO ROS-2500 pro ADI SimPLL v2

```
.model ROS2500
fscale = 1M
TuningTable = {
0.5, 1600,
1, 1633.3,
1.5, 1666.6,
2, 1699.9,
2.5, 1733.2,
3, 1766.5,
3.5, 1799.8,
4, 1833.1,
4.5, 1866.4,
5, 1899.7,
5.5, 1933,
6, 1966.3,
6.5, 1999.6,
7, 2032.9,
7.5, 2066.2,
8, 2099.5,
8.5, 2132.8,
9, 2166.1,
9.5, 2199.4,
10, 2232.7,
10.5, 2266,
11, 2299.3,
11.5, 2332.6,
12, 2365.9,
12.5, 2399.2,
13, 2432.5,
13.5, 2465.8,
14, 2499.1}

PNTTable = {
1000, -66,
10000, -90,
100000, -113,
1000000, -133 }

.endmodel
```

Příloha C

Výpisy hlavního programu z kapitoly 6

```
%navez souboru: obr6_2_5.m
%Jan Zela, 4.4.2004
%generuje obrázky 6.2 az 6.5
%znaceni parametru odpovida znaceni v diplomove praci, krome: X=NOM,Y=DENOM

close all;
clear all;
clc;

NOM=1; %parametry syntezatoru
DENOM=50;
R1=1350;
R2=2750;
C1=1.22e-9;
C2=16.6e-9;
C3=555e-12;
K_VCO=30e6;
Ipeak=5e-3;
f_ref=1e6;
N = 1400;
tau_comp=2/10e6; % (odvozuje se od externich hodin!)
K_PD=Ipeak;
T_ref=1/f_ref;
Neff= N +(NOM/DENOM);
f_VCO=f_ref*Neff;
T_VCO=1/f_VCO;
L=DENOM*2;
nz=NOM/DENOM;

f_start = 1e3; %pocatecni frekvence zobrazeni
f_stop = 1e6; %koncova frekvence zobrazeni
Number_of_points_Simple=((f_stop*DENOM)/f_ref);
if Number_of_points_Simple > 2000,
    Number_of_points_Simple = 2000;
end;
Number_of_points_SigmaDelta=((2*f_stop*DENOM)/f_ref);
if Number_of_points_SigmaDelta > 2000,
    Number_of_points_SigmaDelta = 2000;
end;

Reg1=0;
Reg2=0;
Reg3=0;
Reg1_Delayed=0;
```

```

Reg2_Delayed=0;
Reg3_Delayed=0;
Overflow1=0;
Overflow2=0;
Overflow3=0;
Overflow3_Delayed=0;
Sum1=0;
Sum2=0;
Sum2_Delayed=0;

for k=1:L,                                     %generuji sigma-delta sekvenci

    Reg1=mod(Reg1_Delayed+NOM,DENOM);
    Reg2=mod(Reg2_Delayed+Reg1,DENOM);
    Reg3=mod(Reg3_Delayed+Reg2,DENOM);

    if Reg1 < Reg1_Delayed, Overflow1=1; else Overflow1=0; end;
    if Reg2 < Reg2_Delayed, Overflow2=1; else Overflow2=0; end;
    if Reg3 < Reg3_Delayed, Overflow3=1; else Overflow3=0; end;

    Sum2=Overflow2+Overflow3-Overflow3_Delayed;
    Sum1=Overflow1+Sum2-Sum2_Delayed;

    DeltaN(k)=Sum1;

    Reg1_Delayed=Reg1;
    Reg2_Delayed=Reg2;
    Reg3_Delayed=Reg3;

    Overflow3_Delayed=Overflow3;
    Sum2_Delayed=Sum2;

end;

%frakcni synteza 1. a 2. druhu
for n=1:Number_of_points_Simple,
    T_frac=DENOM*T_ref;
    I=0;
    Icomp=0;
    for k=1:(DENOM-1)
        tau_k= ((mod(k*NOM,DENOM))/DENOM)*T_VCO;
        exponent= ((n*2*pi)/T_frac)*(((k*T_frac)/DENOM)-(tau_k/2));
        I_k=(Ipeak/(n*pi))*sin((n*pi*tau_k)/T_frac)*exp(-i*exponent); %vztah 3.11
        I=I+I_k;
        %kompenzace
        Q_Err=Ipeak*tau_k;
        Icomp_peak=(-1)*Q_Err/tau_comp;
        exponent_comp=((n*2*pi)/T_frac)*(k*T_ref);
        Icomp_k=(Icomp_peak/(n*pi))*sin((n*pi*tau_comp)/T_frac)*exp(-i*exponent_comp); %vztah 4.4
        Icomp=Icomp+Icomp_k;
        %konec kompenzace
    end

    Fourier_coef_I(n)=I;
    Fourier_coef_I_kompenzovany(n)=I+Icomp;
    f=(1/T_frac)*n;
    Fr_osa_x1(n)=f;

    s=i*2*pi*f;

```

```

Z1=((1/(s*C1))*((1/(s*C2))+R1))/((1/(s*C1))+1/(s*C2))+R1); %impedance filtru smycky
Z2=R2;
Z3=(1/(s*C3));

Z=(Z1*(Z2+Z3))/(Z1+Z2+Z3);

V=abs(Z)*abs(I); %vypocet potlacení spektralni cary pomoci indexu frekvenci modulance
delta_f=V*K_VCO;
beta= delta_f/f;
J1=besselj(1,beta);
SpurSimple(n)=20*log10(J1);

%Icomp=Icomp*0.99; %tady se da definovat chyba v nastveni kompenzacniho proudu
I_Kompenzovany=I+Icomp;
V=abs(Z)*abs(I_Kompenzovany);
delta_f=V*K_VCO;
beta= delta_f/f;
J1=besselj(1,beta);
SpurSimple_Kompenzovana(n)=20*log10(J1);
end;

%sigma-delta frakcni synteza
for n=1:Number_of_points_SigmaDelta,
    T_frac=2*DENOM*T_ref;
    I=0;
    SumaDeltaN=DeltaN(1);
    for k=1:L
        delta_k=T_VCO*((k*N)+SumaDeltaN); %vztahy 5.25 az 5.33
        if delta_k < (k*T_ref)
            tau_k=T_VCO*((k*nz)-SumaDeltaN);
            exponent= ((n*2*pi)/T_frac)*(delta_k+(tau_k/2));
            Ik=(((1)*Ipeak)/(n*pi))*sin(n*pi*tau_k/T_frac)*exp(-i*exponent);
        else
            tau_k=delta_k-(k*T_ref);
            delta_k=delta_k-tau_k;
            exponent= ((n*2*pi)/T_frac)*(delta_k+(tau_k/2));
            Ik=((-1)*Ipeak)/(n*pi))*sin(n*pi*tau_k/T_frac)*exp(-i*exponent);
        end;
        I=I+Ik;
    if k~=L, SumaDeltaN=SumaDeltaN+DeltaN(k+1); end;
end

Fourier_coef_I_SigmaDelta(n)=I;

f=(1/T_frac)*n;
Fr_osa_x2(n)=f;

s=i*2*pi*f;

Z1=((1/(s*C1))*((1/(s*C2))+R1))/((1/(s*C1))+1/(s*C2))+R1); %impedance filtru smycky
Z2=R2;
Z3=(1/(s*C3));

Z=(Z1*(Z2+Z3))/(Z1+Z2+Z3);
V=abs(Z)*abs(I); %vypocet potlacení spektralni cary pomoci indexu frekvenci modulance
delta_f=V*K_VCO;
beta= delta_f/f;
J1=besselj(1,beta);
SpurSigmaDelta(n)=20*log10(J1);
end;

```

```

points_per_decade = 10;
log_freq_multiplier = 10^(1/(points_per_decade-1));
number_of_decades = log10(f_stop/f_start);
points = number_of_decades*points_per_decade - (number_of_decades-1);
fm = f_start;

for k=1:points, %vypocet prenosove funkce PLL

    Fr_osa_x3(k) = fm;
    s=i*2*pi*fm;

    Z1=((1/(s*C1))*((1/(s*C2))+R1))/((1/(s*C1))+1/(s*C2))+R1);
    Z2=R2;
    Z3=(1/(s*C3));

    Z(k)=(Z1*(Z2+Z3))/(Z1+Z2+Z3);

    G(k)=(K_VCO*K_PD*Z(k))/s;
    H(k)=G(k)/(1+(G(k)/N));

    fm = fm*log_freq_multiplier;
end;
Heff=H/Neff;

%grafika
figure(1);
semilogx(Fr_osa_x1,20*log10(abs(Fourier_coef_I)), 'ro--');
hold on;
semilogx(Fr_osa_x1,20*log10(abs(Fourier_coef_I_kompenzovany)), 'bd--');
semilogx(Fr_osa_x2,20*log10(abs(Fourier_coef_I_SigmaDelta)), 'ms--');
grid on;
Nasatveni_os=axis;
axis([f_start f_stop Nasatveni_os(3) Nasatveni_os(4)]);
legend('synteza 1.radu','synteza 2.radu','synteza 3.radu');
title('Fourierovy koeficienty proudu');
xlabel('f [Hz]');
ylabel('[dB]');

figure(2);
semilogx(Fr_osa_x3,20*log10(abs(Heff)), 'r-');
grid on;
Nasatveni_os=axis;
axis([f_start f_stop Nasatveni_os(3) Nasatveni_os(4)]);
title('Efektivni prenosova funkce PLL');
xlabel('f [Hz]');
ylabel('[dB]');

figure(3);
semilogx(Fr_osa_x1, SpurSimple, 'ro--');
hold on;
semilogx(Fr_osa_x1, SpurSimple_Kompenzovana, 'bd--');
semilogx(Fr_osa_x2, SpurSigmaDelta, 'ms--');
grid on;
Nasatveni_os=axis;
axis([f_start f_stop -120 0]);
legend('synteza 1.radu','synteza 2.radu','synteza 3.radu');
title('Vystup syntezaatoru');
xlabel('f [Hz]');
ylabel('P [dBc]');

```