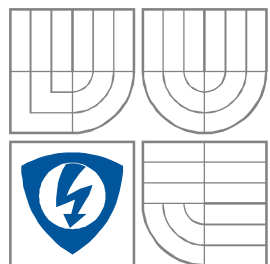


VYSOKÉ UČENÍ TECHNICKÉ V BRNĚ
BRNO UNIVERSITY OF TECHNOLOGY



FAKULTA ELEKTROTECHNIKY A KOMUNIKAČNÍCH
TECHNOLOGIÍ
ÚSTAV RADIOELEKTRONIKY

FACULTY OF ELECTRICAL ENGINEERING AND COMMUNICATION
DEPARTMENT OF RADIO ELECTRONICS

VF generátor do 4.4 GHz s obvodem ADF 4350

RF Generátor up to 4.4GHz with ADF 4350

DIPLOMOVÁ PRÁCE
MAGISTER'S PROJECT

AUTOR PRÁCE Bc. Jiří Frydrych
AUTHOR

VEDOUCÍ PRÁCE Ing. Tomáš Urbanec, Ph.D.
SUPERVISOR

BRNO, 2010

VLOŽIT ORIGINAL ZADÁNÍ

(při odevzdávání více kusů závěrečné práce, obsahuje originál zadání jen jedna z nich, ostatní obsahují pouze jeho okopírovanou kopii)

LICENČNÍ SMLOUVA POSKYTOVANÁ K VÝKONU PRÁVA UŽÍT ŠKOLNÍ DÍLO

uzavřená mezi smluvními stranami:

1. Pan/paní

Jméno a příjmení: Jiří Frydrych
Bytem: Velké Karlovice 301
Narozen/a (datum a místo): 21. srpna 1986 ve Vsetíně

(dále jen „autor“)

a

2. Vysoké učení technické v Brně

Fakulta elektrotechniky a komunikačních technologií
se sídlem Údolní 53, Brno, 602 00
jejímž jménem jedná na základě písemného pověření děkanem fakulty:
prof. Dr. Ing. Zbyněk Raida, předseda rady oboru Elektronika a sdělovací technika
(dále jen „nabyvatel“)

Čl. 1

Specifikace školního díla

1. Předmětem této smlouvy je vysokoškolská kvalifikační práce (VŠKP):

- disertační práce
- diplomová práce
- bakalářská práce
- jiná práce, jejíž druh je specifikován jako
(dále jen VŠKP nebo dílo)

Název VŠKP: VF generátor do 4,4 GHz s obvodem ADF4350

Vedoucí/ školitel VŠKP: Ing. Tomáš Urbanec, Ph.D.

Ústav: Ústav radioelektroniky

Datum obhajoby VŠKP: _____

VŠKP odevzdal autor nabyvateli*:

- v tištěné formě – počet exemplářů: 2
- v elektronické formě – počet exemplářů: 2

2. Autor prohlašuje, že vytvořil samostatnou vlastní tvůrčí činností dílo shora popsané a specifikované. Autor dále prohlašuje, že při zpracovávání díla se sám nedostal do rozporu s autorským zákonem a předpisy souvisejícími a že je dílo dílem původním.

* hodící se zaškrtněte

3. Dílo je chráněno jako dílo dle autorského zákona v platném znění.
4. Autor potvrzuje, že listinná a elektronická verze díla je identická.

Článek 2

Udělení licenčního oprávnění

1. Autor touto smlouvou poskytuje nabyvateli oprávnění (licenci) k výkonu práva uvedené dílo nevýdělečně užit, archivovat a zpřístupnit ke studijním, výukovým a výzkumným účelům včetně pořizování výpisů, opisů a rozmnoženin.
2. Licence je poskytována celosvětově, pro celou dobu trvání autorských a majetkových práv k dílu.
3. Autor souhlasí se zveřejněním díla v databázi přístupné v mezinárodní síti
 - ihned po uzavření této smlouvy
 - 1 rok po uzavření této smlouvy
 - 3 roky po uzavření této smlouvy
 - 5 let po uzavření této smlouvy
 - 10 let po uzavření této smlouvy
(z důvodu utajení v něm obsažených informací)
4. Nevýdělečné zveřejňování díla nabyvatelem v souladu s ustanovením § 47b zákona č. 111/ 1998 Sb., v platném znění, nevyžaduje licenci a nabyvatel je k němu povinen a oprávněn ze zákona.

Článek 3

Závěrečná ustanovení

1. Smlouva je sepsána ve třech vyhotoveních s platností originálu, přičemž po jednom vyhotovení obdrží autor a nabyvatel, další vyhotovení je vloženo do VŠKP.
2. Vztahy mezi smluvními stranami vzniklé a neupravené touto smlouvou se řídí autorským zákonem, občanským zákoníkem, vysokoškolským zákonem, zákonem o archivnictví, v platném znění a popř. dalšími právními předpisy.
3. Licenční smlouva byla uzavřena na základě svobodné a pravé vůle smluvních stran, s plným porozuměním jejímu textu i důsledkům, nikoliv v tísní a za nápadně nevýhodných podmínek.
4. Licenční smlouva nabývá platnosti a účinnosti dnem jejího podpisu oběma smluvními stranami.

V Brně dne: 21. května 2010

.....

Nabyvatel

.....

Autor

ABSTRAKT

Cílem této práce je návrh, realizace a proměření širokopásmového mikrovlnného generátoru, který je založen na frekvenčních syntezátorech ADF4350. Generátor využívá principu směšování, pro kmitočty do 2,2 GHz. Vyšší frekvence jsou získávány pomocí přímých cest. V první části je popsána teorie smyčky fázového závěsu. V následující části je popis parametrů ADF4350 a také jejich řízení. Byla také navržena deska plošného spoje pro řízení generátoru s mikroprocesorem Atmel AVR AT-mega32. Programové vybavení generátoru je napsán v programu AVR studio v jazyce C. Realizovaný generátor je uložen v nerezové krabici a je možné jej ovládat pomocí klávesnice a PC.

KLÍČOVÁ SLOVA

Mikrovlnný generátor, směšování frekvencí, řízení výstupní úrovně, ADF4350, AT – mega32.

ABSTRACT

The aim of this work is design, realization, and measurement of wideband microwave generator, which is based on the ADF4350 frequency synthesizers. The generator uses the principle of mixing, for frequencies up to 2.2GHz. Higher frequencies are obtained through direct channels. The first part describes the theory of phase locked loop . The following section describes the parameters of the ADF4350 and their management. A PCB was also designed to control the generator with Atmel s AVR AT-mega32.

The Generator software is written in AVR Studio in C programming language. The realized generator is housed in a stainless steel box and can be controlled using the keyboard and PC.

KEYWORDS

Microwave generator, mixing frequency, output level control, ADF4350, AT - mega32.

FRYDRYCH, J. VF generátor do 4,4 GHz s obvodem ADF4350. Brno: Vysoké učení technické v Brně, Fakulta elektrotechniky a komunikačních technologií. Ústav radioelektroniky, 2010. 76 s., 14 s. příloh. Diplomová práce. Vedoucí práce: Ing. Tomáš Urbanec, Ph.D.

PROHLÁŠENÍ

Prohlašuji, že svou diplomovou práci na téma „VF generátor do 4,4 GHz s obvodem ADF4350“ jsem vypracoval samostatně pod vedením vedoucího diplomové práce a s použitím odborné literatury a dalších informačních zdrojů, které jsou všechny citovány v práci a uvedeny v seznamu literatury na konci práce.

Jako autor uvedené diplomové práce dále prohlašuji, že v souvislosti s vytvořením této diplomové práce jsem neporušil autorská práva třetích osob, zejména jsem nezasáhl nedovoleným způsobem do cizích autorských práv osobnostních a/nebo majetkových a jsem si plně vědom následků porušení ustanovení § 11 a následujících zákona č. 121/2000 Sb., o právu autorském, o právech souvisejících s právem autorským a o změně některých zákonů (autorský zákon), ve znění pozdějších předpisů, včetně možných trestněprávních důsledků vyplývajících z ustanovení části druhé, hlavy VI. díl 4 Trestního zákoníku č. 40/2009 Sb.

V Brně dne

.....

(podpis autora)

PODĚKOVÁNÍ

Děkuji vedoucímu bakalářské práce Ing. Tomáši Urbancovi, Ph.D. za účinnou metodickou, pedagogickou a odbornou pomoc a další cenné rady při zpracování mé diplomové práce.

V Brně dne

.....

(podpis autora)

OBSAH

Seznam obrázků	x
SEznam tabulek	xi
Úvod	1
1 Fázový závěs (PLL)	2
1.1 Princip.....	2
1.2 Přenos smyčky PLL.....	3
1.3 Popis funkce PLL.....	4
2 Základní stavební prvky	5
2.1 Široko pásmový syntezátor ADF 4350 s integrovaným VCO.....	5
2.1.1 Parametry syntezátoru.....	5
2.1.2 Popis funkce syntezátoru.....	6
2.2 Řízení a komunikace.....	8
2.2.1 Komunikace MCU s PC.....	8
3 Návrh generátoru	9
3.1 Návrh vysokofrekvenční části.....	9
3.1.1 Volba součástek ADF 4350 a výstupní obvody syntezátoru.....	10
3.1.2 Filtry DP.....	11
3.1.3 Zesilovač.....	12
3.1.4 Směšovač.....	13
3.1.5 Spínací obvody.....	14
3.1.6 Úprava výstupní úrovně – ATENUÁTOR.....	15
3.2 Návrh řídicí části generátoru.....	16
3.2.1 Napájení.....	17
3.2.2 Řízení.....	17
3.3 DPS.....	18
3.3.1 Návrh VF desky.....	18
3.3.2 Návrh řídicí desky.....	21
3.3.3 Návrh desky pro displej a klávesnici.....	22

4	FIRMWARE	24
4.1	Inicializace	24
4.2	Hlavní funkce generátoru.....	25
4.3	Komunikační a řídicí nástroje.....	29
4.3.1	Ovládání pomocí PC	29
4.4	SPI komunikace	30
4.5	Komunikace s LCD displejem.....	30
4.6	Maticová klávesnice	31
5	Realizace generátoru	32
5.1	Osazení a oživení DPS.....	32
5.2	Krabice a uložení desek	35
6	Měření na prototypu	37
6.1	Frekvenční rozsah	37
6.2	Výstupního výkon.....	37
6.3	Spektrální čistota.....	38
6.4	Spektrální průběhy	39
7	Ovládání generátoru	44
7.1	Ovládání pomocí klávesnice.....	44
7.1.1	Normální režim	44
7.1.2	Režim krokování	45
7.2	Ovládání pomocí PC.....	45
8	Závěr	47
	Literatura	48
	Seznam symbolů, veličin a zkratk	49
	Seznam příloh	50

SEZNAM OBRÁZKŮ

Obr. 1.1 Blokové schéma fázového závěsu	2
Obr. 2.1 Blokové schéma ADF 4350 (převzato z [1])	5
Obr. 2.2 Výstupní část ADF 4350.	6
Obr. 2.3 Časování komunikace do ADF 4350 (převzato z [1])	7
Obr. 2.4 Rámec sériové komunikace	8
Obr. 3.1 Blokové schéma generátoru.	9
Obr. 3.2 Blokové schéma VF části a rozbor výkonových úrovní	10
Obr. 3.3 Schéma filtru smyčky	11
Obr. 3.4 Schéma pro simulaci v Ansoft designer.	12
Obr. 3.5 Frekvenční charakteristika větví generátoru po spínače.	12
Obr. 3.6 Schéma zesilovače i se spínáním.....	13
Obr. 3.7 Frekvenční charakteristika ztráty při směšování (převzato z [3])	14
Obr. 3.8 Schéma řízení spínačů.	15
Obr. 3.9 Frekvenční charakteristika normalizovaného útlumu. (převzato z [5])	16
Obr. 3.10 Šestkrát zvětšený pad pro ADF4350. Rozměry pouzdra jsou 5 x 5 mm.	18
Obr. 3.11 VF deska strana TOP.....	19
Obr. 3.12 VF deska strana BOTTOM.	20
Obr. 3.13 Osazovací výkres generátoru.....	20
Obr. 3.14 Řídící deska strana TOP a strana BOTTOM.	21
Obr. 3.15 Osazovací výkres řídicí desky	21
Obr. 3.16 Deska LCD a klávesnice strana TOP.	22
Obr. 3.17 Osazovací výkres desky LCD a klávesnice.....	23
Obr. 4.1 Vývojový diagram celého generátoru.	24
Obr. 5.1 Fotografie osazené vysokofrekvenční desky.....	32
Obr. 5.2 Fotografie osazené řídicí desky.	33
Obr. 5.3 Fotografie osazené desky LCD a klávesnice.....	34
Obr. 5.4 Fotografie krabice generátoru s uložením DPS z venkovní strany.	36
Obr. 6.1 Frekvenční závislost výstupního výkonu.	37
Obr. 6.2 Frekvenční závislost výstupního výkonu (lineární osa).....	38
Obr. 6.3 Frekvenční závislost spektrální čistoty výstupního signálu.	38

Obr. 6.4 Spektrální čistota pásmo směšovače.	39
Obr. 6.5 Spektrum výstupního signálu pro frekvenci 269,1 MHz.	40
Obr. 6.6 Spektrum frekvence 269,1 MHz s bližším přiblížením.....	40
Obr. 6.7 Spektrum výstupního signálu pro frekvenci 2200 MHz.	41
Obr. 6.8 Spektrum od 1 MHz do 20 GHz pro frekvenci 4400 MHz.....	41
Obr. 6.9 Spektrum výstupního signálu F = 4400 MHz,SPAN=100KHz.	42
Obr. 6.10 Spektrum výstupního signálu pro F = 4400 MHz.	42
Obr. 6.11 Spektrum výstupního signálu pro F = 2635,8 MHz.	43
Obr. 6.12 Spektrum výstupního signálu pro F = 3456,8 MHz.	43
Obr. 7.1 Fotografie displeje v menu generátoru.	44

SEZNAM TABULEK

Tabulka 3.1 Tabulka pro řízení útlumu atenuátoru (převzato z [5]).	15
Tabulka 7.1 Funkce a rozsahy pro ovládaní z PC.	46

ÚVOD

Velmi často potřebujeme získat střídavé signály vyšších frekvencí s požadovanou stabilitou pro potřeby vysílačů, přijímačů bezdrátových sítí WIFI, WIMAX a také pro systémy mobilních komunikací a systémy s rozprostřeným spektrem a také široko pásmové zdroje signálu pro laboratorní účely. Tyto zdroje jsou vytvářeny klasickými analogovými oscilátory nebo moderními metodami, jako jsou přímá číslicová syntéza (DDS) nebo napětím řízeného oscilátoru (VCO) s fázovým závěsem (PLL). Pro usnadnění konstrukce těchto zdrojů je nyní na trhu velké množství obvodů, které obsahují všechny části na jediném čipu. Obvod stačí doplnit pouze o krystalový oscilátor a o pasivní součástky.

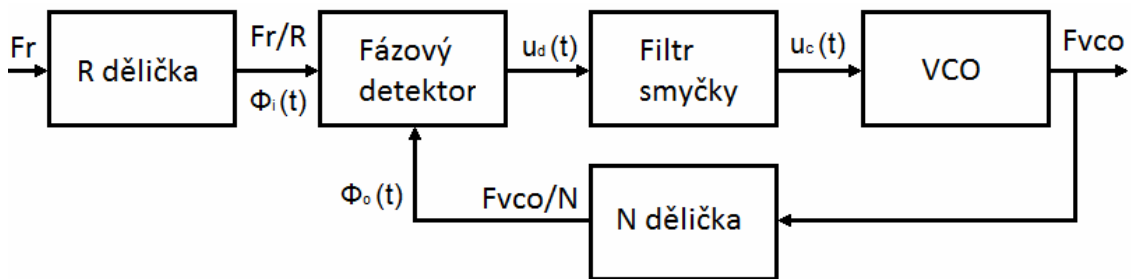
Úkolem této práce je navrhnout generátor od 0 Hz až do 4,4 GHz, který bude řízen pomocí mikroprocesoru. Tato práce je rozdělena na několik částí. První část se zabývá teoretickým rozбором fázového závěsu a jeho zlomkové (FRACTIONAL) funkce. V druhé části je popsán základní stavební prvek, kterým je obvod od ANALOG DEVICES ADF 4350. Je popsáno řízení pomocí mikroprocesoru a jeho komunikace s obvodem ADF 4350, a také s počítačem. V další části je popsán návrh generátoru a jeho řídicí části, výběr součástek a tvorba desek plošných spojů (DPS) všech částí generátoru a jejich konečné provedení. Dále je zde část věnována ovládaní generátoru a v poslední řadě naměřené hodnoty a fotografie spektrálních průběhů.

1 FÁZOVÝ ZÁVĚS (PLL)

Fázový závěs s napětím řízeným oscilátorem patří do skupiny nelineárních zpětnovazebních obvodů, které nazýváme obvody s přímou analogovou syntézou kmitočtu (DAS). Obecně mají tyto obvody vysokou spektrální čistotu generovaného signálu. Princip fázového závěsu je znám již velmi dlouho, ale využití našel až v posledních letech zmenšování a integraci do malých čipů.

1.1 Princip

Smyčka fázového závěsu se skládá ze tří hlavních částí. Fázový detektor (FD), filtr smyčky (LF) a napětím řízený oscilátor (VCO). Blokové schéma fázového závěsu i s děličkami kmitočtu je na obr.1.1.



Obr. 1.1 Blokové schéma fázového závěsu

a) Fázový detektor

Výstupní napětí detektoru je dáno rozdílem fází mezi vstupním a výstupním signálem v lineární části. K_d [V/rad] je zisk detektoru. Rozdíl fází násobený ziskem detektoru je roven výstupnímu napětí detektoru.

$$u_d(t) = K_d[\phi_i(t) - \phi_o(t)], \quad (1.1.)$$

Při stejných kmitočtech a jiných fázích je hodnota výstupního napětí detektoru stejnosměrná a konstantní. Pokud jsou kmitočty rozdílné, tak výstupem detektoru je rozdíl obou kmitočtů a rozdíl fází je SS napětí.

b) Filtr smyčky

Jedná se z pravidla o filtr typu dolní propusti. Může být jak aktivní (filtr s OZ) tak pasivní. Řád filtru bývá různý, ale maximálně do čtvrtého řádu. Tento filtr odstraní vysokofrekvenční část signálu a šumu. Vlastnosti tohoto filtru udávají dynamické vlastnosti smyčky fázového závěsu (PLL). Velice často to jsou integrační články s jednou nebo dvěma časovými konstantami. Přenos filtru můžeme popsat pomocí operátorového tvaru takto.

$$K_F(p) = \frac{U_c(p)}{U_D(p)}, \quad (1.2.)$$

PLL posuzujeme podle **Řádu** (počet pólů filtru + 1) a **Typu** (násobnost pólů v počátku + 1) smyčky. Typ může být maximálně roven řádu a nejmenší hodnota je 1.

c) Napětím řízený oscilátor

Samostatné VCO je konstruováno jako LC oscilátor s varikapem. Změnou vstupního napětí se mění kapacita varikapu a tím i rezonanční kmitočet ω . Pokud je vstupní napětí nulové tak oscilátor kmitá na vlastním rezonančním kmitočet ω_0 . Kde K_0 [rad.s.V] je konstantou VCO.

$$\omega_0(t) = K_0 u_c(t), \quad (1.3.)$$

1.2 Přenos smyčky PLL

U PLL můžeme charakterizovat dva druhy přenosu. S otevřenou a uzavřenou smyčkou $G(p)$, které jsou dány vynásobením všech bloků.

$$G(p) = K_0 u_c K_F(p) \frac{K_0}{p}, \quad (1.4.)$$

Druhý přenos je přenos v uzavřené smyčce $H(p)$, což je přenos mezi vstupní a výstupní bránou.

$$H(p) = \frac{\phi_o(p)}{\phi_i(p)}, \quad (1.5.)$$

$$H(p) = \frac{2\xi\omega_n p + \omega_n^2}{p^2 + 2\xi\omega_n p + \omega_n^2}, \quad (1.6.)$$

Po úpravách dojdeme k rovnici 1.6., ve které je přenos vyjádřen pomocí vlastního kmitočtu smyčky ω_n a činitele tlumení smyčky ξ (nejčastěji se volí 0,7).

Vlastní kmitočet a činitel tlumení jsou tedy rovny.

$$\omega_n = \sqrt{\frac{K_D K_0}{\tau_1}}, \quad (1.7.)$$

$$\xi = \frac{\tau_2 \omega_n}{2}, \quad (1.8.)$$

Tzv. Chybová funkce, která rovněž popisuje funkci PLL (viz teorie).

1.3 Popis funkce PLL

Fázový závěs obecně funguje ve dvou režimech:

- a) Režim sledování (**tracking**, - PLL je zasynchronizován)
- b) Režim zachycení (**acquisition** - hledání synchronního stavu)

Ve sledovacím režimu je porovnávána frekvence a fáze VCO se vstupním referenčním signálem. Pokud je frekvence stejná tak výstupem detektoru je jen SS napětí. Čím větší napětí, tím větší fázová odchylka. Po průchodu filtrem smyčky je tímto napětím fáze dotažena. Důsledkem toho je zmenšení fázové odchylky ale pouze na minimální hodnotu tzv. **ustálená fázová odchylka**. Tato hodnota je nepřímo úměrná zisku smyčky. Z toho plyne, že pokud roste zisk smyčky zlepšuje se přesnost. Při modulaci se neustále mění výstupní hodnota detektoru (dynamický systém), rozdíl mezi frekvencí referenčního signálu a frekvence VCO je generována detektorem. Rozdíl těchto kmitočtů po průchodu filtrem smyčky přeladuje VCO.

Frekvenční pásmo, kde je PLL schopen sledovat a udržovat synchronizaci se nazývá **rozsah pasivní synchronizace (rozsah držení)**. Pokud se PLL snaží dostat do režimu držení, tak pásmo nazýváme **aktivní synchronizací (režim zachycení)**. Rozsah držení je vždy větší než rozsah zachycení. Pokud je vstupní signál mimo rozsah držení, tak nastává **rozpad smyčky**. Pro opětovné zachycení je třeba snížit frekvenci do pásma zachycení a postupným přeladěním obnovit frekvenci v režimu sledování. Frekvence ani fáze není nikdy přesná. Rozdíl kmitočtů se nazývá **střední zbytkové kmitočtové rozladění** a rozdíl fází **střední fázová chyba**.

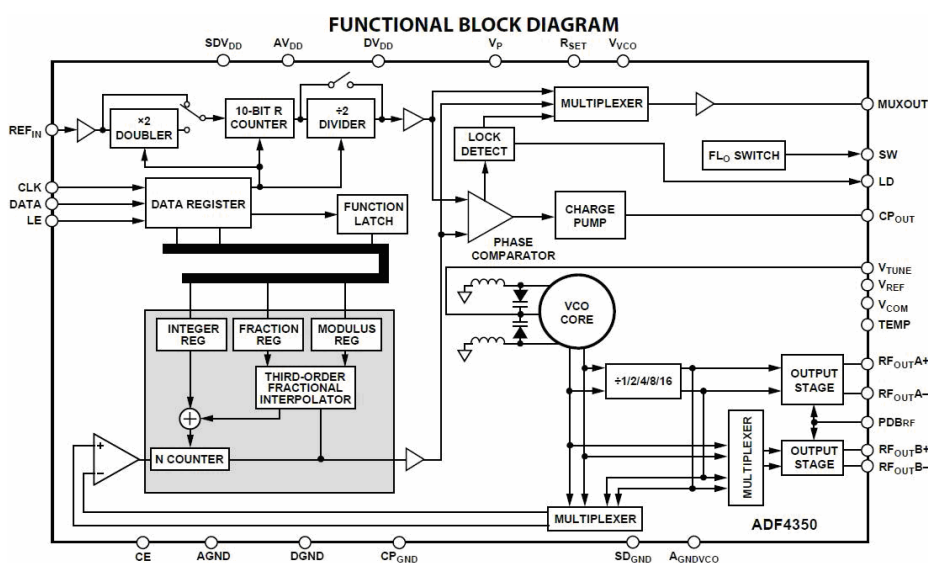
Zlomkový syntezátor se liší od celočíselné syntézy v děličce N. U celočíselného syntezátoru je výstupní frekvence dělena celým číslem a to děličkou s postupným dělením (např. 4/5 nebo 8/9). Referenční kmitočet je dělen děličkou R a výstup této děličky je vstupní frekvence fázového detektoru, která udává minimální krok přeladění. U zlomkového tvaru je frekvence fázového detektoru dále dělena celým číslem (MODUL). Tímto dělením je získán ještě menší krok přeladění VCO. Při použití filtru smyčky s vysokou mezní frekvencí. Zlomková hodnota je složena z celočíselné hodnoty (INTEGER) a desetinné hodnoty (FRACTIONAL) v děličce N.

2 ZÁKLADNÍ STAVEBNÍ PRVKY

V této kapitole je popsán princip funkce obvodu ADF 4350 a jeho vlastnosti. Řízení generátoru pomocí mikroprocesoru a komunikace mezi jednotlivými obvody, a také komunikace s počítačem pomocí převodníku USART na USB.

2.1 Široko pásmový syntezátor ADF 4350 s integrovaným VCO

ADF 4350 je nízkošumový širokopásmový syntezátor kmitočtu, který je uložen v pouzdře CSP (chip scale package). Pouzdro je čtvercového tvaru o velikosti 5 x 5 mm s 32 vývody. Tento obvod patří do skupiny s nízkým napájením. Rozsah napájecích napětí je od 3,0 V do 3,6 V a všechny napájecí piny by měly být připojeny ke stejnému potenciálu. Obvod je řízen pomocí třívodičového sériového rozhraní (SPI).



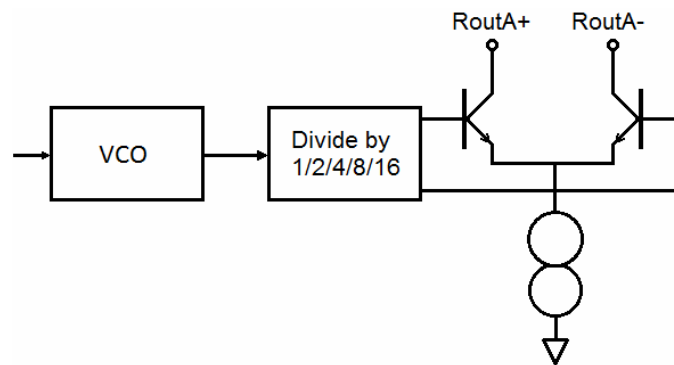
Obr. 2.1 Blokové schéma ADF 4350 (převzato z [1]).

2.1.1 Parametry syntezátoru

Syntezátor může generovat kmitočty jako celočíselný nebo zlomkový . Základní rozsah frekvencí je od 2200 MHz do 4400 MHz, který je možno zvětšit pomocí výstupní děličky (1/2/4/8/16) až na 137,5 MHz. Základní frekvenční rozsah je rozložen na tři nezávislé VCO. První oscilátor je možno přeladit v rozmezí od 2200 MHz až do 2800 MHz, druhý oscilátor od 2800 MHz do 3600 MHz a třetí od 3600 MHz do 4400 MHz. Pásmo rozladění se navzájem překrývají. Výběr daného oscilátoru je prováděn automaticky interní logikou podle nastavených hodnot v registru R0. Řídící napětí VCO

je od 0,5V do 2,5V a citlivost všech VCO je 33 MHz/V. Frekvenční rozsah referenčního kmitočtu je od 10 MHz do 105 Mhz. Maximální frekvence fázového detektoru je 32 MHz. Toto omezení je dáno obvody $\Sigma - \Delta$ v děličce N.

Velice důležitým parametrem je proud, který protéká nábojovou pumpou. Jeho rozsah je od 0,312 mA do hodnoty 5 mA. Obvod podporuje také nastavení polarity výstupního napětí nábojové pumpy. Pasivní DP používají pozitivní polaritu a aktivní DP používají negativní polaritu. Napěťové rozhodovací úrovně jsou pro logickou nulu (L) od 0 do 0,6 V. Úroveň pro logickou jedničku (H) musí být vyšší než 1,5 V. Proudový odběr ADF 4350 je od 70 do 80 mA a proud výstupní části je 21 až 24 mA. Tento proud se liší podle zvolené výstupní úrovně. Obvod obsahuje dva výstupy. Každý výstup má ještě komplementární výstup, tedy celkem čtyři výstupy. U každého výstupu je ještě možno řídit výstupní úroveň od -4 dBm do 5 dBm s krokem 3 dB. Blokové schéma výstupní části syntezátoru je na obr.2.2.

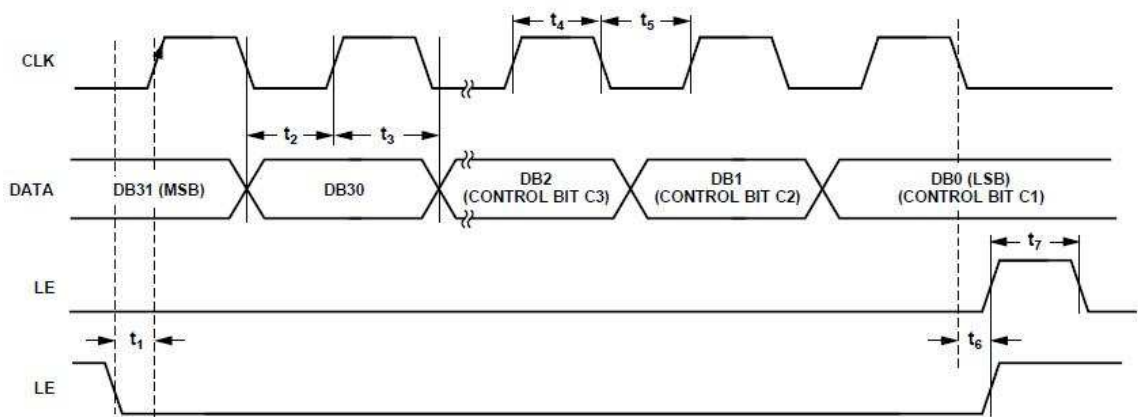


Obr. 2.2 Výstupní část ADF 4350.

Výstupní tranzistory jsou napájeny externě a to pomocí rezistoru o hodnotě 51 Ω a nebo pomocí tlumivky, jejíž hodnota odpovídá na dané frekvenci impedanci 50 Ω . Pro frekvenční rozsah od 2200 MHz je to hodnota okolo 3 nH a pro frekvence vyšší je tato hodnota okolo 2 nH. Je možné použít i transformátor z mikropáskových vedení.

2.1.2 Popis funkce syntezátoru

Pro funkčnost stačí připojit krystalový oscilátor referenčního kmitočtu ke vstupu REF_{IN}. Tento vstupní signál může být násoben dvěma (D) anebo dělen pomocí čítače R (od 1 do 1023). Dělená výstupní frekvence čítače R je použita jako vnitřní hodinový signál. Pomocí 8 bitové děličky je nastavena frekvence vnitřní logiky, která musí být menší než 125 kHz. Za čítačem R se nachází dělička dvěma (T), násobičku a děličku je možno přemostit. Další důležité piny jsou CLK, DATA, LE. Tyto vstupy slouží k nastavení šesti vnitřních registrů R0 až R5, které jsou 32 bitové. Zápisem do těchto registrů je řízen celý obvod. Zápis do vstupního registru syntezátoru se provádí po přechodu signálu na vodiči LE na nízkou úroveň a s každou nástupnou hranou hodinového signálu jsou data přečtena. Data jsou zapisována do registru od nejvyššího bitu (MSB). Tři nejnižší bity určují číslo registru, do kterého mají být data zapsána. Šířka impulzu hodinového signálu musí být větší než 25 ns (t_4 a t_5). Čas od povolení čtení dat do první nástupné hrany signálu musí být větší než 20 ns. Na následujícím obrázku je časování komunikace přenosu dat.



Obr. 2.3 Časování komunikace do ADF 4350 (převzato z [1]).

Nastavení frekvence fázového detektoru může být provedeno mnoho způsoby. Variabilita je dána násobičkou (D), dělicím čítačem (R) a děličkou dvěma (T). Všechny výhody jsou popsány v [1]. Pro zvolenou frekvenci fázového detektoru a daný mód je vypočtena hodnota čítače R a rozhodnuto o použití násobičky a děličky. Výpočet fázového detektoru f_{PFD} je proveden pomocí rovnice 2.1..

$$f_{PFD} = REF_{IN} * [(1 + D) / (R * (1 + T))], \quad (2.1.)$$

Fázový detektor

Porovnává f_{PFD} a výstup děličky N . Tento blok také minimalizuje fázový šum. Výstup detektoru je vstupem nábojové pumpy. K výstupu nábojové pumpy CP_{OUT} je připojen vstup filtru smyčky.

Po výpočtu frekvence fázového detektoru jsou vypočteny hodnoty děličky N , která se skládá z registrů INT , $FRAC$ a MOD . Registr INT je 16-ti bitový pro hodnoty 23 až 65535 je předdělička výstupního signálu 4/5, pro frekvence pod 3 GHz. Pro hodnoty 75 až 65,535 je předdělička 8/9 pro celé pásmo. Pro celočíselnou syntézu je nastavován jen registr INT . Pro zlomkovou syntézu je volbou hodnoty registru MOD nastaven minimální krok přeladění. Registr MOD je 12-ti bitový a tedy minimální krok může být nastaven 1/4095 z frekvence fázového detektoru. Registr $FRAC$ je také 12-ti bitový a velikost zapisované hodnoty je (0 až $MOD - 1$). Vstupní frekvenci děličky N je možné nastavit jako RF_{out} nebo RF_{out}/A , kde A je hodnota výstupní děličky, která může být nastavena na 1/2/4/8/16. Pomocí následující rovnice je vypočten výstupní kmitočet syntezátoru.

$$RF_{OUT} = f_{PFD} * (INT + (FRAC / MOD)), \quad (2.2.)$$

Obvod je nejdříve inicializován zápisem hodnot do všech registrů a to v pořadí od nejvyššího $R5$ po nejnižší $R0$. Po inicializaci je přeladění provedeno pouze zápisem hodnot do registru $R0$ nebo změna výkonu do registru $R4$. Generování nastavené hodnoty začíná volbou VCO a uplatněním PLL je kmitočet naladěn.

2.2 Řízení a komunikace

Hlavní řídicím prvkem byla zvolena ATmega32. Tento mikroprocesor obsahuje třívodičovou sériovou linku SPI, která je nutná pro řízení syntezátorů. Obsahuje sériové rozhraní USART, které je možno použít pro komunikace s PC. Disponuje také dostatečným paměťovým prostorem 32 kBytes paměti Flash, 1024 Bytes EEPROM a 2 kByte vnitřní SRAM. ATmega32 obsahuje čtyři osmibitové I/O porty A,B,C a D.

2.2.1 Komunikace MCU s PC

Komunikace mikroprocesoru s počítačem probíhá jako asynchronní přenos pomocí jednotky UART. Data jsou převedena pomocí převodníku FTDI FT232RL na USB. Rámec pro UART je složen ze START bitu, přechod z vysoké úrovně na nízkou. Poté následuje 7 nebo 8 datových bitů. Nejdříve je vysílán nejnižší datový bit. Pokud není použita parita je poslední jeden nebo dva STOP bity. ATmega32 poskytuje možnost vyvolat přerušení jak při plném přijímacím zásobníku tak i při prázdném vysílacím zásobníku. Na obr.2.4. je rámec pro sériovou komunikaci.

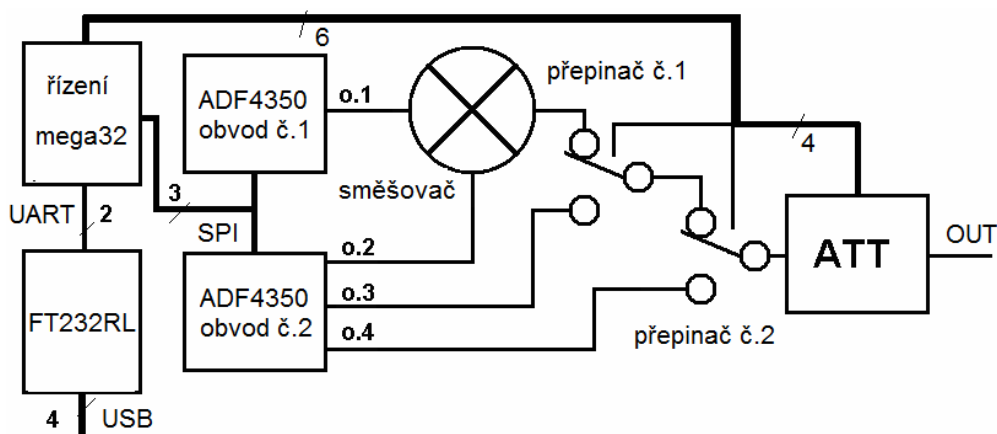


Obr. 2.4 Rámec sériové komunikace

3 NÁVRH GENERÁTORU

V této části bude představen celkový návrh generátoru. Budou zde také prezentovány vybrané součástky a vytvořené desky plošných spojů.

Hlavní myšlenkou je využití dvou syntezátorů. Výstupy těchto dvou obvodů jsou směřovány dolů a tím je možné vytvořit teoreticky frekvence od 0 Hz. Výstup směšovače bude upraven a přiveden na výstup, kde je výkonová úroveň řízena pomocí atenuátoru. Tímto způsobem budou generovány kmitočty od 100 kHz až do 2,2 GHz. Vyšší frekvence od 2,2GHz do 4,4 GHz budou na výstup přivedeny upravené výstupní signály VCO. Pomocí atenuátoru je možné řídit výstupní výkonovou úroveň signálu. Přímé cesty jsou spojeny pomocí přepínačů. Na obr.3.1 je zobrazeno blokové schéma generátoru.

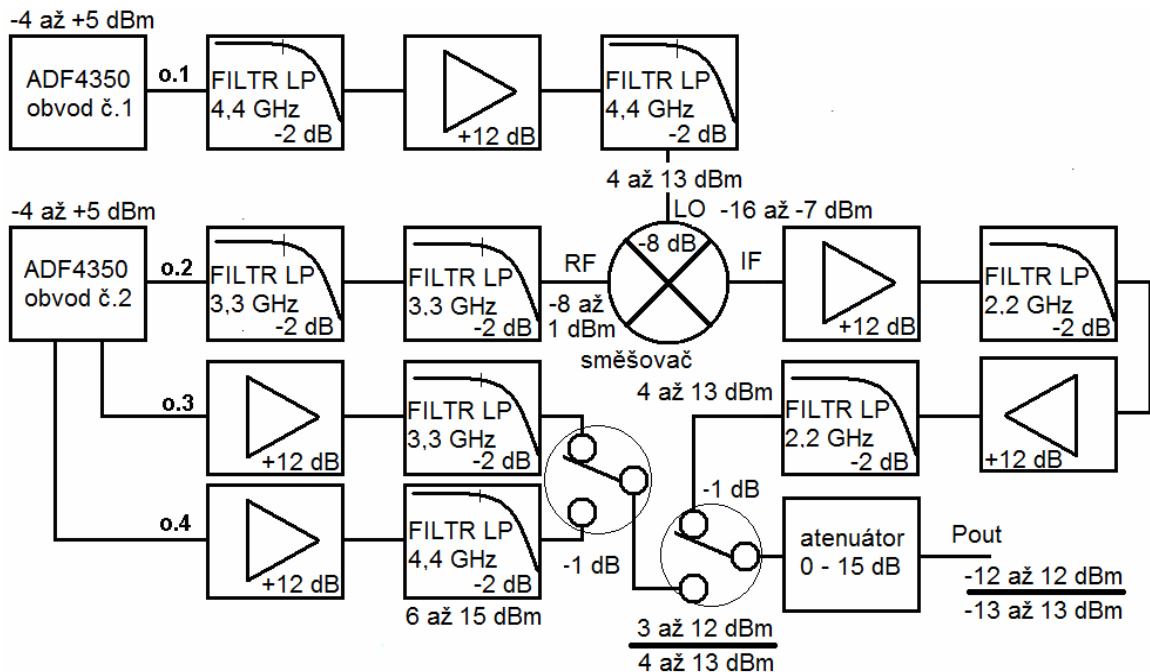


Obr. 3.1 Blokové schéma generátoru.

3.1 Návrh vysokofrekvenční části

Pro vytvoření širokopásmového generátoru bylo pro první část frekvenčního rozsahu využito směšování. Obvod ADF4350 č.1, bude laděn od 3,3 GHz do 4,4 GHz, a výstup bude omezen dolní propustí o mezním kmitočtu 4,4 GHz. Pro zvýšení potlačení byly použity dvě LP v kaskádním řazení. Tato část bude budit vstupní bránu směšovače LO (Local oscilátor). Obvod ADF4350 č.2, bude rozladován od 2,2 GHz do 3,3 GHz. Výstup tohoto obvodu bude omezen dolní propustí o mezním kmitočtu 3,3 GHz. Opět bylo použito kaskádní řazení dvou DP. Tento signál bude budit bránu směšovače RF (Radio frequency). Podle frekvenčních rozsahů jednotlivých vstupů byl vybrán směšovač **SIM-83LH+**. Tento obvod je dvojitě vyvážený diodový směšovač s rozsahem výstupních frekvencí IF (Intermediate Frequency) od 0 do 3 GHz. Vstupní brána LO musí být buzena o úrovni od 7 dBm do 13 dBm, vhodná úroveň je 10 dBm. Oba vstupy LO i RF mají rozsah vstupních frekvencí od 1,7 GHz do 8 GHz. Výkonová ztráta při směšování je typicky 6 dB. Aby bylo docíleno dostatečné úrovně ve větvi LO bylo nutné zařadit do této větve zesilovač. Pro celý generátor byl použit stejný zesilovač **GALI-21+**. Frekvenční rozsah zesilovače je od DC do 8 GHz a zisk tohoto zesilovače

je obvykle 12 dB. Druhý vstup směšovače RF není výkonově omezen, proto byly použity pouze dvě DP v kaskádě. Výstupní úroveň směšovače se řídí od vstupu RF. Pro výkonovou bilanci byla zvolena ztráta 8 dB. Výstupní úroveň po směšování je v rozsahu -16 dBm až -7 dBm. Pro sjednocení výkonových úrovní bylo potřeba výstup směšovače dostatečně zesílit a dostatečně vyfiltrovat. Použití dvou zesilovačů za sebou odpovídalo dostatečnému zesílení. Výstupní úroveň před atenuátorem je tedy 4 dBm až 13 dBm. Druhá část generovaných kmitočtů bude vytvořena z komplementárního výstupu A a výstupu B, který je zesílen a vyfiltrován. Přímá větev je složena ze dvou větví, aby byla potlačena druhá harmonická spodních kmitočtů VCO. Výstupní úroveň před atenuátorem je od 6 dBm do 15 dBm. Blokové schéma VF části s rozбором výkonových úrovní je zobrazeno na obr.3.2.



Obr. 3.2 Blokové schéma VF části a rozbor výkonových úrovní

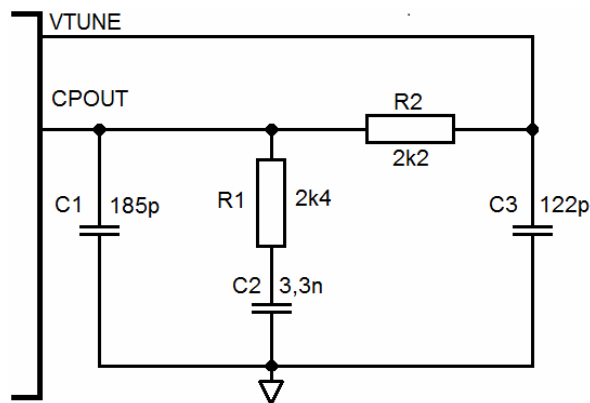
Spojení cest může být provedeno několika způsoby. Nejlepším způsobem je použití vysokofrekvenčního spínacího prvku. Pro spojení cest byl zvolen spínací prvek, vyráběný firmou HITTITE, **HMC270MS8G**. Tento spínač pracuje od DC do 8 GHz. Izolace spínaných kanálů je od 40 do 50 dB. Izolace mezi kanály je frekvenčně závislá. Ztráta průchodu spínačem je obvykle 1 dB. Poslední blok je atenuátor **HMC540lp3** od firmy HITTITE. Tímto obvodem je možné snížit výstupní úroveň od 0 dB až o 15 dB. Výstupní úroveň je tedy nastavitelná od -12 dBm do 12 dBm.

3.1.1 Volba součástek ADF 4350 a výstupní obvody syntezátoru

Syntezátor má analogové i digitální napájení. Analogové je vytvořeno pomocí tlumivky 10 μH a blokovacího kondenzátoru 10 nF. Referenční oscilátor je připojen ke vstupu REF_{IN} přes dva kondenzátory kapacity 10 nF a rezistor 51 Ω . Další součástky připojené k syntezátoru jsou páry kompenzačních kondenzátorů. Zvoleny byly hodnoty

kondenzátorů 100 nF a 10 pF. Tyto páry jsou připojeny k vstupům TEMP, výstup pro teplotní kompenzaci. V_{REF} , výstup napěťové reference a V_{COM} , který je výstupem vnitřní kompenzace. Velmi důležitý je rezistor připojený ke vstupu RSET, hodnota tohoto rezistoru byla zvolena 5,1 k Ω , jenž je typická hodnota z [1]. Nastavený proud je 5 mA.

Vstup filtru smyčky je připojen k pinu CPOUT a výstup filtru je připojen k pinu VTUNE. Tento pin je řídicí vstup VCO. Rozsah řídicího napětí je od 0,5 V do 2,5 V. Řád filtru smyčky byl zvolen třetí. Hodnoty součástek byly vypočteny pomocí programu ADIsimPLL 3.1. Schéma filtru smyčky s hodnotami je vidět na obr.3.3.



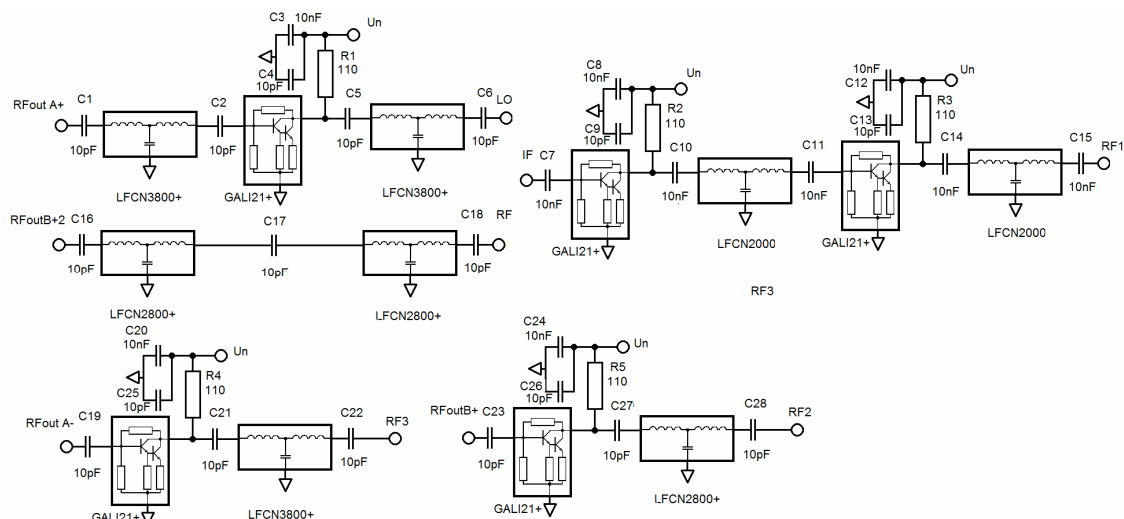
Obr. 3.3 Schéma filtru smyčky

Dolní propust třetího řádu má mezní frekvenci na 125 kHz pro $I_{CP} = 5$ mA. Aby byla mezní frekvence 107 kHz byl proud nastaven na 4,06 mA.

Výstupní výkon je také nastavitelný a to od -4 dBm do 5 dBm při 50 Ω zátěži. Výstupní piny jsou buzeny z napájení 3,3 V pomocí 51 Ω odporu. Blokování napájení je provedeno kondenzátory o kapacitách 10 nF a 10 pF. Pro stejnosměrné oddělení byl zvolen kondenzátor 10 pF.

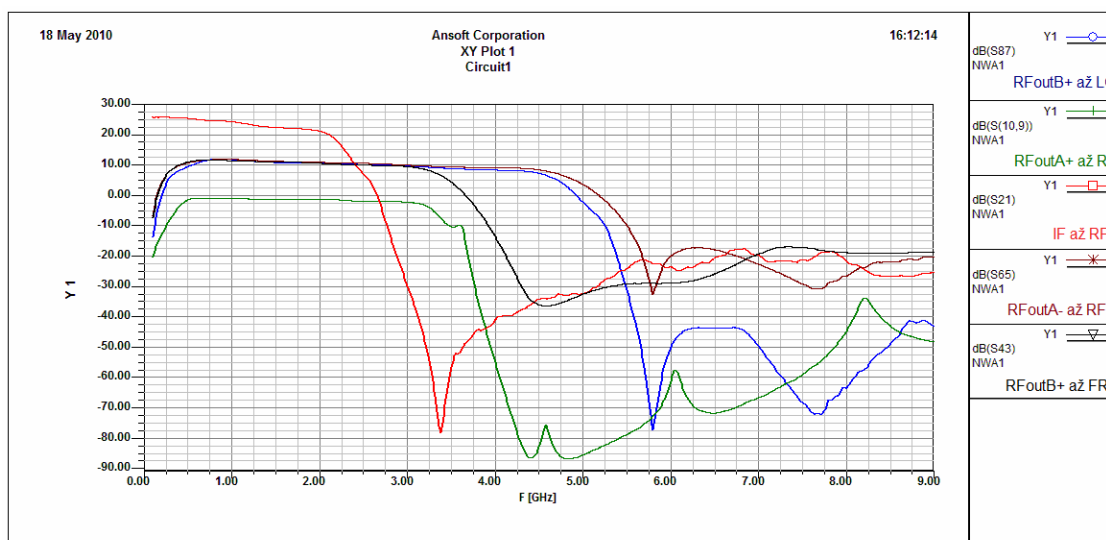
3.1.2 Filtry DP

Pro generátor byly vybrány filtry od společnosti MINI-CIRCUITS. V tomto generátoru byly použity tři různé mezní frekvence. První mezní frekvencí je 4,4 GHz, tak byl zvolen filtr LFCN - 3800+. Mezní frekvence tohoto filtru je 4,85 GHz. Šířka pásma pro útlum do 1,75 dB je 3,9 GHz. Druhý mezní kmitočet je 3,3 GHz, proto byl zvolen filtr LFCN - 2850+. Mezní frekvence tohoto filtru je 3,32 GHz. Poslední mezní frekvencí je 2,2 GHz. Byl zvolen filtr LFCN - 2000, který má mezní frekvenci 2,275 GHz. Šířka pásma pro potlačení do 1,5 dB je 2 GHz. Pouzdro filtrů je FV1206, toto pouzdro je typické pouzdro 1206, které má ve středu vyvedeny zemní kontakty. Zapojení jednotlivých větví je zobrazeno na obr.3.4. Frekvenční charakteristiky jednotlivých větví s nulovým vstupním výkonem jsou vidět na obr.3.5., modrou barvou je znázorněna budící větev LO, která má zesílení od 12 do 10 dB. Během návrhu byl umístěn do této větve π -článek, který může provést korekci výkonové úrovně. Zelenou barvou je znázorněna větev RF, která tlumí na kmitočtu 3 GHz 2 dB. Výstup směšovače je znázorněn červenou barvou. Zisk na mezním kmitočtu je 24 dB. Hnědou a černou



Obr. 3.4 Schéma pro simulaci v Ansoft designer.

jsou zobrazeny výstupy bez směšování. Filtr do 4,4 GHz je filtr s rejekcí, který má potlačení více jak 40 dB. Druhý filtr má plochou frekvenční charakteristiku se stejným potlačením. Hodnoty S parametrů byly staženy ze stránek mini-circuits ve formátu S2P. Simulace byla provedena pomocí programu ANSOFT designer.



Obr. 3.5 Frekvenční charakteristika větví generátoru po spínače.

3.1.3 Zesilovač

Pro celý generátor byl vybrán zesilovač GALI-21+. Tento obvod je InGAP HBT mikrovlnný zesilovač, který má pouzdro SOT-89. Zesilovač pracuje od DC hodnoty až do kmitočtu 8 GHz. Rozsah napájecího napětí je od 3 V do 4,1 V. Klidový proud zesilovačem je 40 mA. Šumové číslo zesilovače je 4 dB. Maximální vstupní výkon je 15 dBm. Zisk tohoto zesilovače je typicky 12 dB, ale zesílení je silně frekvenčně závislé. Kmitočty v okolí 100 MHz zesiluje 14,3 dB a kmitočty nad 4 GHz jen 11,5 dB.

Pro zvýšení tlumení bude spínáno napájecí napětí zesilovače v aktivních cestách. Tranzistor pro spínání napájecího napětí bude P-FET IRFD 9210. Tranzistor byl vybrán s obrácenou (P - FET) vodivostí, aby zesilovač měl kvalitní zem. Spínací úrovně jsou 0 V a 5 V. Pomocí simulací bylo zjištěno, že rozdíl mezi napájeným a nenapájeným zesilovačem je více jak o 10 dB. Zesilovač byl modelován pomocí dvou bipolárních tranzistorů, které byly doplněny rezistory a kondenzátory. Schéma zesilovače se spínacím tranzistorem je na obr.3.6.

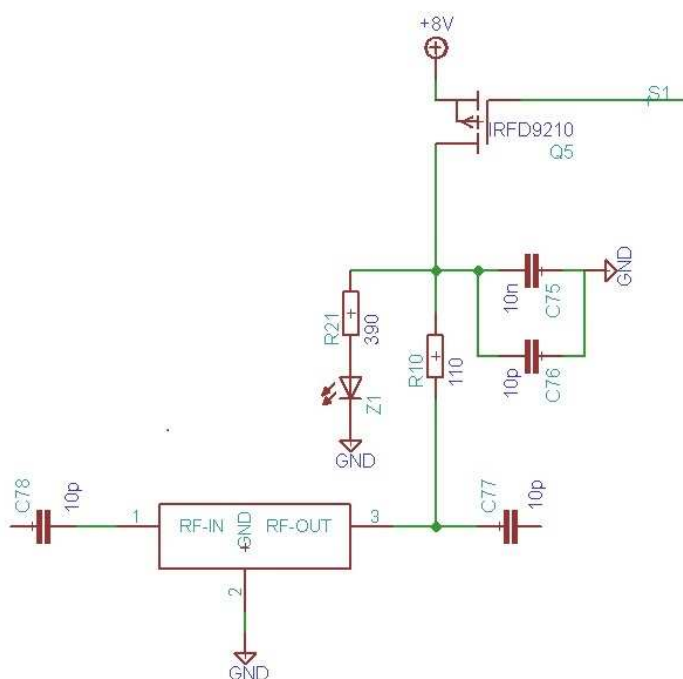
Výpočet hodnoty rezistoru pro nastavení klidového proudu zesilovačem je proveden pomocí rovnice 3.1. $U_{led} = 2,2 \text{ V}$, $U_{zes} = 3,5 \text{ V}$, $U_{nap} = 8 \text{ V}$, $I_{nap} = 40 \text{ mA}$, vnitřní odpor tranzistoru P-FET $R_{fet} = 3 \Omega$.

$$R_{10} = (U_{NAP} - U_{ZES} - I_{NAP} R_{fet}) / I_{NAP}, \quad (3.1)$$

$$R_{10} = (8 - 3,5 - 0,04 * 3) / 0,04 = 109,5 \Omega, \quad (3.2)$$

$$R_D = (8 - 2,2 - 0,015 * 3) / 0,015 = 383,6 \Omega, \quad (3.3)$$

Hodnota rezistoru pro nastavení proudu byla zvolena 110Ω a hodnota rezistoru pro LED byla zvolena 390Ω . Blokovací kondenzátory napájení jsou o hodnotách 10 nF a pro vyšší kmitočty 10 pF . Vazební kondenzátory jsou 10 pF .

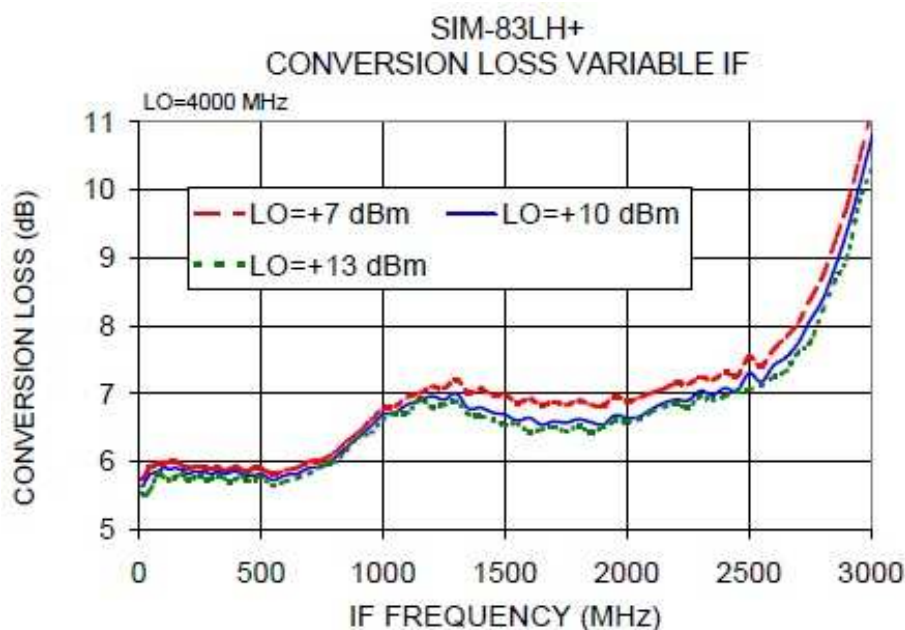


Obr. 3.6 Schéma zesilovače i se spínáním.

3.1.4 Směšovač

K vytvoření vyšších i nižších kmitočtů se používají směšovače. Rozděluje je do dvou základních typů a to na MULTIPLIKATIVNÍ (frekvenční násobičky) a ADITIVNÍ (frekvence je vytvořena součtem dvou frekvencí na nelineárním prvku). Podle počtů směšovacích prvků je ještě dělíme na jednoduché, dvojité, trojitě vyvážené.

Jako směřovací prvek byl vybrán aditivní směšovač v keramickém pouzdře SIM-83LH+, tento obvod směšuje dolů. Směšovač je dvojitě vyvážený s nízkou ztrátou při směšování. Typická hodnota ztráty je 6 dB. Frekvenční rozsah vstupů je od 1,7 GHz do 8 GHz. Vstup LO by měl být buzen úrovní 10 dBm. Zpětný přenos ze vstupů na výstup je pro LO – IF typicky 20 dB a pro RF – IF je 25 dB. Izolace vstupů je typicky 30 dB. Maximální výstupní výkon směšovače je 50 mW tedy 17 dBm. Na obr.3.7. je závislost ztráty při směšování na výstupní frekvenci. Rozsah výstupních frekvencí je dán ztrátou při směšování. Frekvenční rozsah IF je tedy od stejnosměrné hodnoty až do frekvence 3 GHz. Generátor bude používat kmitočty do 2,2 GHz. Ztráty pro tuto frekvenci jsou okolo 7 dB podle [3].



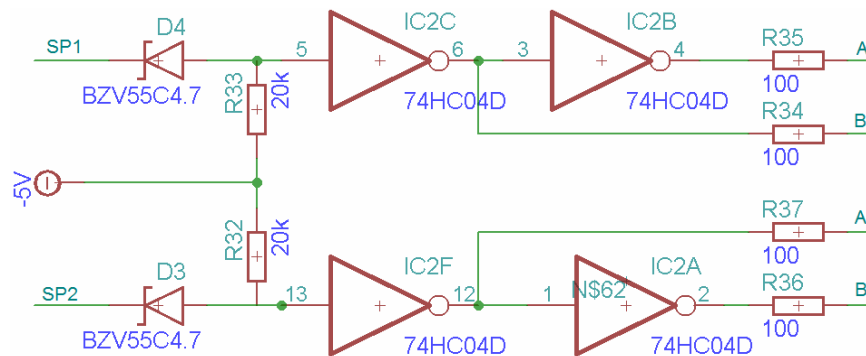
Obr. 3.7 Frekvenční charakteristika ztráty při směšování (převzato z [3]).

3.1.5 Spínací obvody

Pro přepínání větví na výstup byl vybrán přepínač HMC270MS8G. Tento přepínač vyrábí firma HITTITE. Použitý materiál je GaAs (Arsenit Galia) a pouzdro přepínače je MSOP, které je 8 pinové. Dva piny tohoto pouzdra jsou vstupní RF1 a RF2. Výstupní pin je označen jako RFC. Řízení toho spínače je pomocí dvou pinů, které jsou označeny A a B. Zbývající piny jsou spojeny se zemí.

Tento spínač má velmi dobré vlastnosti. Funkčnost je zaručena od SS do 8 GHz. Pro kmitočty do 4,4 GHz je útlum průchodem sepnutého vstupu 1 dB. Při použití spínání napájení zesilovačů je dosaženo většího tlumení. Rozdíl sepnutého a odpojeného stupně je 10 dB. Maximální vstupní výkon je 24 dBm. Obvod nemá napájení a jedinou nevýhodou je záporné řídicí napětí. Rozsah řídicího napětí je pro L od 0 V do -0,2 V a pro H od -5 V do -7,5 V. Pro řízení spínače bylo použito zapojení s z [4]. Spínání bude řízeno z portu mikroprocesoru nízkou úrovní 0 V a vysokou 5 V. Spínací obvod je složen z invertoru 74HC04, který má napájecí pin uzemněn a k zemi pinu je připojeno záporné napětí -5 V. Další součástí je Zenerova dioda o napětí 4,7 V. Rezistory 20 kΩ, který spojují napětí -5 V a jeden vstup invertoru. A dva 100 Ω rezistory v sérii s řídicími signály A a B. Schéma řízení je vidět na obr.3.8.

Ověření funkčnosti bylo provedeno simulací v programu PSpice.



Obr. 3.8 Schéma řízení spínačů.

Tento spínací obvod byl použit v obvodu dvakrát. Poprvé pro spojení dvou výstupů bez směšování a podruhé pro spojení směšované a nesměšované části. Před každým vstupem byl zvolen oddělovací kondenzátor o hodnotě 10 pF. Jen ve větvi po směšování byl zvolen 10 nF. Oddělovací kondenzátory za výstupy přepínačů byly zvoleny 10 nF.

3.1.6 Úprava výstupní úrovně – ATENUÁTOR

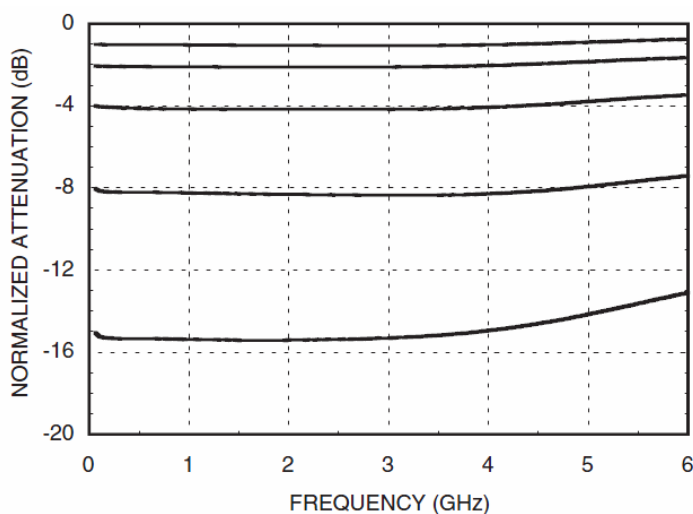
Pro úpravu výstupní úrovně byl zvolen obvod **HMC540lp3**, který vyrábí firma HITTITE. Je to digitálně řízený atenuátor, který má pozitivní polaritu napájecího i řídicího napětí. Pouzdro je čtvercového tvaru o velikosti 3 x 3 mm s 16 piny. Jeden pin je vstupní RF1 a jeden je výstupní RF2. Čtyři piny slouží k ovládaní V1,V2,V3,V4. Řízení je tedy 4 bitové. Atenuátor je vybaven čtveřicí kompenzačních pinů pro připojení kondenzátorů. Ostatní piny nejsou připojeny. Velice důležité je pořadně připájet spodní plošku, protože je to jediná zem atenuátoru.

Hlavní parametr tohoto atenuátoru je frekvenční rozsah, který je od SS do 5,5 GHz. Rozsah tlumení je 0 až 15 dB s krokem 1 dB a maximální chybou 0,2 dB. Maximální vstupní výkon je 27 dBm. Napájecí napětí atenuátoru V_{DD} je 5 V. Proud protékající tímto obvodem je typicky 3 mA. Řídicí napětí se nesmí lišit o více než 10 % od napájecího napětí. Úrovně pro řízení jsou 0 V až 0,8 V pro L a 2 V až 5 V pro H.

Řídicí napětí				Útlum mezi RF1 a RF2.
V1 8 dB	V2 4 dB	V3 2 dB	V4 1 dB	
H	H	H	H	Ref.level
H	H	H	L	1 dB
H	H	L	H	2 dB
H	L	H	H	4 dB
L	H	H	H	8 dB
L	L	L	L	15 dB

Tabulka 3.1 Tabulka pro řízení útlumu atenuátoru (převzato z [5]).

Odebíraný proud pro vysokou úroveň je 40 μ A. Atenuátor je řízen přímo z portu mikroprocesoru. Vložený útlum je maximálně 1 dB. Jeho hodnota se mění s frekvencí a s velikostí nastavené úrovně tlumení. Pomocí tohoto prvku můžeme měnit výstupní úroveň v širokém rozsahu. Podle hodnot výkonových úrovní vypočtených v rozboru je možné řídit výstupní výkon od -12 dBm do 12 dBm. Výstupní výkon je možno měnit o 24 dB po 1 dB. Po průchodu signálu atenuátorem dochází k fázovému posunu. Tento posun je frekvenčně závislý a velikost posuvu je dána také velikostí tlumení. Fázový posuv je malý pro tlumení do 4 dB, ale pro tlumení nad tuto mez je posun značný. Maximální hodnota fázového posuvu je 32 ° pro potlačení 15 dB a frekvenci 4,4 GHz. Hodnota útlumu je frekvenčně závislá. Tato frekvenční závislost je vidět na obr.3.9.



Obr. 3.9 Frekvenční charakteristika normalizovaného útlumu. (převzato z [5]).

Pro správnou funkčnost obvodu musí být kondenzátory připojené k pinum AGC co nejbližše pouzdra. Hodnoty těchto dvou kapacitorů jsou 330 pF, AGC1 až AGC3 jsou spojeny a AGC4 má samostatný kondenzátor. Další je blokovací kondenzátor napájení a dva oddělovací kondenzátory o velikosti 100 nF.

Oddělovací kondenzátory, které byly použity jsou 10 pF pro části GHz kmitočtu a pro nižší kmitočty byly použity 10 nF a 33 nF. Jako výstupní konektor byl použit konektor SMA do DPS. Jako zdroj referenčního kmitočtu byl vybrán krystalový oscilátor s frekvencí 32 MHz v pouzdře DIP-14. Tento oscilátor je společný pro oba syntezátory. Pro směřované pásmo je drift frekvence pro oba obvody stejný, tím je chyba generovaného kmitočtu menší. Celkové schéma generátoru je v příloze č.1.

3.2 Návrh řídicí části generátoru

Podle navrhnuté vysokofrekvenční části bylo zvoleno napájení celého generátoru bude externího stejnosměrného zdroje nebo pomocí trafo napáječe o napětí 12 V. Z těchto 12 V byly vytvořeny všechny úrovně napájení nutné pro funkčnost generátoru.

3.2.1 Napájení

Napětí 12 V je filtrováno pomocí kondenzátoru 470 $\mu\text{F}/25\text{ V}$. Toto napětí je přivedeno na vstupy obvodů 7808 a 7805 přes kondenzátor 100 nF. Výstupní napětí je opět filtrováno dvojicí kondenzátorů 1 μF a 100 nF. Pro případ nedostatečného blokování 5 V byl umístěn přídavný pad. Výstupní proud je omezen na 1 A. Z napětí 5 V je vytvořeno napětí 3,3 V pomocí stabilizátoru LM1117IMP-3.3V. Opět vstup a výstup jsou filtrovány 100 nF. Maximální proud je 0,8 A. Další napětí, které je vyrobeno z 5 V je -5 V, které je nutné pro ovládání přepínačů. Negativních 5V je vyrobeno pomocí nábojové pumpy ADM8829 od firmy Analog Devices. Tento obvod je uložen v pouzdře SOT 23-6. Toto pouzdro má šest nožiček, ale použito je pouze 5. Jsou to IN (na tento pin je přivedeno +5 V). OUT (zde je z tantalového kondenzátoru o kapacitě 1 μF odebíráno -5 V). Další piny jsou polarizované piny nábojové pumpy CP+ a CP-. K těmto pinům je připojen tantalový kondenzátor 1 μF . Poslední pin je GND.

3.2.2 Řízení

Jak již bylo zmíněno tak hlavní řídicí prvek generátoru je mikroprocesor ATMEGA32, ke kterému je připojena maticová klávesnice a dvouřádkový LCD displej. Dalšími komponentami jsou obvody pro komunikaci USB/USART a konektory pro propojení ovladačích a vysokofrekvenčních částí. Poslední část je konektor pro ISP (In System Programming) programování.

ATMEGA32 je mikroprocesor, který má instrukční sadu označovanou jako RISC (Reduced Instruction Set Computer). To znamená, že instrukční soubor je redukován. Některé funkce jsou zapojeny pevně a to činí procesor velmi rychlým. Podle zvoleného krystalu dostaneme dostatečný výpočetní výkon. Pro tento generátor byl zvolen krystal o frekvenci 16 MHz, který zaručuje maximální výpočetní výkon 16 MIPS. Použité pouzdro MCU má označení TQFP44. Toto pouzdro je čtvercové a má 44 pinů. Tento mikroprocesor byl doplněn o napájecí napětí 5 V. Pomocí rezistoru 4,7 k Ω je nastavena vysoká úroveň na pin RESET. Krystal byl připojen ke vstupním pinům XTAL, které jsou zablokovány kondenzátory 22 pF. Téměř všechny piny na všech čtyřech portech jsou obsazeny. Na port A byl umístěn LCD displej. Dva piny jsou připojeny k výstupu MUX1 pro obvod č.1 a MUX2 pro obvod č.2. Na portu B se nachází komunikační rozhraní SPI pro komunikaci se syntezátory. PINB.7 je hodinový výstup CLK, PINB.6 je MISO, PINB.5 je MOSI tedy datový výstup DATA. PINB.4 je SS signál pro výběr LE1 pro obvod č.1, který generuje kmitočty v přímých větvích. Na dalším pinu PINB.3 je LE0, který slouží jako lokální oscilátor pro směšovač. Zbývající piny na portu B jsou volné. K portu C je připojena maticová klávesnice. Spodní čtyři bity jsou řádky klávesnice a horní čtyři bity jsou řídicí bity pro ovládání obvodu 74HC139. Dva piny ovládají sloupce v maticové klávesnici a zbylé dva ovládají spínání napájení pro zesilovače. Použitím kodéru 1 ze 4 je sepnut vždy jen jeden zesilovač, protože jsou použity tranzistory s vodivostí P. Kromě spínání napájení je ještě připojen ke kodéru pin CE, který uspí oba syntezátory. Na dva nejvyšší piny portu D je připojeno ovládání přepínačů SP1 a SP2. Další čtyři bity ovládají atenuátor. Poslední dva piny patří rozhraní UART. K těmto signálovým pinům je připojen obvod FT232RL. Tento obvod je nutno doplnit kondenzátory 10 nF a 100 nF. Kontrola přenosu je prováděna pomocí led diod. Všechny signály a napájecí napětí pro VF desku jsou rozděleny do čtyř konektorů a to PSH02-10P, 7P, 4P a 2P. Dvoupinovým

konektorem je vedena země. Komunikace a napájení LCD je vedeno jedním konektorem MWL10. Komunikace s maticovou klávesnicí je pomocí jednoho konektoru MWL10. Na konektor PSH02-5P byly vyvedeny tři volné piny, napájení 5 V a GND. Poslední konektor na řídicí desce je 6 pinový pro ISP programování. Schéma zapojení řízení je v příloze číslo 2.

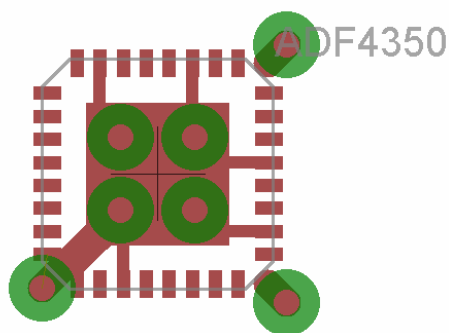
Schéma pro klávesnici a displej je velice jednoduché, konektory byly doplněny čtyřmi 20 k Ω odpory pro nastavení H úrovně na řádcích maticové klávesnice pro její snadnou a bezproblémovou funkčnost. A rezistory, které nastavují kontrast a napájení LCD.

3.3 DPS

3.3.1 Návrh VF desky

Jako substrát pro vysokofrekvenční desku plošného spoje byl vybrán ARLON 350. Tento materiál má velmi dobré vlastnosti a je i relativně levný. Hlavně ztráty jsou velice nízké. Hlavní vlastností tohoto materiálu je relativní permitivita $\epsilon_r = 3,5$, která je teplotně stálá. Tloušťka tohoto materiálu je $h = 0,8 \text{ mm}$, a ztrátový činitel je velmi nízký $\text{tg}\Delta = 0,0026$.

Pro všechny hlavní součástky byly nejdříve vytvořeny pady. Tyto pady byly navrženy podle rozměrů z datasheetů, ale byly upraveny velikosti padů pro lepší osazení a pájení. Pro syntezátory ADF 4350 byly prodlouženy pady pro lepší pájení. Hlavní změnou bylo vytvoření širokého zemnicího kontaktu v rohu čipu, aby byla ulehčena orientace. Pod tímto obvodem je zemnicí a zároveň chladicí ploška. K tomuto centrálnímu padu jsou připojeny všechny země. Na tento pad byly umístěny symetricky čtyři prokovy, aby byla země co nejkvalitnější. U obvodu ADF4350 bylo zjištěno, že na zkosených hranách jsou zemnicí plošky, které nejsou uvedeny v [1].

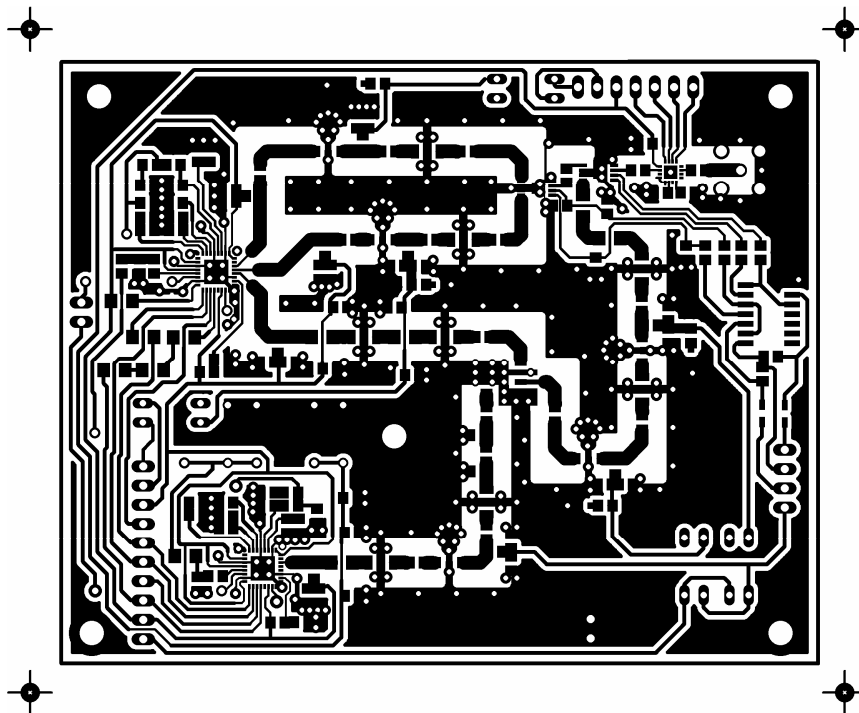


Obr. 3.10 Šestkrát zvětšený pad pro ADF4350. Rozměry pouzdra jsou 5 x 5 mm.

Pad směšovače byl upraven tak, že byly země spojeny do jedné kvalitní země a velmi často prokoveny. Spojením zemí bylo ztíženo pájení, ale byla zlepšena země směšovače. Pro zesilovač nebylo třeba měnit pady. Ale pro atenuátor byla potřeba opět protáhnout plošky směrem ven od součástky. Pro přepínač byly zemnicí pady propojeny v jeden pro kvalitní zem a co nejbližšímu prokovení na druhou stranu. Poslední pad byl upraven pro filtry LFCN. Tyto filtry jsou v pouzdře PV1206, jenž je typické pouzdro

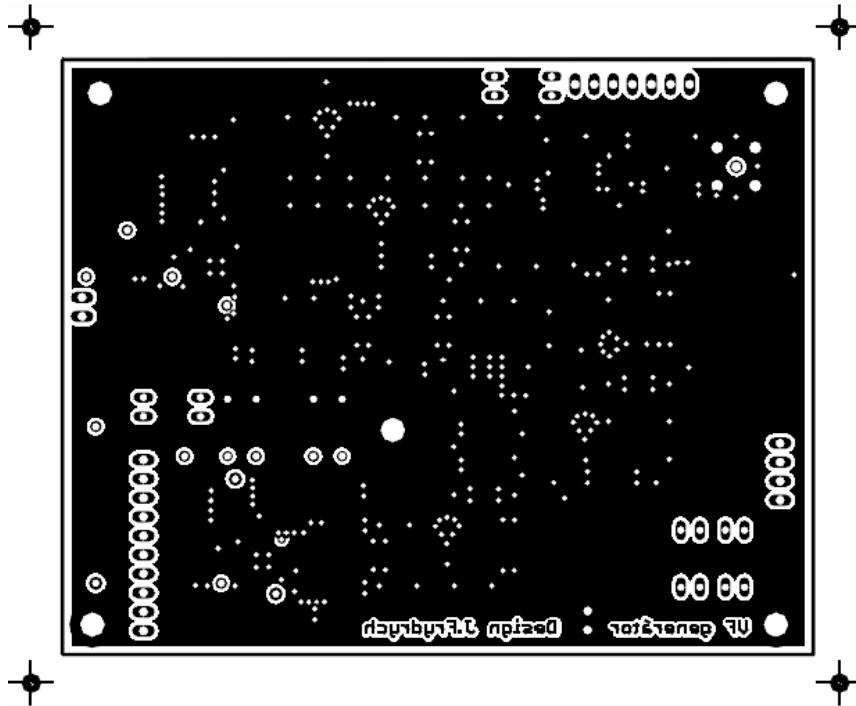
1206 (rozměr 3,048 x 1,524) se zemnicími plochami. Zemnicí plošky jsou umístěny ve středu pouzdra po obou stranách. Střední pad je široký 0,4 mm a je opatřen dvěma zemnicími otvory na každé straně.

Všechny použité součástky mají vstupní a výstupní impedanci 50Ω . Vysokofrekvenční signál je veden po desce pomocí nesymetrického mikropáskového vedení, které má impedanci 50Ω . Šířka nesymetrického mikropáskového vedení byla vypočtena na 1,78 mm, pomocí programu Ansoft designer. Ověření manuálního výpočtu bylo provedeno pomocí Wheelerovy aproximace. Vypočtena šířka pásku je 1,8 mm. Pro funkčnost musí být vysokofrekvenční spoje co nejkratší a musí být velmi kvalitně zemněny a hlavně co nejbližší k součástce. Základní velikost pasivní součástky byla zvolena 0805, ale pro protažení pod součástkami byla zvolena velikost 1206. Šířka součástek odpovídá šířce nesymetrického mikropásku. Při návrhu desky byly nejdříve vytvořeny nesymetrické mikropáskové vedení. Po rozložení mikropáskového vedení byly součástky doplněny napájením, blokováním a signály pro řízení. Vzdálenost zemnicí plochy od okraje mikropáskového vedení je větší než šířka pásku vedení, tedy 1,8 mm. Pro maximální generovanou frekvenci 4,4 GHz je vlnová délka 5,15 cm a tedy čtvrtina vlnové délky je 1,14 cm. Z této hodnoty byla zvolena minimální vzdálenost mezi prokvy na okraji mikropáskového vedení. Hodnoty součástek filtru smyčky byly vypočteny pomocí programu ADIsimPll. Kvůli nedokonalosti výroby prokovů a zajištění dostatečného zemnění byla vzdálenost zvolena 5 mm. Všechna napájení a řídicí signály, které byly protaženy pod kondenzátory 1206, byly uzemněny po obou stranách mikropásku, aby nedocházelo k přenosu VF energie do napájení. Pro propojení řídicího a datového signálu pro syntezátory byly využity nulové odpory 1206. Pro kvalitní propojení zemí v celém generátoru byly montážní otvory připojeny k zemi a použitím nerezové krabičky byly země všech desek propojeny do jedné. Na této desce je i 5 drátových propojek, všechny jsou umístěny na nižších frekvencích. Šířky vodivých spojů jsou od 0,26 mm u pouzder syntezátorů CSP a 0,5 mm pro ostatní spoje.

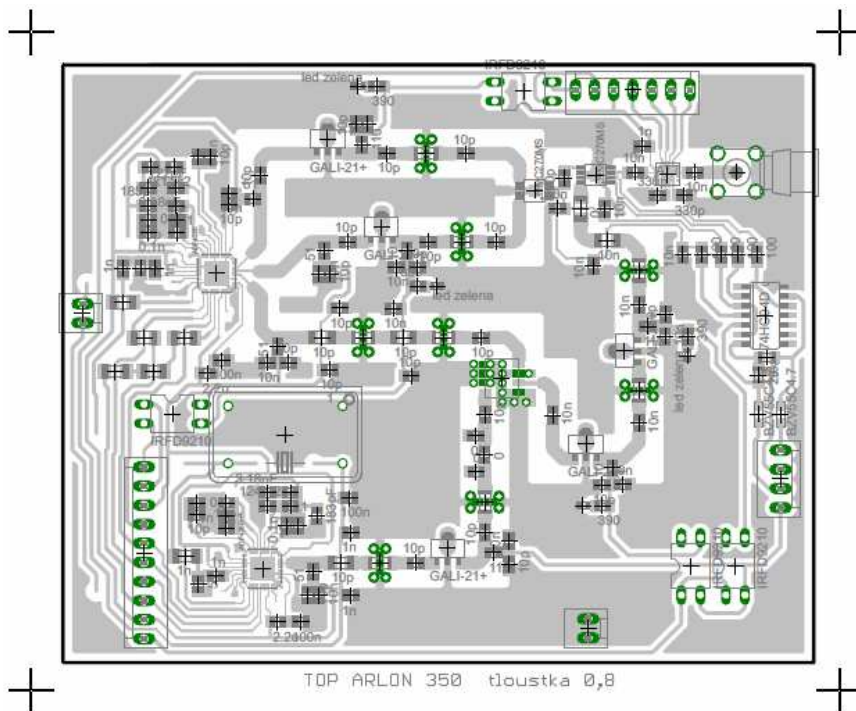


Obr. 3.11 VF deska strana TOP.

Díry pro prokovy jsou o průměru 0,6 mm a venkovní okruží je 1,5 mm. Otvory pro uchycení byly zvoleny 3,1 mm, aby po prokovení bylo možno prostrčit šroub M3. VF deska strana TOP je vidět na obr.3.10. Velikost desky je 100 x 80 mm. Rozměry obrázku jsou v poměru 1:1.



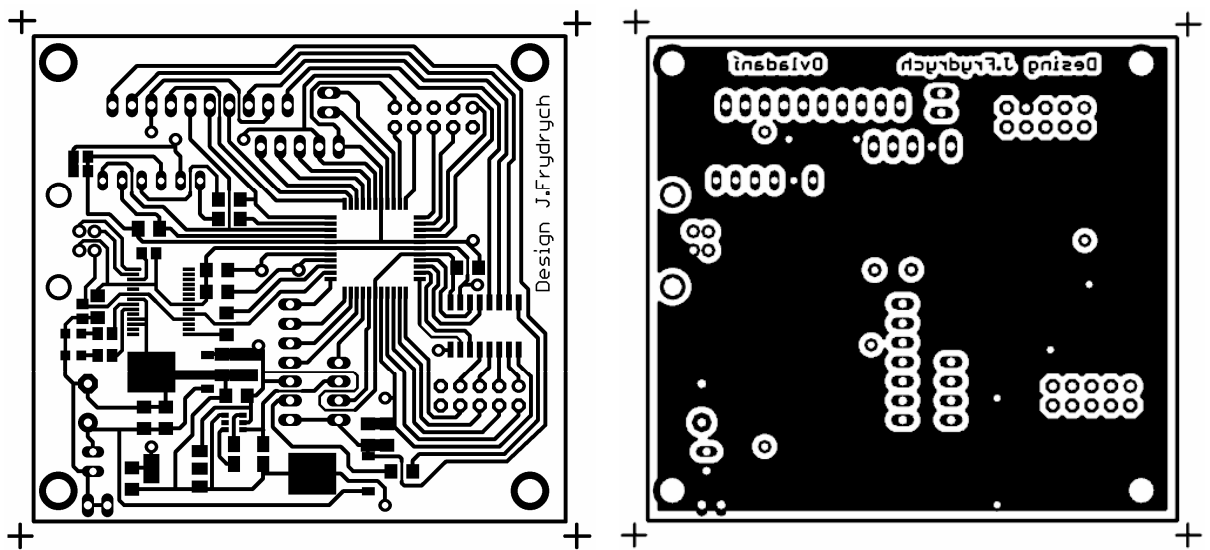
Obr. 3.12 VF deska strana BOTTOM.



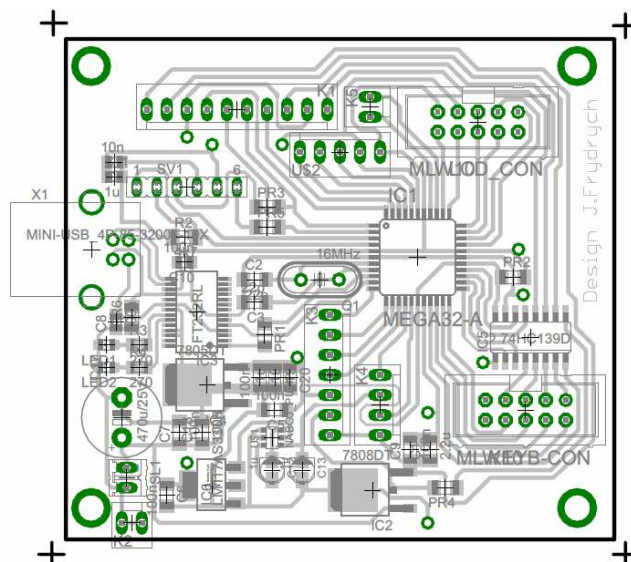
Obr. 3.13 Osazovací výkres generátoru.

3.3.2 Návrh řídicí desky

Deska řízení má rozměry 70 x 63 mm a je oboustranná. Spodní část je zemnicí plocha a vrchní část je strana spojů. Na této desce byly použity šířky spojů 0,5 mm pro napájení a signálové cesty v okolí MCU, ale pro obvod FTDI byly použity spoje šířky 0,3 mm. Bylo zde využito protahování cest mezi piny konektoru a pod mikroprocesorem. Všechny země jsou spojeny, ale napájecí napětí pro FT232RL je bráno z linky USB. Na této desce se nacházejí pokovovací zemnicí svorky. Materiál pro řídicí desku je FR4 o tloušťce 1,5 mm. Rozměry obrázku jsou 1:1.



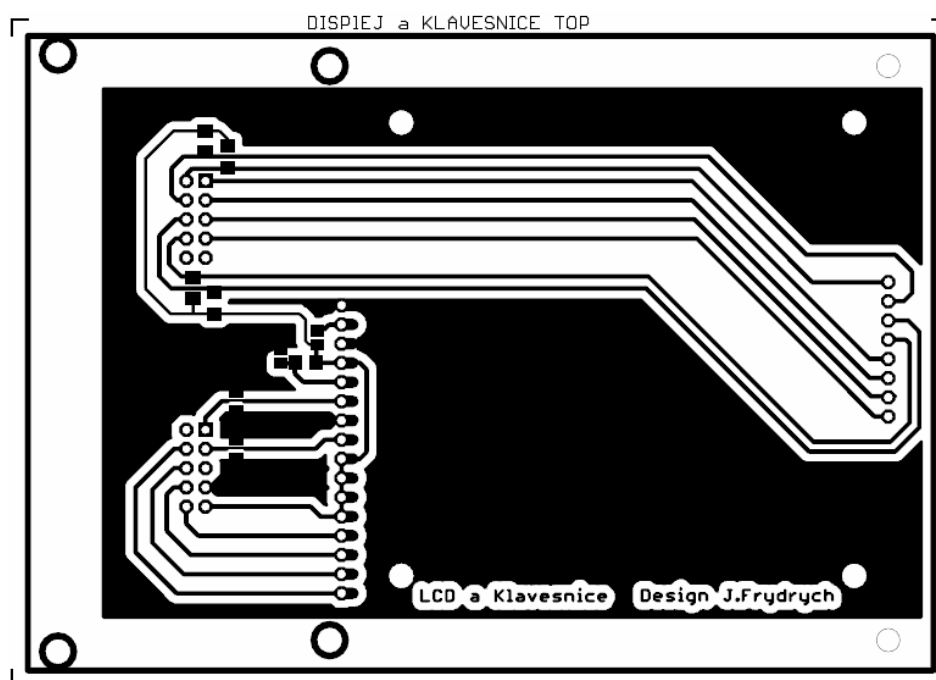
Obr. 3.14 Řídicí deska strana TOP a strana BOTTOM.



Obr. 3.15 Osazovací výkres řídicí desky

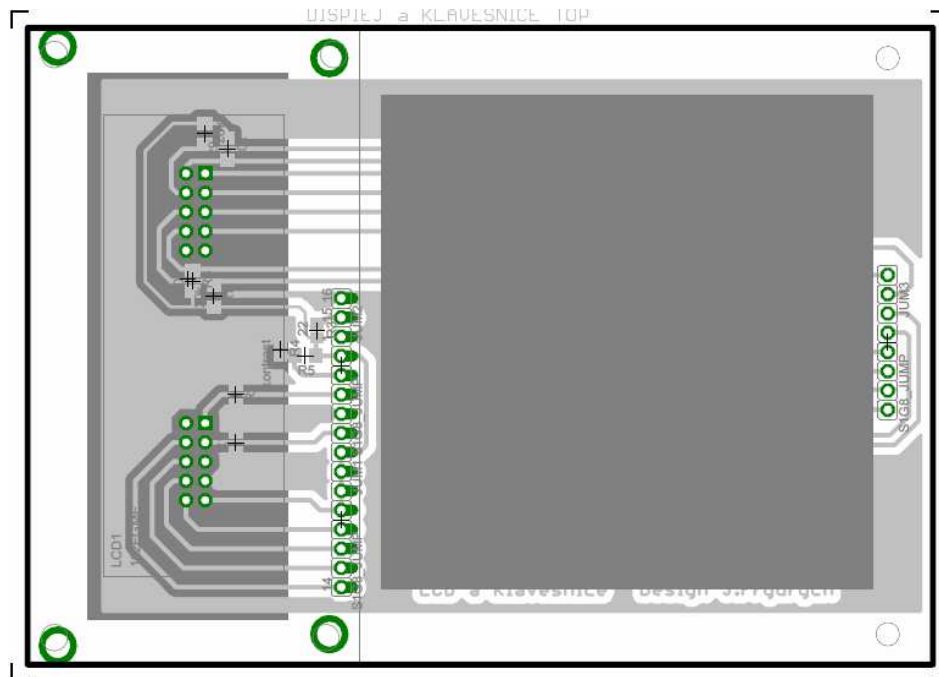
3.3.3 Návrh desky pro displej a klávesnici

Poslední deskou plošného spoje je deska, na kterou je upevněn LCD displej a maticová klávesnice 4 x 4. Deska je jednostranná a materiál je FR4 o tloušťce 1,5 mm. Schéma tohoto zapojení naleznete v příloze 3. Na této desce jsou pouze dva konektory MWL10. Jeden pro klávesnici a druhý pro displej. Čtyři rezistory 20 k Ω pro nastavení vysoké úrovně na řádcích maticové klávesnice rezistory pro nastavení kontrastu (R4 a R5) a napětí pro LCD (rezistor R3 = 22 Ω). Rezistory R1 a R2 jsou nulové a slouží k propojení zemí. Jumprové propojky jsou pro propojení desky s deskou LCD a desky s deskou klávesnice. Celá horní plocha této desky je obklopena zemnicí plochou, jelikož bylo rozhodnuto, že deska bude umístěna nad VF deskou. Nepoužité datové piny displeje jsou připojeny na vysokou úroveň napětí. Konstrukce daného uložení je velmi pevná. Na následujícím obrázku je vidět strana TOP této desky. Velikost desky je 120 x 84 mm a je zobrazena v poměru 1:1. V osazovacím výkresu jsou šedé obdélníky zobrazující rozměry LCD a klávesnice.



Obr. 3.16 Deska LCD a klávesnice strana TOP.

Deska byla navržena tak, že deska s LCD displejem je upevněna ve čtyřech bodech na distančních sloupcích délky 5 mm s oboustranným vnitřním závitem. Klávesnice je upevněna také ve čtyřech místech na distančních sloupcích 8 mm s vnitřním a vnějším závitem. Tyto rozdílné výšky sloupků vyrovnaly výškové rozdíly.



Obr. 3.17 Osazovací výkres desky LCD a klávesnice.

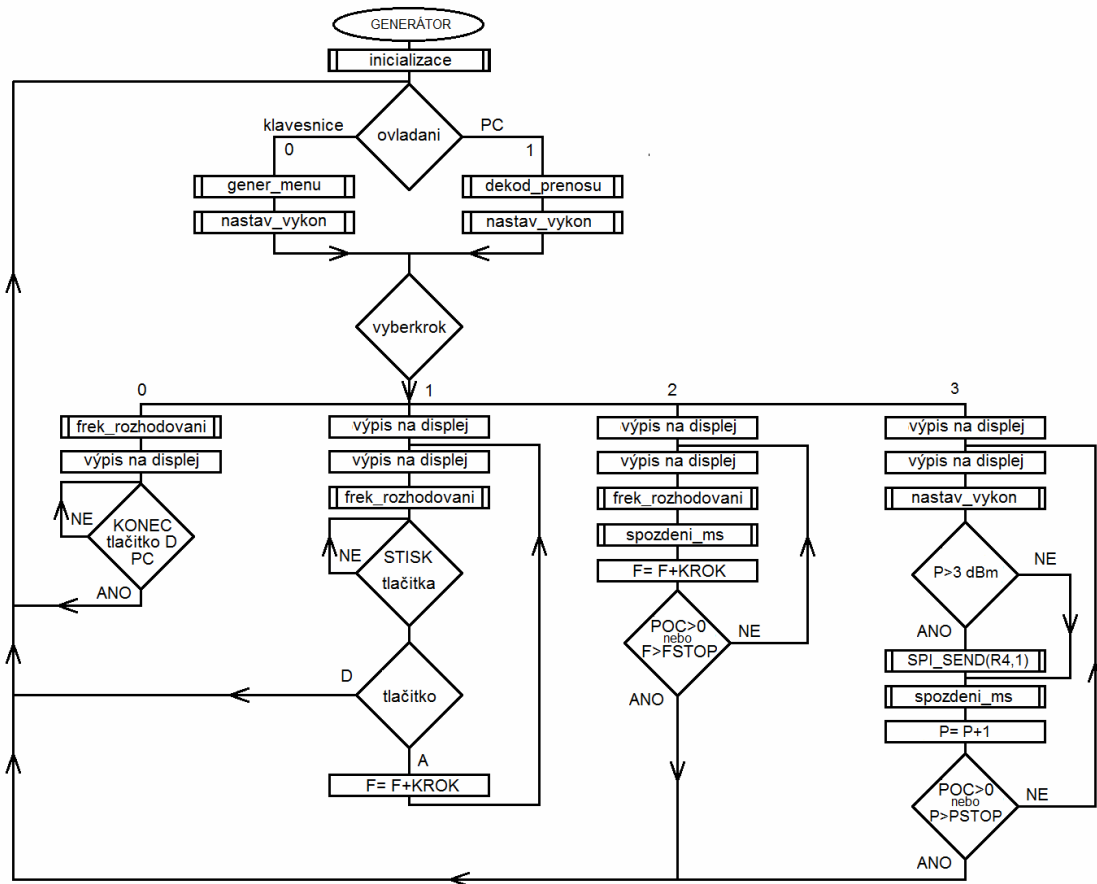
4 FIRMWARE

Program pro ovládání generátoru začíná, jak je vidět, na vývojovém diagramu programu, inicializací všech periférií. Inicializace je nastavení daných portů, typů komunikací a nastavení registrů, které není nutno měnit v běhu programu.

4.1 Inicializace

V generátoru je inicializace provedena pomocí těchto funkcí:

1. `lcd_init ()` - Při inicializaci LCD displeje je nastaven PORT, ke kterému je displej připojen. Dále je nastavena čtyřbitová komunikace, funkce displeje, směr pohybu kursoru a nastavení displeje a kursoru. Na konec inicializace je displej smazán.



Obr. 4.1 Vývojový diagram celého generátoru.

2. `SPI_INIT ()` - Další periférie je jednotka sériového přenosu (SPI). Zde je nastaven port, na kterém se nachází SPI. Nastavují se i úrovně pinů CLK, LE0, LE1 podle potřeby. V řídicím registru SPCR jsou nastaveny bity pro

povolení SPI a nastavení prvního vysílaného bitu. Tento bit je nastaven, aby byl vysílán nejdříve MSB. Dalším velmi důležitým bitem je bit nastavující polaritu. To jsou data jsou platná s náběžnou hranou hodinového signálu. Ostatní bity nastavují MCU jako MASTER a také přenosovou rychlost. Přenosová rychlost je dána rychlostí CLK. Bylo provedeno testování přenosové rychlosti a přenos fungoval i pro frekvenci 1 MHz. Frekvence CLK byla nastavena pro zajištění funkčnosti na 250 kHz.

3. SPIN_ATTEN_INIT () , KEY_INIT () – Tyto funkce nastavují porty jako vstupní a výstupní a také počáteční stavy na těchto portech.
4. USATR_INIT () – Inicializace asynchronního přenosu, nastavení řídicích registrů a také přenosové rychlosti v 16-ti bitovém registru UBBR. Nastavení je nutno provést jako dvě osmi bitové operace.
5. VYSILANI (A) - Poslední část inicializace je již spojena z více funkcí. Je to inicializace syntezátorů. Kde A nabývá hodnoty 0 nebo 1 pro výběr obvodu. Inicializace je provedena pro oba obvody. Do této inicializace patří tvorba 32 bitových vysílacích registrů a jejich vysílání od nejvyššího registru. Postup je popsán v [1] na str. 23.

4.2 Hlavní funkce generátoru

Po inicializaci se do program nachází ve výchozím bodě. Zde je vypsáno na LCD displej “ GENERÁTOR FREKVENCE STISKEM D - MENU ”. Po stisku tlačítka D následuje vstup do menu, kde je možno nastavit frekvenci, výkon a krokování (viz dále OVLADÁNÍ GENERÁTORU). Menu je ovládáno pomocí klávesnicí a uživatel je vždy vyzván k nastavení daného parametru a je mu nabídnut rozsah hodnot. Zadání hodnot je přesto ošetřeno nastavením hodnot v daných mezích. Po ukončení nastavení a ukončení menu je z hodnoty výstupního výkonu POUT nastavena hodnota výstupního výkonu syntezátoru a také nastaveny řídicí piny atenuátoru. Pokud výkon není nastaven, je standardně nastaven na 0 dBm. Výstupní výkon od -12 až do 12 dBm je uložen jako šestibitové číslo, kde horní dva bity označují výkon syntezátoru a čtyři zbylé jsou pro řízení atenuátoru. Zde je celý zdrojový kód této funkce.

```
void NASTAV_VYKON(void)
{
short HODNOTA=0;
unsigned short ATTENUATOR=0;
// dva nejvyšší bity výkon v VCO,další 4 bity Atenuátor
char TABULKA[26]=
{
//-12////////-11////////-10////////- 9////////- 8////////- 7////////- 6////////- 5//////
0b000000,0b001000,0b000100,0b001100,0b000010,0b001010,0b000110,0b001110,
//- 4////////- 3////////- 2////////- 1////////- 0//////// 1//////// 2//////// 3//////
0b000001,0b001001,0b000101,0b001101,0b000011,0b001011,0b000111,0b001111,
// 4//////// 5//////// 6//////// 7//////// 8//////// 9//////// 10//////// 11//////
0b111101,0b110001,0b111001,0b110101,0b111101,0b110011,0b111011,0b110111,
// 12////
0b111111
};
HODNOTA=TABULKA[POUT+12]; // max 12 dBm, min -12 dBm
AUXOUTPOWER=(HODNOTA>>4); //výkon doplnkového výstupu VCO
```

```

OUTPOWER   =(HODNOTA>>4);           //výkon hlavního výstupu VCO
ATTENUATOR =(HODNOTA & 0x0f);       //odstranění výkonu VCO
PORTD      =(ATTENUATOR<<2);       //posuv na piny 2,3,4,5
}

```

Zdrojový kód 4.1 Funkce nastavení výkonu.

Podle nastavení v menu je nastaven příznak VYBERKROK a to na hodnoty od 0, 1, 2 nebo 3 při nastavení z PC je možno nastavit příznak na 0, 2 a 3. Pro hodnotu 0 je generován pouze kmitočet o nastaveném výkonu. Pro 1 jde o ruční krokování kmitočtu na stisk tlačítka A, pro 2 se jedná o automatické krokování s přesným intervalem mezi kmitočty. Rozsah intervalu je od 500 až do 4000 ms. Tento interval je vytvořen pomocí čítače časovače a nastavené předděličky z kmitočtu krystalu.

Pro hodnotu 0 program vstupuje do funkce FREK_ROZHODOVANI, která má jediný vstupní parametr a to generovanou frekvenci. Tato funkce je nejdůležitější v celém programu.

```

void FREK_ROZHODOVANI(long int F)
{
long int HODNOTA=0;
if(F>=RFSMES)
{
VYPOCET_REG(F);           // vypočet hodnot int frac a mod
if(F>RFSTRE)
{
AUXOUTENABLE=0; // nastaveni daného výstupu VCO
RFOUTENABLE=1;  // nastaveni daného výstupu VCO
//sepnuti napájení daného zesilovače S4
PORTC|= (1 << 6);
PORTD|= (1 << 7);
// nastaveni přepínače SP1
PORTD&= ~(1 << 6);
TVORBA_REGR0(); // zápis to registru R0
TVORBA_REGR4(); // zápis to registru R4
SPI_SEND(R0,1); // zápis R0 do VCO
SPI_SEND(R4,1); // zápis R4 do VCO
}
else
{
AUXOUTENABLE=1; // nastaveni daného výstupu VCO
RFOUTENABLE=1;  // nastaveni daného výstupu VCO
// sepnuti napájení daného zesilovače S3 sepnout
PORTC|=(1<<7)|(1<<6);
// nastaveni přepínače SP1
PORTD&= ~(1 << 7)&~(1 << 6);
TVORBA_REGR0(); // zápis to registru R0
TVORBA_REGR4(); // zápis to registru R4
SPI_SEND(R0,1); // zápis R0 do VCO
SPI_SEND(R4,1); // zápis R4 do VCO
}
}
else
{
// sepnuti napájení daného zesilovače S1,S2
PORTC&= ~(1 << 7)&~(1 << 6);
HODNOTA=SMES_HOD(); // výpočet směřovaných frekvenci
VYPOCET_REG(HODNOTA); // výpočet registru pro F horní
TVORBA_REGR0(); // vytvoření 32 bitového registru
}
}

```

```

SPI_SEND(R0,0); // zápis R0 do VCO 1
HODNOTA=HODNOTA-F; // vypočet F dolní
VYPOCET_REG(HODNOTA); // vypočet registru pro F horní
AUXOUTENABLE=0; // nastavení daného výstupu VCO
RFOUTENABLE=1; // nastavení daného výstupu VCO
NASTAV_VYKON(); // nastavení výkonu
TVORBA_REGR0(); // zápis to registru R0
TVORBA_REGR4(); // zápis to registru R4
// nastavení přepínače SP2
PORTD|= (1 << 6);
PORTD&= ~(1 << 7);
SPI_SEND(R0,1); // zápis R0 do VCO
SPI_SEND(R4,1); // zápis R4 do VCO
}
}

```

Zdrojový kód 4.2 Funkce pro rozhodování.

Uvnitř této funkce je rozhodnuto zda bude frekvence směřována nebo bude z přímých větví. Jsou zde nastaveny přepínače cest a sepnuto napájení daného zesilovače. Jsou zde také integrovány funkce pro výpočet čítačů, které slouží k nastavení frekvence v syntezátorech. A také funkce pro správné vytvoření pořadí v 32 bitových registrech. V této funkci jsou použity jen dvě funkce TVORBA_REGR0, které vytváří registr R0. Podle tohoto čítače je nastavena frekvence v syntezátorech. Druhou funkcí je TVORBA_REGR4. Podle R4 je řízena výstupní část syntezátoru, jako je volba výstupů a nastavení výstupních úrovní daných výstupů. Také je zde funkce pro aktualizaci hodnot registrů v syntezátorech. Funkce vysílá čtyřikrát osmici bitů a to od nejvyššího bitu.

Důležitou funkcí je VYPOCET_REG s parametrem RFout, která slouží pro výpočet čítačů INT a FRAC. Výpočet je proveden pomocí rovnic 2.1 a 2.2. Referenční hodnoty pro výpočet jsou $R_{FIN} = 32$ MHz, násobička není použita $D = 0$, čítač $R = 2$ pro dělení kmitočtu, a dělička kmitočtu dvěma je povolena $T = 1$. Pro takovéto nastavení je frekvence fázového detektoru podle rovnice 2.1 rovna 8 MHz. Minimální krok byl zvolen na 3,33 kHz. Z této hodnoty vyplývá hodnota registru MOD. MOD je nastaven na hodnotu 2400. Pro frekvenci VCO 3456800 kHz jsou hodnoty $INT = 432$ a $FRAC = 240$. Zdrojový kód pro výpočet registru.

```

void VYPOCET_REG(float RF)
{
unsigned short RFdivider=1;
float REFIN =32000000;
float FPPD =0;
float NASOBIC=0;
FPPD=(REFIN*((1+D))/(R*(1+T))); //výpočet Fpfd
NASOBIC=(1000*RF*RFdivider)/(FPPD); //výpočet hodnoty N děličky
INT=NASOBIC; //zápis celočíselné hodnoty
NASOBIC-=INT; //odečet INT,zůstane des.část
FRAC=NASOBIC*MOD; //násobení MOD získá FRAC
NASOBIC=FRAC; //kontrola výpočtu zpětně
NASOBIC=NASOBIC/MOD; //vypočet desetinné části
NASOBIC+=INT; //vypočet hodnoty N děličky
NASOBIC=NASOBIC*FPPD/1000;
if (RF>NASOBIC) //a úprava zaokrouhlení
{
FRAC++;
NASOBIC=FRAC;
}
}

```

```

        NASOBIC=NASOBIC/MOD;
        NASOBIC+=INT;
        NASOBIC=NASOBIC*FPFD/1000;
    }
}

```

Zdrojový kód 4.3 Funkce Vypočet registru pro generování frekvence.

Pro takovéto nastavení je za čítačem R frekvence rovna 16 MHz. Z této frekvence nastavením děličky BANDSELECTCL = 200 je nastavena frekvence logiky na 80 kHz. Hodnota této děličky byly nastavena pevně.

Velmi zajímavou funkcí jen SMES_HOD. Tato funkce slouží pro výpočet směřovaných frekvencí. Vstupní frekvence RFOUT je globální proměnná, která je menší než 2,2 GHz. Výstupní hodnota této funkce je horní frekvence pro směřování. Pro výpočet byly nejdříve určeny konstanty. Tyto konstanty jsou $A = F_d/F_s = 2200/3100 = 0,7$ a $B = F_h/F_s = 4400/3100 = 1,4$. F_h je maximální frekvence syntezátoru, F_d je nejnižší frekvence syntezátoru a F_s je frekvence, při které se neuplatňuje útlum filtru ve větvi RF. Pomocí vypočtených konstant a při použití metody poloviční výchylky jsou vypočteny směřované frekvence. Výpočet končí pokud je rozdíl mezi kmitočty menší než 430. Tato hodnota byla zvolena tak, aby byla nejvyšší směřovaná frekvence 2199900 kHz. Pro frekvence nižší než 400 MHz je frekvence LO zvolena pevně na 2,9 GHz. Frekvence RF je ještě nižší než 2,9 GHz a je v pásmu kdy filtr LFCN 2850+ má útlum nižší než 1dB. Aby přeladování netrvalo příliš dlouho byl zvolen krystal s vysokou frekvencí. Nejnižší rozlišení je nastaveno násobením a dělením celých čísel na 100 kHz.

```

long int SMES_HOD(void)
{
    long int RFHORNI=0;
    float A=0.7;
    float B=1.4;
    short KONEC=1;
    short i=0;
    float Apu=1;
    float Bpu=1;
    float Apom=1;
    float Bpom=1;
    float VYPOCET=0;
    while(KONEC)
    {
        if (RFOUT<400000)
        {
            RFHORNI=2900000;
            KONEC=0;
        }
        VYPOCET=(A*RFMAX)-(B*RFSMES);
        if (VYPOCET<=RFOUT)
        {
            if (i==0)
            {
                Apom=A;
                Bpom=B;
            }
            A=((Apu-A)/2)+A;
            B=((B-Bpu)/2)+Bpu;
            i=0;
        }
    }
}

```

```

    }
else
{
    if (i==0)
    {
        Apu=A;
        A=Apom;
        Bpu=B;
        B=Bpom;
    }
    else
    {
        Apu=A;
        Bpu=B;
        A=Apom;
        B=Bpom;
    }
    A= ((Apu-A)/2)+A;
    B= ((B-Bpu)/2)+Bpu;
    i=1;
}
VYPOCET-=RFOUT;
VYPOCET=fabs(VYPOCET);
if (VYPOCET<430)
{
    VYPOCET=(A*RFMAX);
    RFHORNI=(long int) VYPOCET;
    RFHORNI=RFHORNI/100;
    RFHORNI=RFHORNI*100;
    KONEC=0;
}
}
return RFHORNI;
}

```

Zdrojový kód 4.4 Výpočet směšovaných hodnot.

Pro směšované signály byl nastaven výstupní výkon obvodu ADF4350 ve větvi LO na -1 dBm. Po zesílení a filtraci je brána buzena výkonem 10 dBm. Tento výkon je neměnný a při směšování je pouze měněna frekvence. Tedy je aktualizován pouze registr R0.

4.3 Komunikační a řídicí nástroje

4.3.1 Ovládaní pomocí PC

Ovládaní pomocí PC je provedeno jednotkou UART. Příjem instrukcí je proveden pomocí přerušení, které je generováno při plném přijímacím zásobníku. V obsluze přerušení jsou data načtena do pole charů DATA [30] o maximální délce 30 znaků. Pokud jsou přijata data tak je proměnná POC větší než nula. Počítadlo udává délku přijaté zprávy. Prováděná část programu je ukončena, když platí $POC > 0$. Program přechází k funkci DEKODER_PRENOSU. Pokud chceme ovládat generátor pomocí PC musí být nejdříve poslán řetězec „*RST“. Bez tohoto řetězce generátor nereaguje (viz dále OVLADANÍ GENERÁTORU). Jak již bylo řečeno data jsou dekodována ve funkci dekodéru přenosu. Je důležité dodržet předepsaný formát vysílaných dat. První

část určuje, co se má provést (funkce). Druhá udává hodnotu a třetí jaké jsou jednotky. Mezi jednotlivými částmi je třeba dodržet mezeru. Dekódování funkce používá velice jednoduchý princip a to součet hodnot jednotlivých znaků v ASCII, který je uložen do proměnné FUN. Nevýhodou tohoto postupu je, že může nastat stejný součet pro různé řetězce. Součet nastane jen tehdy pokud budou použity jiné znaky než jsou uvedeny v návodu pro ovládaní. Hodnota funkce je dekodována kumulací a násobením deseti po sobě jdoucích znaku až po mezeru. Dekódovaná hodnota je uložena do proměnné HODNOTA. Dekódování jednotek frekvence je provedeno stejným způsobem jako funkce. Hodnota je pomocí switch přepínače uložena do proměnné J. Maximální a minimální hodnoty jsou ošetřeny. Pomocí této funkce je možno měnit šířku pásma filtru smyčku a to změnou hodnoty protékajícího proudu. Rozsah mezních frekvencí je od 24 kHz do 125 kHz. Je tedy možno optimalizovat si šířku pásma pro různá použití.

4.4 SPI komunikace

Pro přenos 32 bitový registrů do dvou obvodů byla napsána funkce SPI_SEND. Vstupními parametry této funkce je 32 bitový registr, který bude vysílán a hodnota 0 nebo 1. Tato hodnota určuje obvod AF4350, do kterého bude zapisováno. Podle této hodnoty jsou nastaveny patřičné LE na nízkou úroveň. LE indikuje začátek přenosu dat. Přenos je od nejvyššího bitu MSB. Vysílací registr funguje jako posuvný registr, který vysouvá bity na datovou sběrnici s náběžnou hranou CLK. Tedy je potřeba pomocí maskování vybrat pouze nejvyšších 8 bitů. Po započetí přenosu jsou data zapsána do vysílacího registru. Následuje maskování následujících 8 bitů a kontrola příznaku prázdného vysílacího registru. Pokud je nastavený registr prázdný a je potřeba jej naplnit. Tento postup se opakuje čtyřikrát. A při čtvrtém příznaku je komunikace ukončena nastavením obou LE na vysokou úroveň.

4.5 Komunikace s LCD displejem

LCD displej je připojen k portu A. Piny PINA.2 až PINA.7. Toto nastavení umožňuje čtyřbitovou datovou komunikaci. Pro komunikaci s LCD displejem byla použita knihovna vytvořena Peter Fleury, kterou dále upravil Ing. Tomáš Frýza. Tato knihovna byla upravena pro použité zapojení řídicí desky. Přepsáním pinu **E**, **RS** na portu a datových bitu pomocí vnitřní části knihovny ve funkci lcd_write. Bylo změněno také nastavení pinu portu v lcd_init. Úprava spočívala v přesunu dat na prostřední čtyři piny portu A (změna logického násobení, součtu a posuvu):

```
temp = LCD_PORT & 0b11000011 ;
LCD_PORT = temp | (( data & 0xf0 ) >> 2 ) ;
lcd_e_toggle() ;
LCD_PORT = temp | (( data & 0x0f ) << 2 ) ;
lcd_e_toggle() ;
LCD_PORT = temp | 0b00111100 ;
```

Z této knihovny jsou využívány funkce pro:

- | | |
|----------------------------------|---|
| 1. inicializaci | <code>lcd_init ();</code> |
| 2. vymazání displeje | <code>lcd_clrscr ();</code> |
| 3. odeslání řetězce znaků | <code>lcd_puts ("");</code> |
| kombinováno s formátovací funkcí | <code>sprintf ();</code> |
| 4. Volba řádku na displeji | <code>lcd_secondline ();</code>
<code>lcd_firstline ();</code> |

4.6 Maticová klávesnice

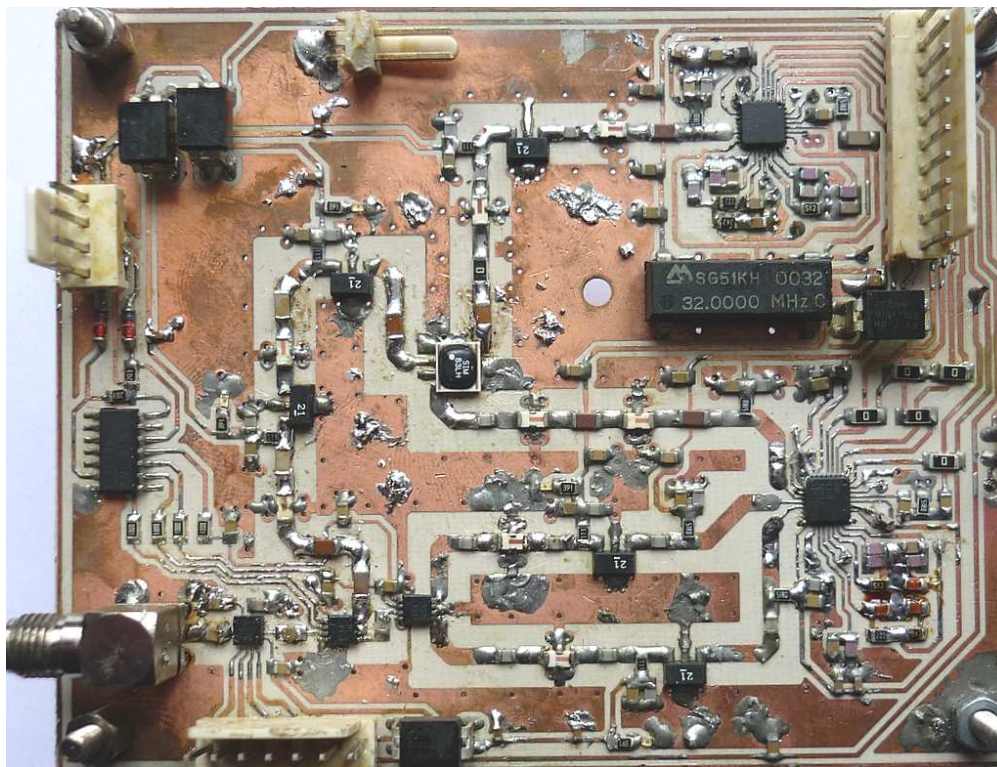
Maticová klávesnice je typu 4 x 4. Zapojení je typické s napájením řádků pomocí 20 k Ω rezistorů, jak je vidět na schématu displeje a klávesnice. Tato klávesnice je připojena k pinům PINC.0 až PINC.5 na portu C. Skenování klávesnice je prováděno pomocí inkrementace vstupu převodníku 1 z N (74HC138). Program je vytvořen netypicky pomocí switch přepínače. Postupným nulováním vždy jen jednoho sloupce zjistíme zda bylo stisknuto tlačítko. Nulové napětí sloupce se při stisku projeví pouze na jednom řádku. Sloupcem a řádkem je přesně určen stisknutý spínač (tlačítko). Výstupní hodnoty této funkce jsou od 0 do 9 pro čísla, 10 má znak „ * “, 11 znak „ #“, 12 znak „ A “, 13 znak „ B “, 14 znak „ C “ a 15 znak „ D “. Stisk tlačítka je vybaven pouze jedním stiskem, je zde čekání na uvolnění. Tato funkce má možnost předčasného ukončení při příchodu řetězce z PC. Určení znaku je rozděleno na dvě části. První část obsluhuje první tři sloupce, které určují číselné hodnoty pomocí inkrementování. V druhé části získány speciální znaky. Celý zdrojový kód generátoru je k nahlédnutí jako v elektronické verzi práce.

5 REALIZACE GENERÁTORU

Desky plošných spojů byly vyrobeny fotocestou v dílně na UREL FEKT VUT v Brně. Na vysokofrekvenční desce jsou spoje šířky 0,26 mm a na řídicí desce jsou spoje 0,25 mm vzdálené mezi sebou, proto byly předlohy vytisknuty na folii. Deska pro LCD a klávesnici byla vytisknuta na pauzovací papír. Použita technologie vyžaduje tisk invertované strany TOP. Strana Bortím je tisknuta přímo. Pro snadnou orientaci byly na předlohy umístěny terče do všech rohů vzdáleny 3 mm a více od okraje desky. Po vyleptání byly desky ostříženy podle velikostí rámečku. VF deska byla vyvrtána na CNC vrtačce a prokovená. Deska řízení a klávesnice byly vyvrtány na stojanové pákové vrtačce. Všechny materiály včetně souborů z programu EAGLE jsou umístěny na CD, které je přiloženo k této práci.

5.1 Osazení a oživení DPS

Na VF desku byly nejdříve osazeny oba obvody ADF4350, osazení těchto obvodů bylo provedeno tak, že byly všechny plošky těchto obvodů kvalitně pocínovány a na spodním padu bylo ponecháno trochu více cínu. Poté byl obvod orientován a připevněn na rohové zemnicí ploše. Po kontrole přesnosti osazení pod mikroskopem byl obvod syntezátoru přichycen na protější straně. Po nanesení tavidla byly zapájeny ostatní piny.

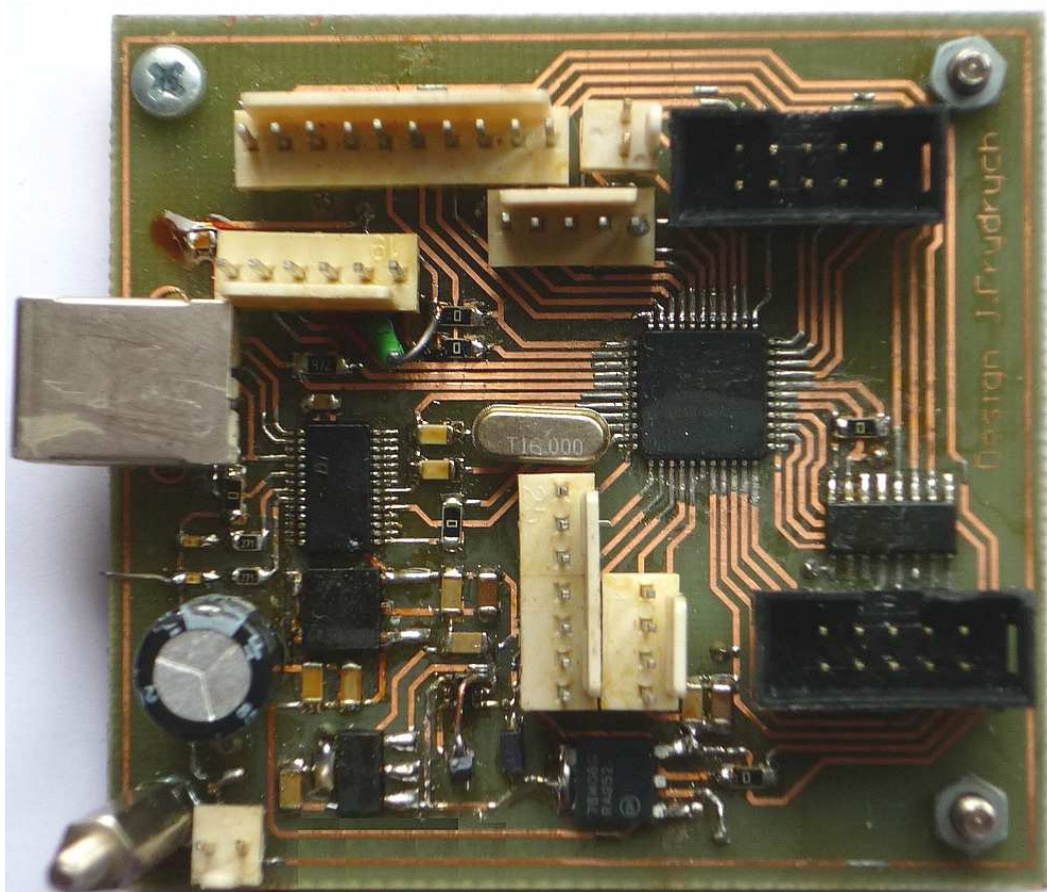


Obr. 5.1 Fotografie osazené vysokofrekvenční desky.

Obdobným způsobem byl osazen attenuátor a přepínače. Po osazení a správné orientaci

byly tyto obvody i s deskou umístěny na spodní předešlé, aby byly kvalitně připájeny spodní zemní plošky. Jako další byly osazeny filtry, zesilovače, směšovač, vazební kondenzátory a napájecí rezistory s blokováním. Dále byly osazeny ostatní smd součástky a spínací tranzistory. Jako poslední byly osazeny konektory, drátové propojky a krystalový oscilátor. Jelikož nebyl jeden obvod ADF4350 při prvním osazení naorientován správně musel být odstraněn a osazen znovu. Při realizaci bylo zjištěno, že na zkosených hranách jsou umístěny zemní plošky. Pro vylepšení země byly tyto plošky připojeny k zemi. Připojení bylo realizováno vyvrtáním otvoru 0,6 mm vedle pouzdra. Propojovací drátek byl z lankového vodiče. Fotografie osazené VF desky je zobrazena na obr.5.1.

Řídící deska byla vyleptána pouze ze strany TOP. Strana BOTTOM je celistvá zemní plocha. Jako první byl osazen mikroprocesor ATmega32 a převodník FT232RL. Dále byla osazena napájecí část od nejmenšího obvodu ADM 8829. následovaly obvody LM1117-3,3V, 78M05, 78M08 a blokování těchto stabilizátorů. Dále byl osazen logický obvod 74HC139. Na desce se nachází několik propojek, které bylo nutno propojit drátovou propojkou a zapájet. Všechny součástky jsou zapájeny ze strany TOP a to se týká i konektorů a krystalu. Osazená řídicí deska je na Obr.5.2.



Obr. 5.2 Fotografie osazené řídicí desky.

Deska pro LCD a klávesnici je pouze jednostranná. Nejprve byly osazeny rezistory

a nulové propojovací odpory. Jako další byly připájeny úhlové konektory MWL10. Díry pro šrouby na klávesnici a LCD displeji byly rozšířeny a průměr 3,1 mm. Na desku LCD displeje a na klávesnici byly připájeny tři konektory S1G8_JUMP. Nejdříve byl uchycen šrouby LCD displej a potom byly konektory připájeny k desce. Ke klávesnici byly nejdříve přišroubovány distanční sloupky pomocí upravených zapuštěných šroubů. A poté byla klávesnice osazena do otvoru v desce a připájeny konektory.



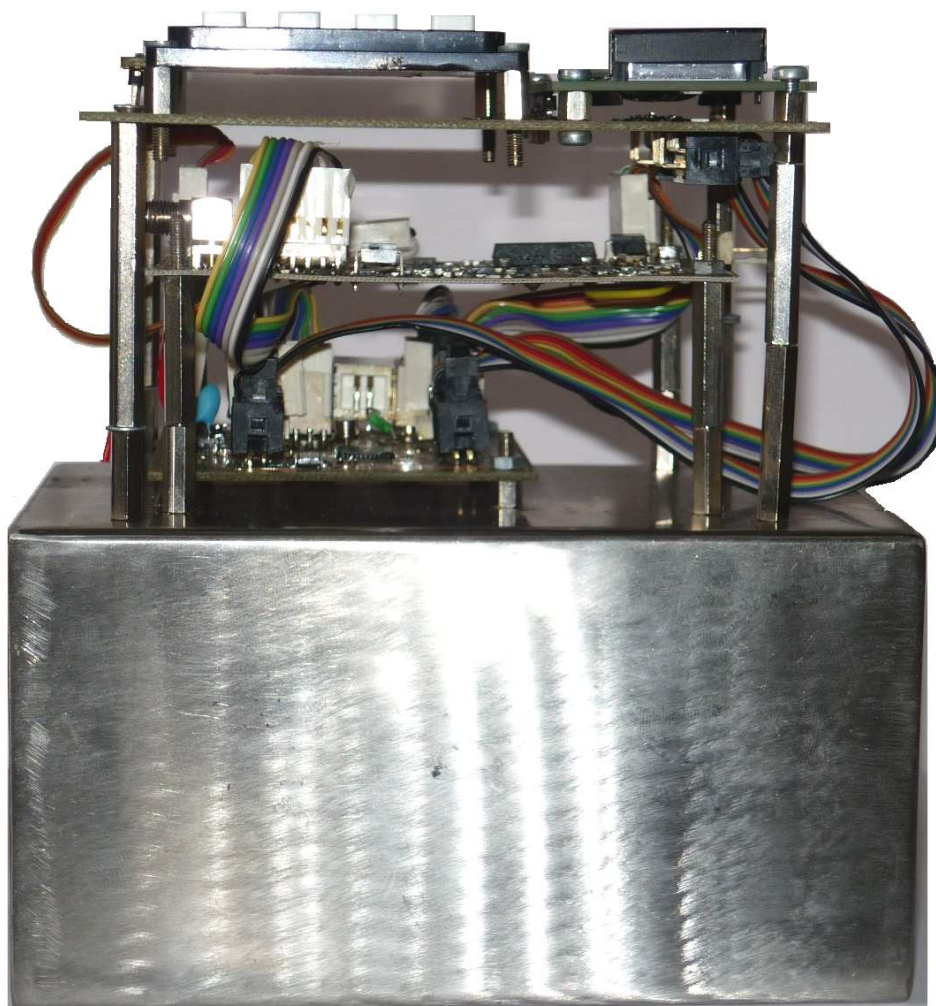
Obr. 5.3 Fotografie osazené desky LCD a klávesnice.

Oživení řídicí desky proběhlo bez větších problémů. Samostatná řídicí deska má odběr 110 mA. Při oživování desky s LCD bylo zjištěno výše přerušení vodivé cesty. Oprava byla provedena pomocí pocínování cesty a přemostěním. Při připojení desky s LCD odběr vzrostl na 230 mA. Takovýto proud je možné získat z USB. Odladění některých částí firmwaru bylo pro napájení 5V z PC. V této konfiguraci bylo vytvořeno MENU a řízení pomocí PC. Před připojením k VF desce byla ověřena funkce SPI komunikace. Pro otestování byla zvolena 32 bitová hodnota 0x00AAAAAA, která byla vysílána ve smyčce střídavě do obou syntezátorů. Zvolená data ověřila nastavení pořadí bitů. Pomocí čtyřkanalového osciloskopu byly pozorovány průběhy CLK, DATA, LE1 a LE0. Oživení vysokofrekvenční desky bylo po částech, nejprve bylo vyzkoušeno ovládání přepínačů, další částí bylo ovládání attenuátoru a spínání napájení. Poslední oživenou částí byla část se syntezátory. Při řešení se vyskytlo několik problémů a při jejich řešení bylo použito konvenčních i nekonvenčních metod. Bylo nutné řešit

problémy s výstupy syntezátoru, filtru smyčky, směšovače a omezení při použití příliš malé hodnoty vazebních kondenzátorů. Zjišťování bylo provedeno pomocí odposlouchávání z jednotlivých vedení na vazebních kondenzátorech. Při prvním připojení bylo vidět na spektrálním analyzátoru, že syntezátor generuje frekvenci. Frekvence nesouhlasila s nastavenou a při bližším přiblížení signálu (SPAN 100 kHz) bylo vidět, že smyčka PLL nebyla zavěšena. Po konzultaci bylo zjištěno špatné nastavení vnitřních hodin. Po nastavení vnitřních hodin na 80 kHz již byla smyčka PLL zavěšena na nastaveném kmitočtu. Po experimentech s přeladováním bylo rozhodnuto o změně hodnoty minimálního kroku přeladění ze 100 kHz na 3,33 kHz. Pomocí programu ADIsimPLL bylo zjištěno, že změnou hodnoty registru MOD se změnění mezní frekvence smyčky filtru. Hodnoty součástek byly změněny na stávající hodnoty, aby byla mezní frekvence 100 kHz. Problémy z mizícím napájecím napětím zesilovače byly způsobeny nekvalitními prokovy u konektoru. Velmi mnoho špiček ve spektru a maximální špička se pohybuje, je to způsobeno špatně zapájeným filtrem smyčky.

5.2 Krabice a uložení desek

Pro minimalizaci rozměrů generátoru bylo rozhodnuto o vertikálním uložení nad sebou ve třech patrech. Nejníže uložena bude řídicí deska, která bude mít 5 mm distanční sloupky 3 budou z obou stran s vnitřním závitem. Čtvrtý bude mít vnější a vnitřní závit. Nad touto deskou bude VF deska, která bude mít jeden bod pro upevnění společný s řídicí deskou. Deska s klávesnicí a LCD displejem bude nejvýše. Krabice generátoru byla navržena podle této představy. Její rozměry byly zvoleny po propočtech 150 x 100 x 80 mm (délka, šířka, výška). Materiál byl zvolen vodivý, aby byly země propojeny i mechanicky. Jako materiál byl zvolen nerezový plech. Výkres součásti pro výrobu krabice a popis výroby je v příloze č.5.



Obr. 5.4 Fotografie krabice generátoru s uložením DPS z venkovní strany.

6 MĚŘENÍ NA PROTOTYPU

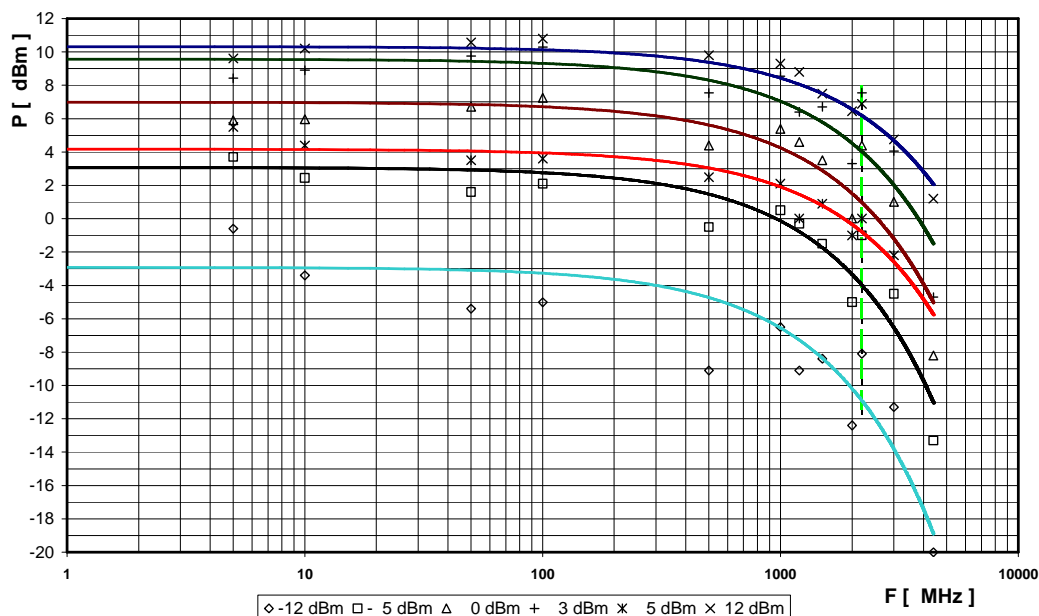
Generátor byl proměřen pomocí spektrálního analyzátoru od firmy AGILENT s mezní frekvencí 27 GHz. Byly naměřeny výkonové charakteristiky pro celé pásmo přeladění pro různé výstupní výkony. Také byl změřen odsup signálu od druhé harmonické frekvence nebo pro vyšší kmitočty odsup signálu od šumu.

6.1 Frekvenční rozsah

Frekvenční rozsah generátoru je od 500 kHz do 4400 MHz. Dolní kmitočet byl při návrhu stanoven na 100 kHz. Tento kmitočet je možno získat, ale výstupní úroveň je velmi silně tlumena. Minimální krok přeladění je nastaven na 100 kHz. Chyba generovaného kmitočtu se pohybuje v okolí 30 kHz, tato nepřesnost bude způsobena nepřesnou frekvencí vstupního oscilátoru.

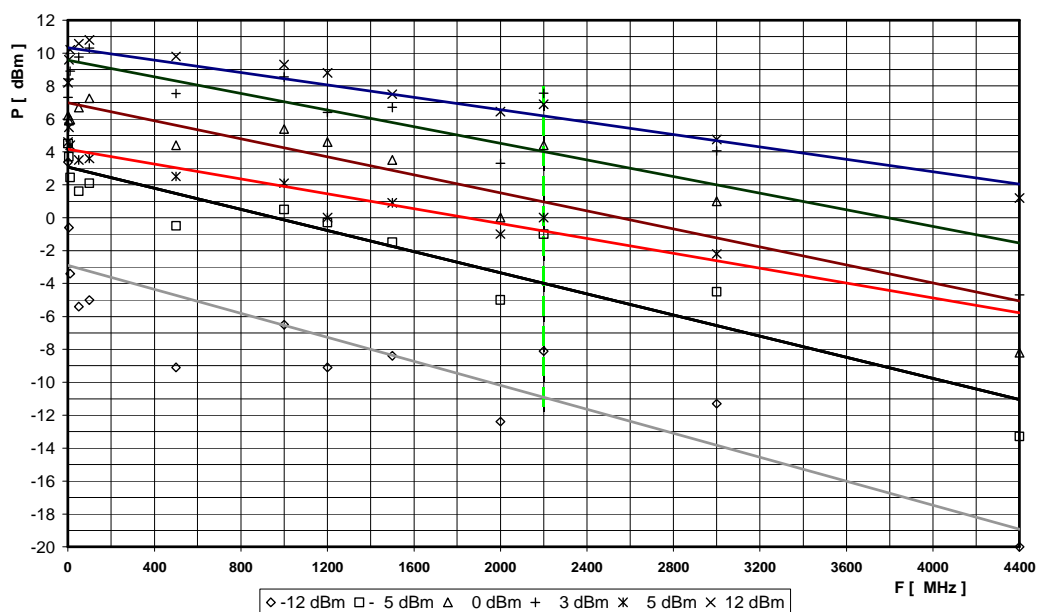
6.2 Výstupního výkon

Frekvenční závislost výstupního výkonu pro nastavené hodnoty -12, -5, 0, 3, 5 a 12 dBm je zobrazena na obr.6.1. Nastavené výstupní úrovně jsou pro směšovaný kmitočet konstantní do frekvence 100 MHz. Pro vyšší frekvence lineárně klesá. Nastavené hodnoty teoretického výkonu odpovídají výkonům na frekvenci 3 GHz.



Obr. 6.1 Frekvenční závislost výstupního výkonu.

Pro nejnižší frekvenci syntezátoru 2200 MHz jsou úrovně výkonů od -7,5 dBm do 8 dBm. Minimální výkon pro frekvenci 4400 MHz je -20 dBm a maximální hodnota je 1 dBm. Čárkovaná čára označuje konec směšování.

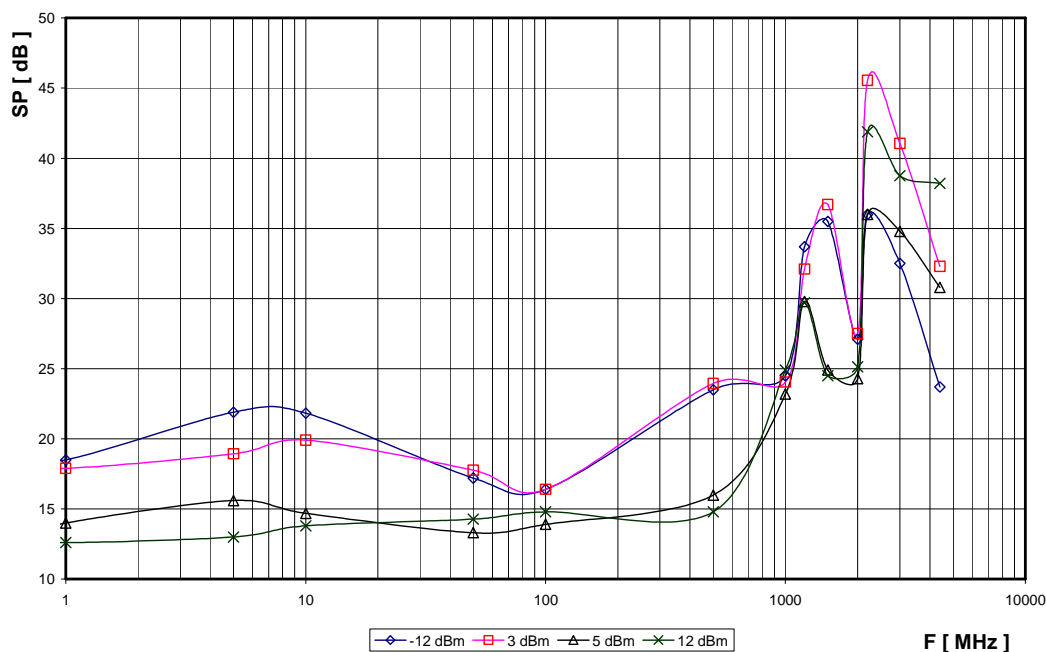


Obr. 6.2 Frekvenční závislost výstupního výkonu (lineární osa).

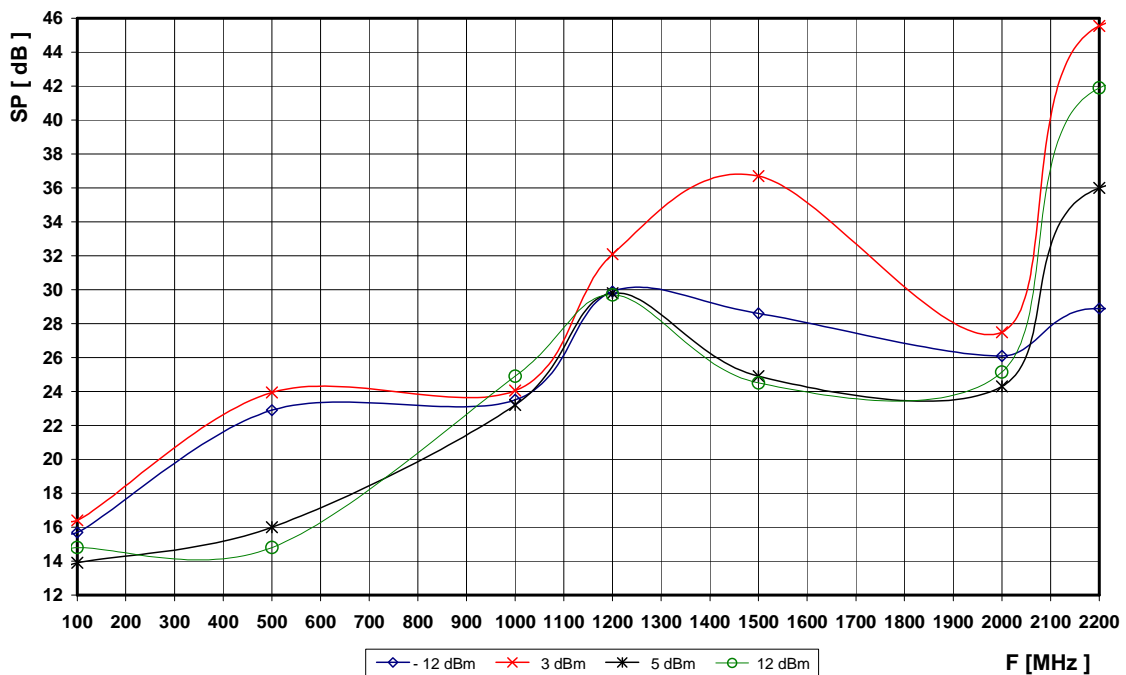
Výkon by bylo možné udržet konstantní zavedením změny výkonu na frekvenci, ale tento postup nebyl implementován.

6.3 Spektrální čistota

Spektrální čistota v přímých větvích je větší než u směřovaných kmitočtů. Druhá harmonická byla potlačena použitými filtry na úroveň šumu. Pouze pro výkony nad 3 dBm se vyskytují poloviční frekvence, jehož špička byla potlačeny o více než 20 dB.



Obr. 6.3 Frekvenční závislost spektrální čistoty výstupního signálu.

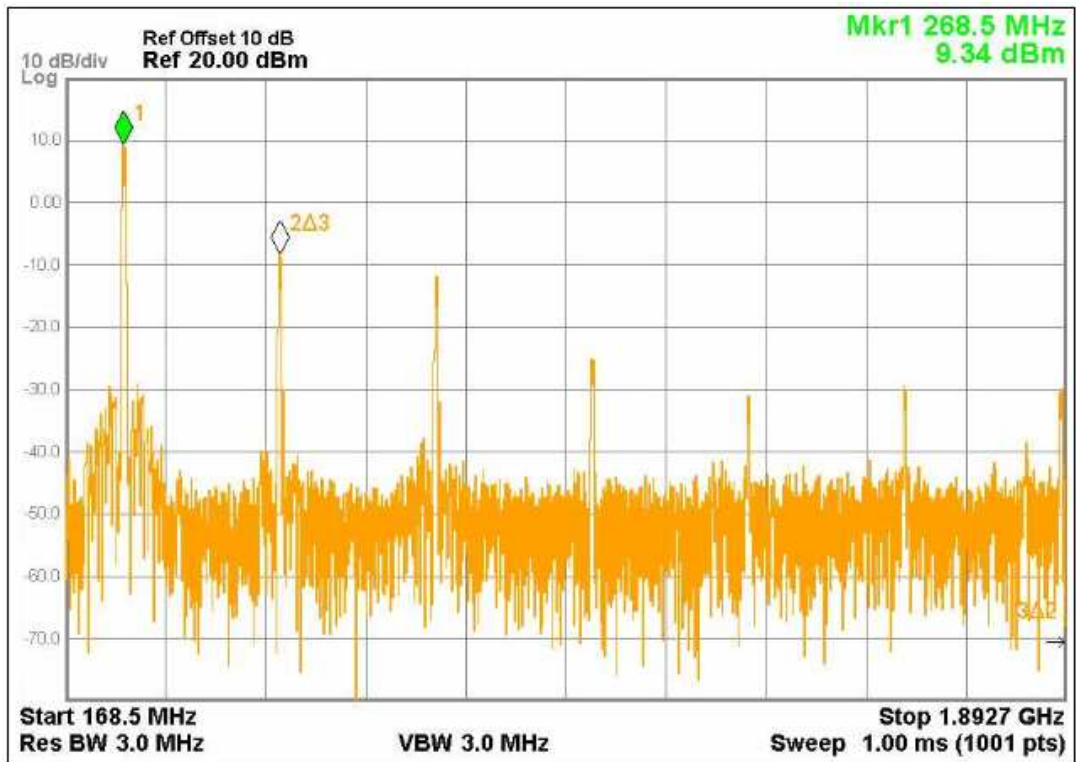


Obr. 6.4 Spektrální čistota pásma směšovače.

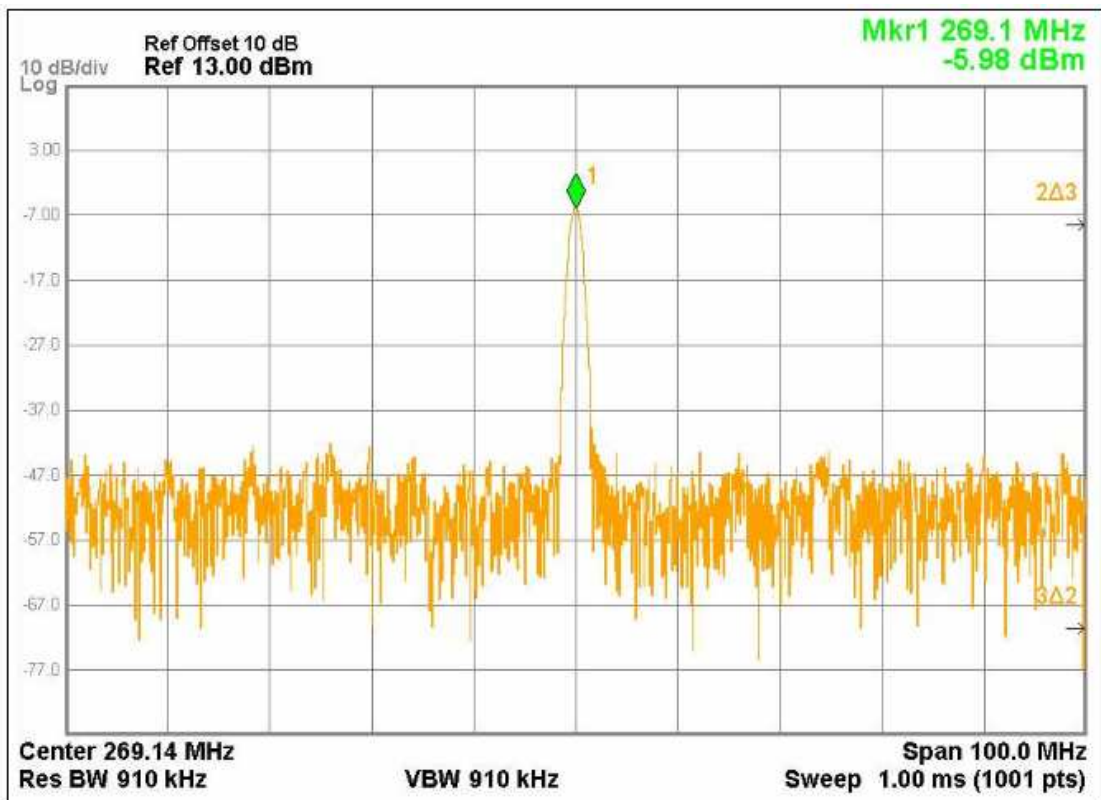
Na následujícím obrázku je vidět přebuzení směšovače. Optimální výkon směšovače je 3 dBm. Strmý pokles na kmitočtu 2000 Mhz je způsoben průchodem frekvence z RF, jelikož je mezní frekvence DP 2275MHz není frekvence potlačena.

6.4 Spektrální průběhy

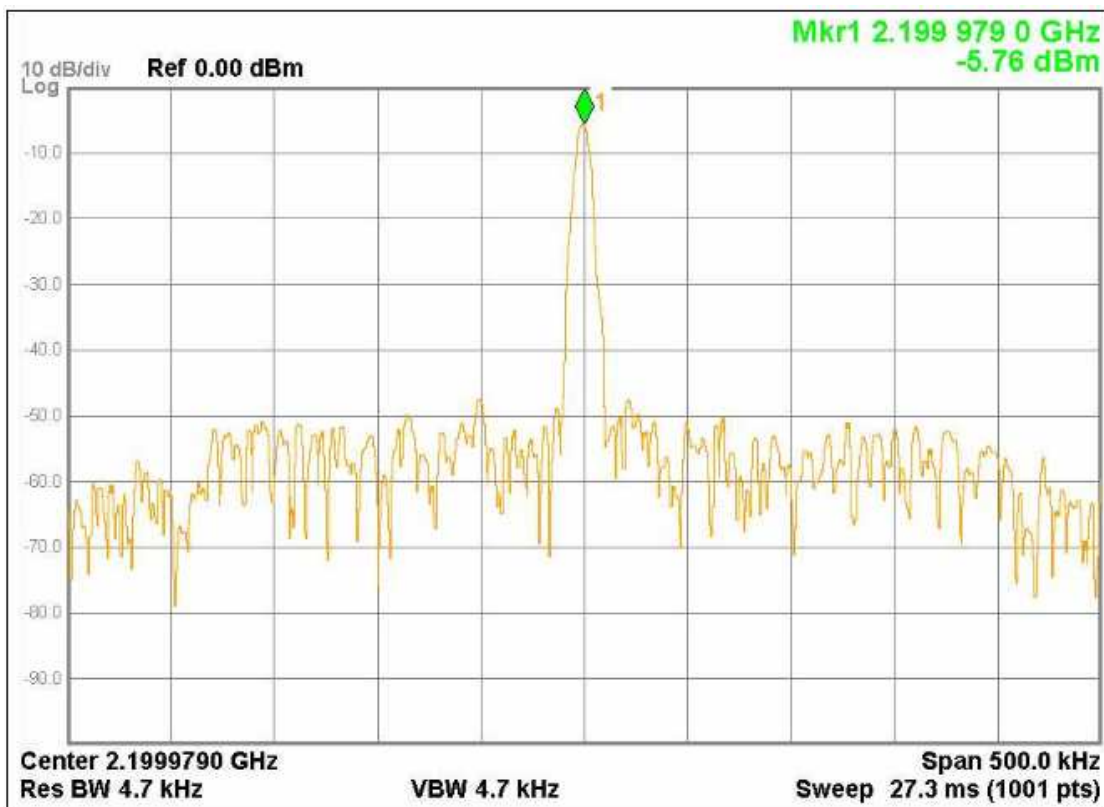
Na následujících obrázcích jsou zobrazena spektra výstupního signálu. Kmitočty jsou z celého pásma rozladění a pro různé výkony. Na obr.6.3 je směšovaný kmitočet 269,1 MHz a jeho vyšší harmonické. Následující obrázek ukazuje tentýž roztažený kmitočet. Na zbývajících obrázcích jsou spektra, která jsou různě roztažena a je použita jiná šířka filtru. Podle obr.6.6 jsou vyšší harmonické od kmitočtu 4,4 GHz vyfiltrovány. Na obr.6.7 jsou vidět postraní laloky vzdálené od středu o 3,3 kHz. Tato frekvence odpovídá minimálnímu kroku přeladění.



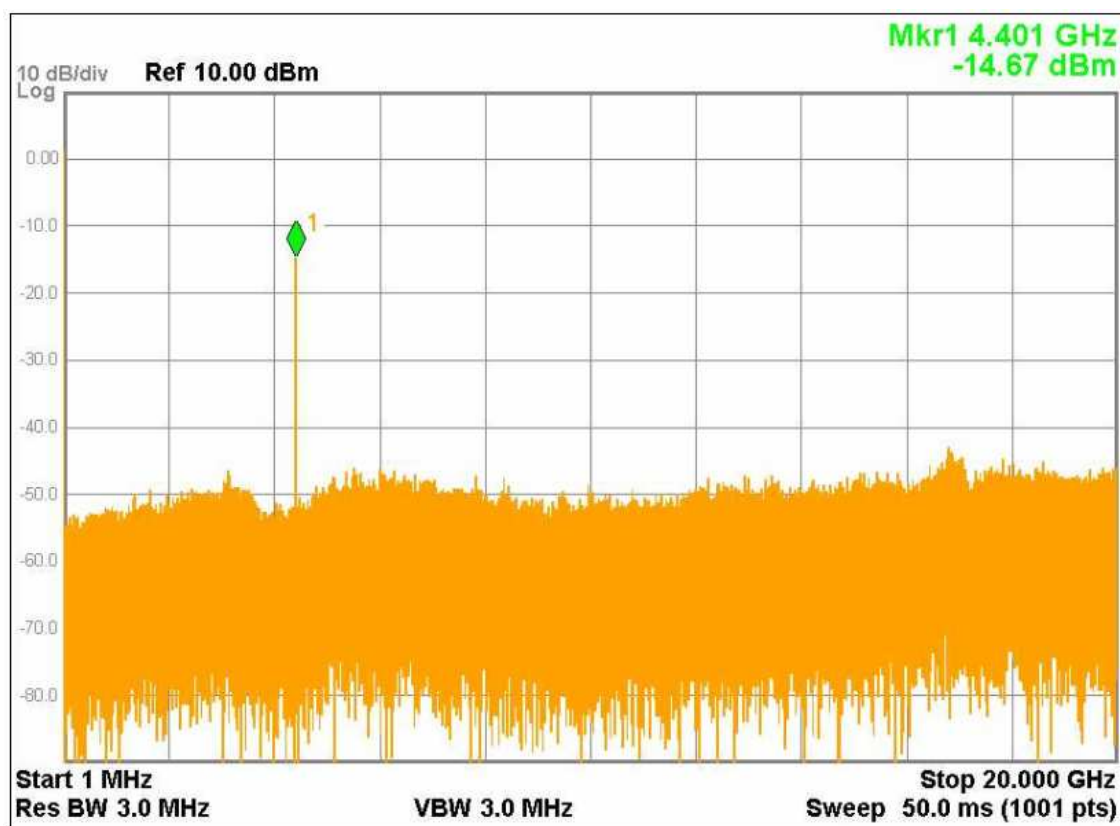
Obr. 6.5 Spektrum výstupního signálu pro frekvenci 269,1 MHz.



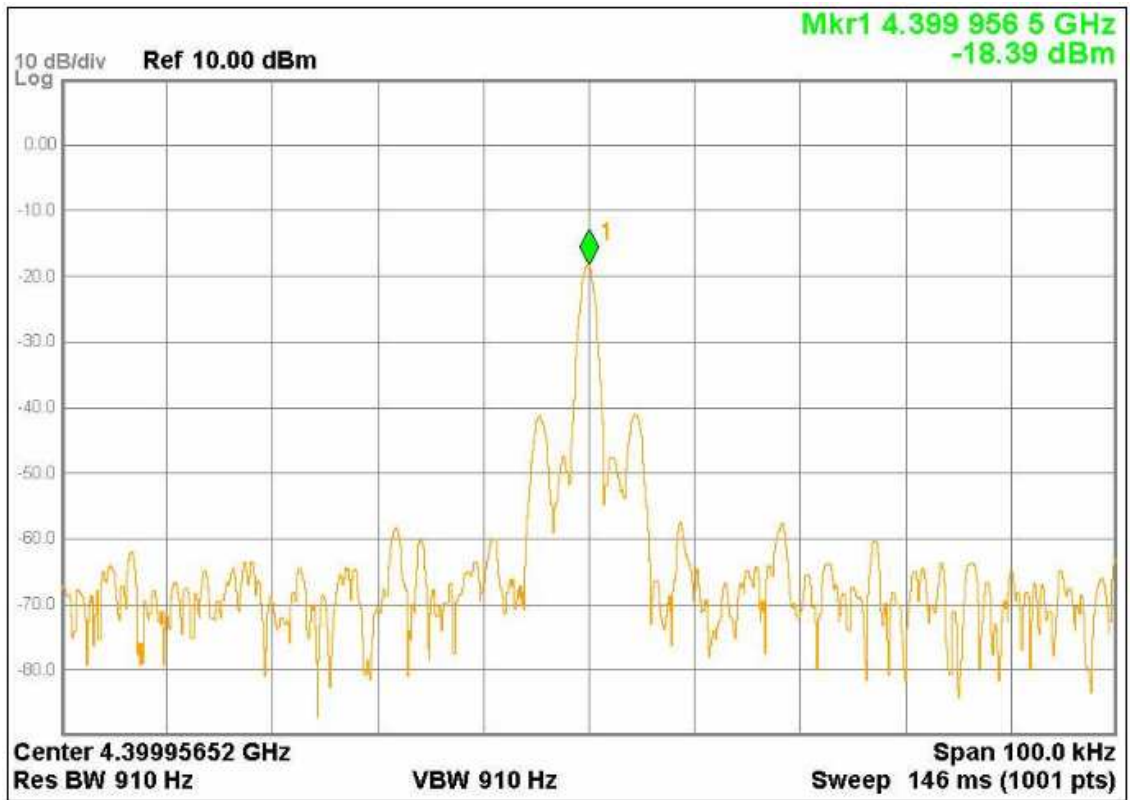
Obr. 6.6 Spektrum frekvence 269,1 MHz s bližším přiblížením.



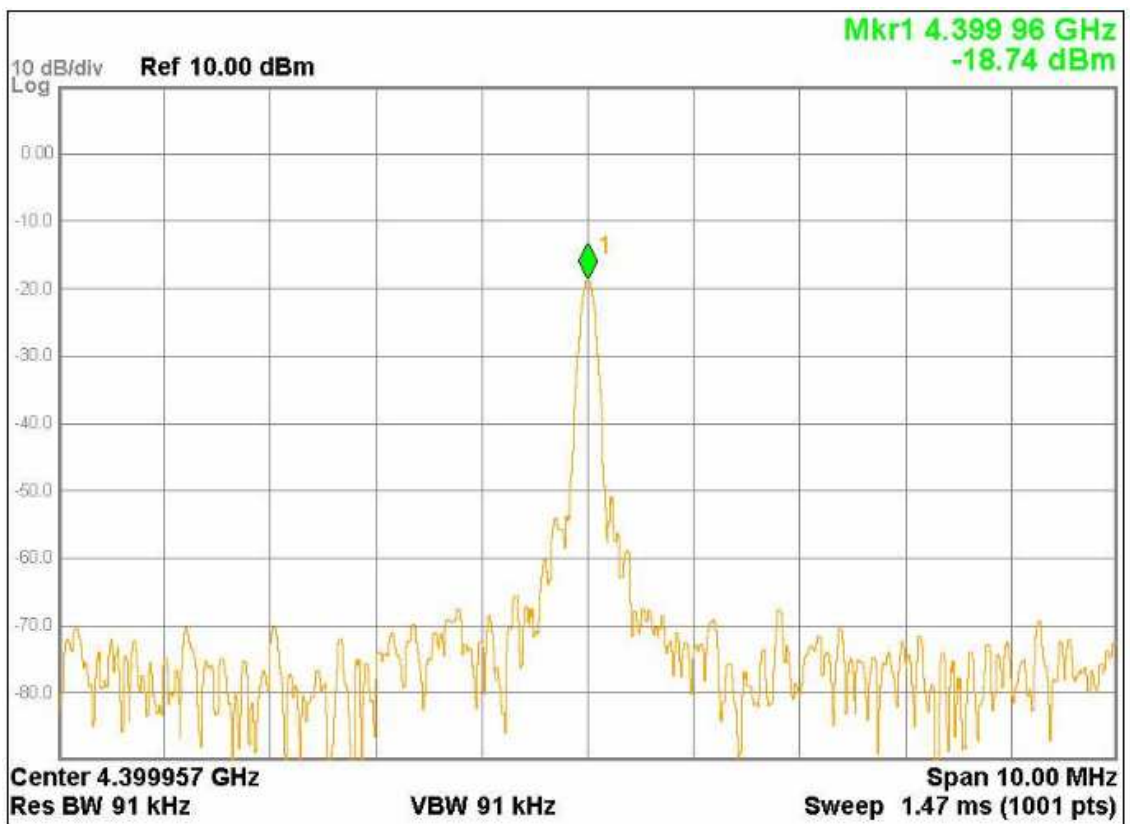
Obr. 6.7 Spektrum výstupního signálu pro frekvenci 2200 MHz.



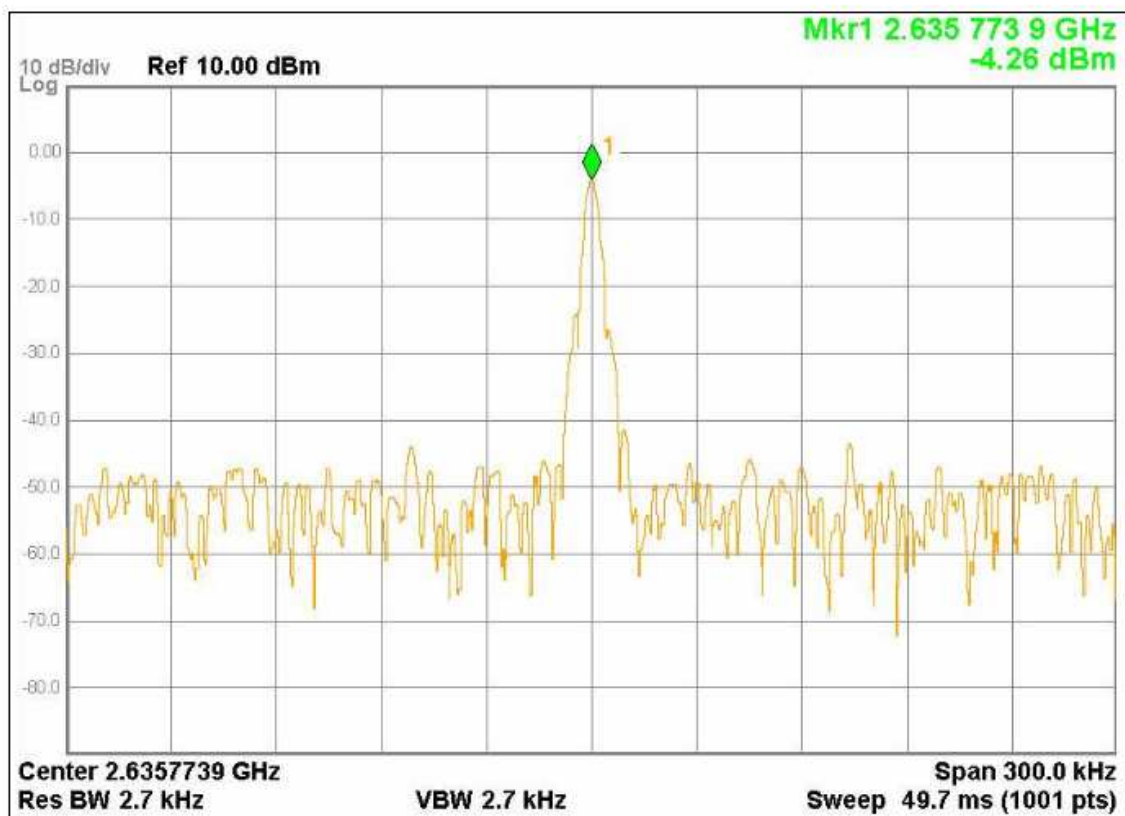
Obr. 6.8 Spektrum od 1 MHz do 20 GHz pro frekvenci 4400 MHz.



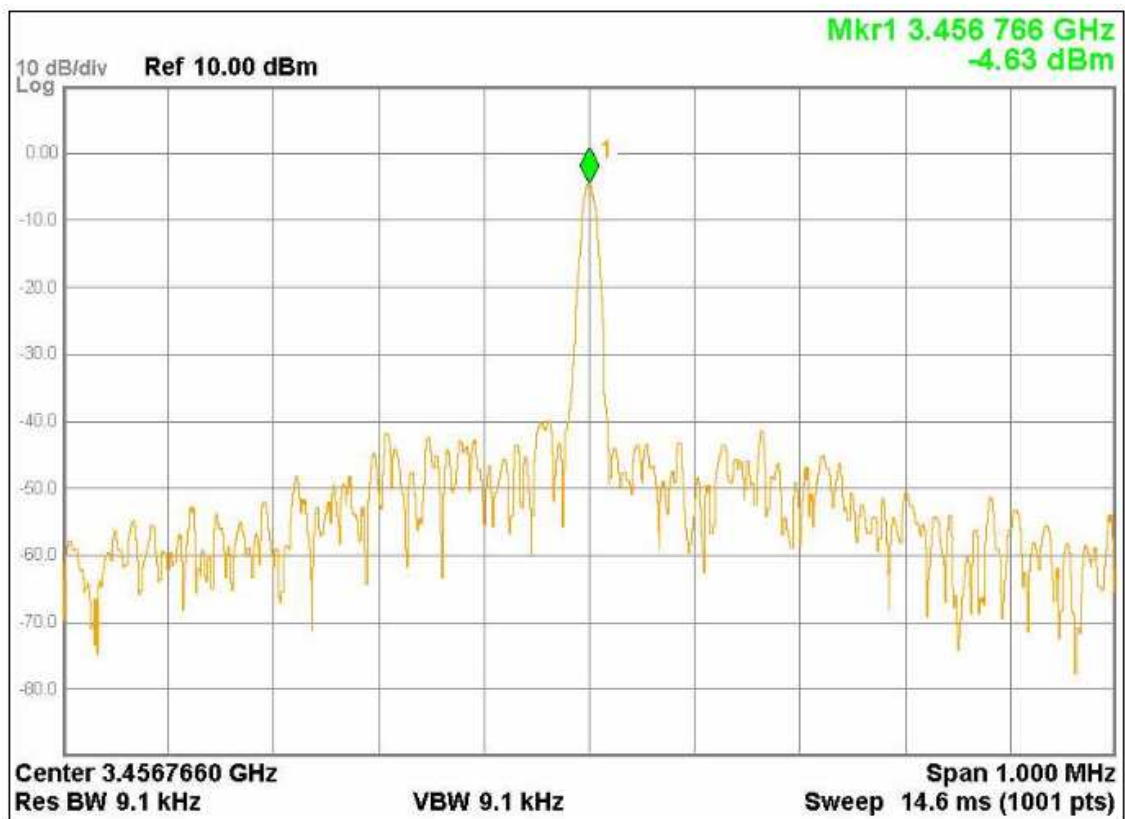
Obr. 6.9 Spektrum výstupního signálu $F = 4400$ MHz, SPAN=100KHz.



Obr. 6.10 Spektrum výstupního signálu pro $F = 4400$ MHz.



Obr. 6.11 Spektrum výstupního signálu pro $F = 2635,8$ MHz.



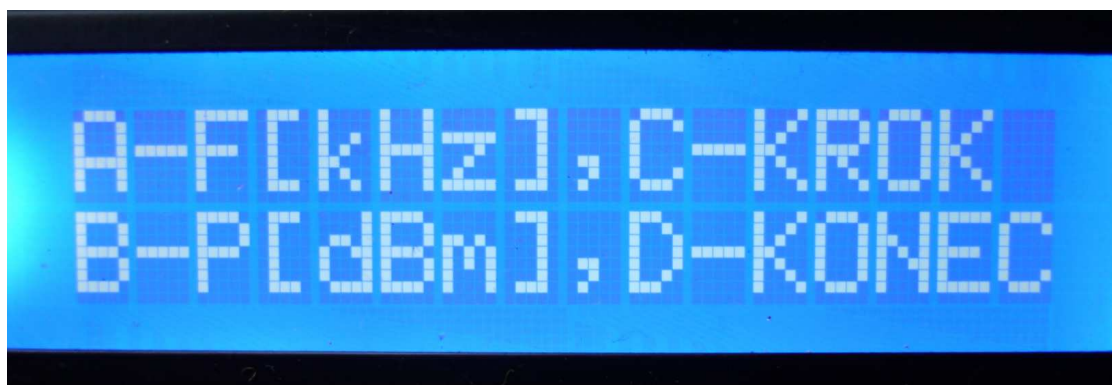
Obr. 6.12 Spektrum výstupního signálu pro $F = 3456,8$ MHz.

7 OVLADÁNÍ GENERÁTORU

Generátor je možno ovládat pomocí šestnácti tlačítkové maticové klávesnice a nebo pomocí počítače. Zobrazení prováděných operací je provedeno na LCD displej, který je dvouřádkový a šestnácti znakový. Po zapnutí je na displej vypsáno „ STISKEM D VSTUP DO MENU “, po stisku klávesy „ D “ je generátor ovládán ručně pomocí klávesnice. Při zaslání řetězce „ *RST “ po sériové lince je automaticky nastaveno ovládání pomocí PC. Ovládání z PC má vyšší prioritu než z klávesnice. Při příchodu řetězce „ *RST “ je ovládání automaticky přepnuto na PC. Program nereaguje a jiné řetězce dokud není přijat řetězec „ *RST “. Toto přepnutí je možno provést před vstupem do menu a nebo v režimu generování.

7.1 Ovládání pomocí klávesnice

Po vstupu do menu je možno nastavit dva režimy generování. V prvním je nastavena pouze generovaná frekvence a výkon, v druhé je možno nastavit dva režim krokování.



Obr. 7.1 Fotografie displeje v menu generátoru.

7.1.1 Normální režim

Po vstupu do menu je nastavení frekvence provedeno po stisknutí klávesy „ A “ v rozsahu od 100 do 4400000 kHz. Frekvence je nastavována v kHz. Nejnižší rozlišení pro nastavení frekvence je 100 kHz. Pokud je hodnota nastavena špatně, tak po stisku „ * “ je nastavená hodnota vymazána a je umožněno nové zadávání. Správně nastavená číselná hodnota je potvrzena pomocí „ # “, poté je vypsáno „ NASTAVENÍ OK “ a příslušná hodnota. Pro potvrzení je opět stisknuto „ # “ a tímto krokem je hodnota nastavena.

Nastavení výstupního výkonu je provedeno po stisknutí klávesy „ B “, hodnoty výstupního výkonu je možno nastavit v rozsahu od -12 dBm do 12 dBm. Záporné hodnoty jsou nastaveny tak, že nejdříve je nastavena vybraná úroveň a stiskem klávesy „ A “ je hodnota negována, což je ihned vypsáno na displej. Potvrzení se provádí jako v předcházejícím případě dvojitým stiskem klávesy „ # “. Vymazání špatně nastavené hodnoty klávesou „ * “.

Ukončení menu a generování nastaveného kmitočtu je provedeno po stisku klávesy „ D “. Na displej je vypsána generovaná frekvence a výstupní výkon. Změnu nastavených hodnot je možno provést z režimu generování stiskem „ D “. Po stisknutí této klávesy je opět před výběrem do menu.

7.1.2 Režim krokování

Krokování frekvence je možno nastavit v menu po stisku klávesy „ C “, program vyzývá obsluhu k zadání „ START FREKVENCE “, je to první generovaný kmitočet v rozsahu od 100 do 4400000 kHz. Nastavení je provedeno pomocí číslic a vymazání pomocí „ * “ a potvrzení nastavené hodnoty pomocí dvojího stisku klávesy „ # “. Následuje výzva k nastavení „ STOP FREKVENCE “, poslední generovaná frekvence rozsahu od 100 do 4400000 kHz. Potvrzení a smazání jako v předcházejícím případě. Dále je nutno nastavit „ KROK FREKVENCE “ z rozsahu od 100 do 4400000 kHz.

Nyní je potřeba zvolit druh krokování:

- a) Stiskem klávesy „ A “ interval po jehož uplynutí se frekvence bude měnit o hodnotu KROK FREKVENCE. Tento interval může být nastaven od 500 ms až do 4000 ms, hodnota je zadávána v ms. Generování probíhá po krocích dokud nedosáhne konečné frekvence. Poté přechod před menu.
- b) Stiskem klávesy „ B “ je zvoleno ruční krokování kmitočtu. Krokování začíná na nastavené START FREKVENCI, frekvence se zvyšuje vždy při stisku klávesy „ C “. Konec generování si volí uživatel sám a to stiskem klávesy „ D “. Omezení je pouze na maximálním kmitočtu a to 4400000 kHz.

7.2 Ovládaní pomocí PC

Po zapnutí přístroje a vypsání, „ STISKEM D VSTUP DO MENU “, je možno generátor ovládat pomocí PC. Přepnutí ovládaní na PC je provedeno pouze řetězcem „ *RST “ a opětovné přepnutí ovládaní na klávesnici a to řetězcem „ *OVLAD “. Ovládaní z PC má také dva režimy normální a krokovací, ale pouze s intervalem.

V normálním režimu je nastavení generované frekvence provedeno pomocí řetězce **a**. Program rozlišuje kHz, MHz, GHz (stejné hodnota jako 3000 MHz, nebo 3 GHz). Číselná hodnota musí být celočíselná. Důležité je v řetězci dodržet mezery. Řetězcem **b** je nastaven výstupní výkon generátoru.

Pro režim krokování je třeba nastavit počáteční a konečnou frekvenci krokování, krok a interval. Musí byt nastaveny všechny parametry jinak nezačne generování. To je provedeno pomocí řetězců **c**, **d**, **e** (jednotky jsou stejné jako u *FREK). Řetězec **f** nastavuje interval mezi kmitočty. Generátor obsahuje ještě funkci pro změnu výkonu s krokem 1 dBm na zadané frekvenci. Kmitočet je nastaven pomocí řetězce **c**, výkon je nastaven pomocí řetězců **g** a **h**.

a. *FREK 300000 kHz	Rozsah od 100 kHz do 4400 MHz.
b. *POUT 1 dBm	Rozsah od -12 dBm do 12 dBm.
c. *FSTA 300000 kHz	Rozsah od 100 kHz do 4400 MHz.
d. *FSTO 200000 kHz	Rozsah od 100 kHz do 4400 MHz.
e. *FKRO 200 kHz	Rozsah od 100 kHz do 4400 MHz.
f. *INTE 2000 ms	Rozsah od 500 ms do 4000 ms.
g. *PSTA -10 dBm	Rozsah od -12 dBm do 12 dBm.
h. *PSTO 0 dBm	Rozsah od -12 dBm do 12 dBm.

Tabulka 7.1 Funkce a rozsahy pro ovládaní z PC.

Pomocí řetězce „ *@2 xx “, je možné měnit nastavení mezní frekvenci filtru smyčky a to změnou proudu nábojovou pumpou. Místo xx je hodnota 0 – 15.

0 (313uA) = 20 kHz,	1 (625uA) = 30 kHz,
2 (938uA) = 39 kHz,	3 (1250uA) = 46 kHz,
4 (1560uA) = 55 kHz,	5 (1880uA) = 62 kHz,
8 (2810uA) = 83 kHz,	9 (3130uA) = 90 kHz,
10 (3440uA) = 97 kHz,	11 (3750uA) = 107 kHz,
12 (4060uA) = 110 kHz,	13 (4380uA) = 117 kHz,
14 (4690uA) = 124 kHz,	15 (5000uA) = 131 kHz.

Příklad ovládaní generátoru počítačem pomocí programu MATLAB.

```

Clear all;
Close all;
s=serial('COM5','Baudrate',9600,'Parity','none','DataBits',8,
'StopBits',1,'Terminator','');
PC='*RST';
F='*FREK 3 GHz';
P='*POUT 2 dBm';
fopen(s);
fwrite(s,PC);
fclose(s);
fopen(s);
fwrite(s,F);
fclose(s);
fopen(s);
fwrite(s,P);
fclose(s);

```

Změna ovládaní na klávesnici je provedena pomocí řetězce.

```

KL='*OVLAD';
fopen(s);
fwrite(s,KL);
fclose(s);

```

8 ZÁVĚR

V této práci je popsán návrh, konstrukce a měření širokopásmového generátoru, který je založen na obvodu ADF 4350 od firmy Analog Devices. Je zde představeno ovládaní a funkce syntezátoru. V dalších částech je vysvětlen postup návrhu generátoru. Návrh je rozdělen na obecnou a detailní část. Detailní návrh je složen z vysokofrekvenční části a části pro ovládaní. Bylo vytvořeno také programové vybavení generátoru. Je zde uvedena kapitola pojednávající o realizaci a měření na vyrobeném prototypu.

Programové vybavení generátoru bylo vytvořeno tak, že je možno generovat frekvenci o zvoleném výkonu, ale je také vloženo několik druhů krokování. Ovládat generátor je možno pomocí 16-ti tlačítkové klávesnice a LCD displeje nebo přes USB kabel po sériové lince. Ovládaní přes klávesnice je velice snadné a uživatel je vyzýván k nastavení parametrů v daných mezích. Pro ovládaní z PC bylo do generátor implementováno několik funkcí. Generátor je možné použít v měřicí sestavě a ovládat jej pomocí prostředí Agilent VEE nebo velmi snadno pomocí programu MATLAB. (viz. Příklad v kapitole 7.).

Generátor je uložen v nerezové krabici, která má velmi malé rozměry. Přístroj je schopen generovat kmitočty od 500 kHz do 4,4 GHz. Minimální krok přeladění byl nastaven na 100 kHz. V dané konfiguraci je možno docílit kroku přeladění až 2 kHz. Nastavit mezní frekvenci filtru smyčky od 15 kHz do 125 kHz, kterou je možno měnit pomocí programu. Není nutné měnit jakékoliv součástky. Generátor obsahuje obvody pro řízení výstupní úrovně od -12 dBm do 12 dBm. Výkonová úroveň není konstantní, ale zavedením změny výkonu na frekvenci by bylo možné jej stabilizovat. Umístěním zesilovače se spínaným napájením a dalšího atenuátoru by bylo možné měnit stabilní úroveň ve velkém rozsahu. Pro dané nastavení a použitý krystal je chyba kmitočtu menší než 30 kHz. Generovaný kmitočet je velmi stabilní. Nejhorší hodnota spektrální čistoty je 14 dB. Tato hodnota je pro přebuzený směšovač.

Při práci byly zjištěny důležité vlastnosti obvodů. Obvody ADF4350 jsou schopny komunikovat na přenosových rychlostech 1 a 2 Mbit/s bez chyb. Při rušení na datové sběrnici do 0,8V jsou schopny syntezátory správně interpretovat přijatá data. Nevýhodou tohoto obvodu je umístění vstupu a výstupu filtru smyčky na opačnou stranu pouzdra. Obvody ADF4350 vydrží velmi mnoho. Nejkritičtější je umístění a vedení filtru smyčky. Doporučen je program ADIsimPLL 3.1, kterým byly vypočteny hodnoty součástek filtru smyčky. Obsahuje otestovaná nastavení syntezátoru od Analog Device.

LITERATURA

- [1] Analog Devices: ADF4350 Wideband Synthesizer with Integrated VCO [online]. Analog Devices, 2008, URL: < <http://www.analog.com> >.
- [2] Mini Circuits: GALI-21+ Broadband Monolithic Amplifiers , DC to 8 GHz [online]. Mini - Circuits, 2009, URL: < <http://www.minicircuits.com> >.
- [3] Mini Circuits: SIM-83+ Wideband frequency mixer , DC to 20 GHz [online]. Mini - Circuits, 2007, URL: < <http://www.minicircuits.com> >.
- [4] Hittite: HMC270MS8G - SPDT Non-Reflective Switch SMT, DC to 8 GHz [online]. Hittite, 2008, URL: < <http://www.hittite.com> >.
- [5] Hittite: HMC540LP3 - 1dB LSB 4-Bit Digital Attenuator SMT, DC to 5.5 GHz [online]. Hittite, 2008, URL: < <http://www.hittite.com> >.
- [6] HANUS, Stanislav, SVAČINA, Jiří: Vysokofrekvenční a mikrovlnná technika [online]. Brno, Ústav radioelektroniky FEKT VUT v Brně, 2002. Elektronická skripta, URL: < www.feec.vutbr.cz >.
- [7] Atmel: 8-bit AVR Microcontroller with 32K In-System Programmable Flash ATmega32 [online]. Atmel, 2003, URL: < <http://www.atmel.com> >.
- [8] MATOUŠEK, David: Práce s mikrokontrolery ATMEL AVR ATmega16. Praha: BEN, 2006. 320 s. ISBN 80-7300-174-8.
- [9] Future Technology Devices International Ltd. FT232RL, USB - UART [online]. FTDI, 2007, URL: < <http://www.FTDI.com> >.
- [10] PHILIPS: 74HC/HCT139 Dual 2-to-4 line decoder/demultiplexer [online]. PHILIPS, 2003, URL: < <http://www.farnell.com/datasheets/7590.pdf> >.
- [11] PHILIPS: 74HC04D Hex inverter [online]. PHILIPS, 2003, URL: < <http://www.farnell.com/datasheets/7580.pdf> >.

SEZNAM SYMBOLŮ, VELIČIN A ZKRATEK

AVR	označení mikroprocesorů firmy Atmel
DILxx	Dual In Line xx
DAS	Direct analog synthesi
DDS	Direct digital synthesis
DPS	deska plošných spojů stejné jako PCB
EEPROM	Electrically Erasable Programmable Read-Only Memory
FD	fázový detektor
FLASH	polovodičová paměť
I/O	Input/Output, vstupně-výstupní
IF	Intermediate Frequency
ISP	In System Programming
LCD	Liquid Crystal Display
LF	Loop filter
LO	Local Oscillator
LP	Low Pass Filter, stejné jako DP
MCU	Micro Controller Unit
MIPS	Milion Instruction Per Second
MSB	Most Significant Bit
PC	Personal Computer
PLL	Phase Locked Loop
RF	Radio Frequency
RISC	Reduced Instruction Set Computer
SMD	Surface Mounted Devices
SPI	Serial Peripheral Interface
SS	stejnospřné stejné jako DC
SRAM	Static Random Access Memory
USART	Universal Synchronous Asynchronous Receiver Transmitter
USB	Universal Serial Bus
VCO	Voltage Controlled Oscillator
VF	vysokofrekvenční

SEZNAM PŘÍLOH

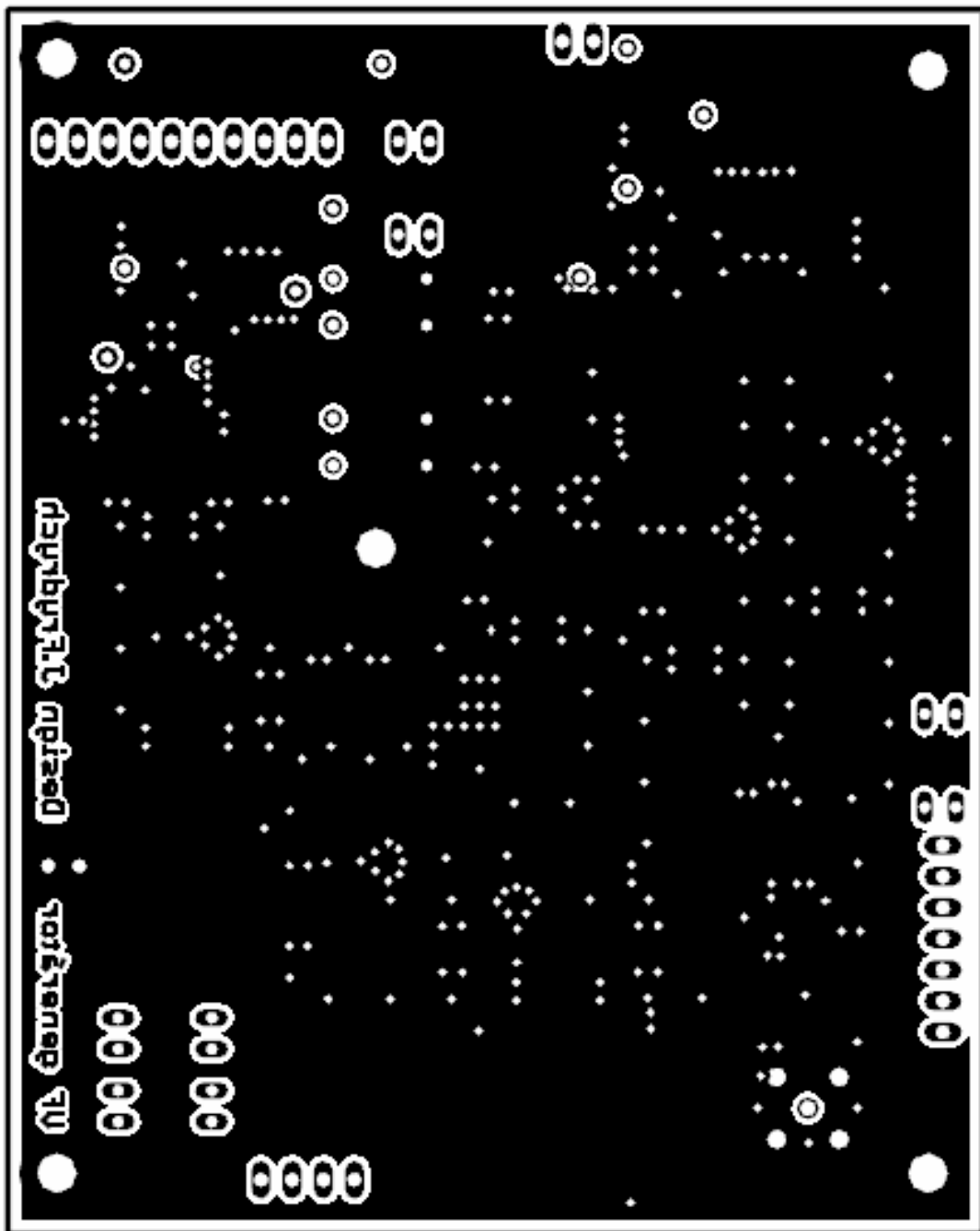
A	Návrh zařízení	51
A.1	VF část.....	51
A.1.1	Obvodové zapojení VF části je na přiloženém výkrese.....	51
A.1.2	DPS– bottom. Rozměry DPS je 100 x 80 mm.....	51
A.1.3	DPS–top. Rozměry DPS je 100 x 80 mm.....	52
A.1.4	DPS– osazovací výkres. Rozměry DPS je 100 x 80 mm.....	53
A.1.5	Seznam součástí VF části.....	54
A.2	Řídící část.....	58
A.2.1	Obvodové zapojení řídicí desky.....	58
A.2.2	DPS– top. Rozměr DPS je 70 x 63 mm.....	59
A.2.3	DPS– osazovací výkres. Rozměr DPS je 70 x 63 mm.....	60
A.2.4	Seznam součástí řídicí části.....	60
A.3	Deska LCD a klávesnice.....	62
A.3.1	Obvodové zapojení LCD a klávesnice.....	62
A.3.2	DPS– top. Rozměry DPS je 120 x 84 mm.....	63
A.3.3	DPS– osazovací výkres. Rozměry DPS je 120 x 84 mm.....	64
A.3.4	Seznam součástí LCD a klávesnice.....	65
A.4	Grafický návrh krabice v programu Inventor.....	65

A NÁVRH ZAŘÍZENÍ

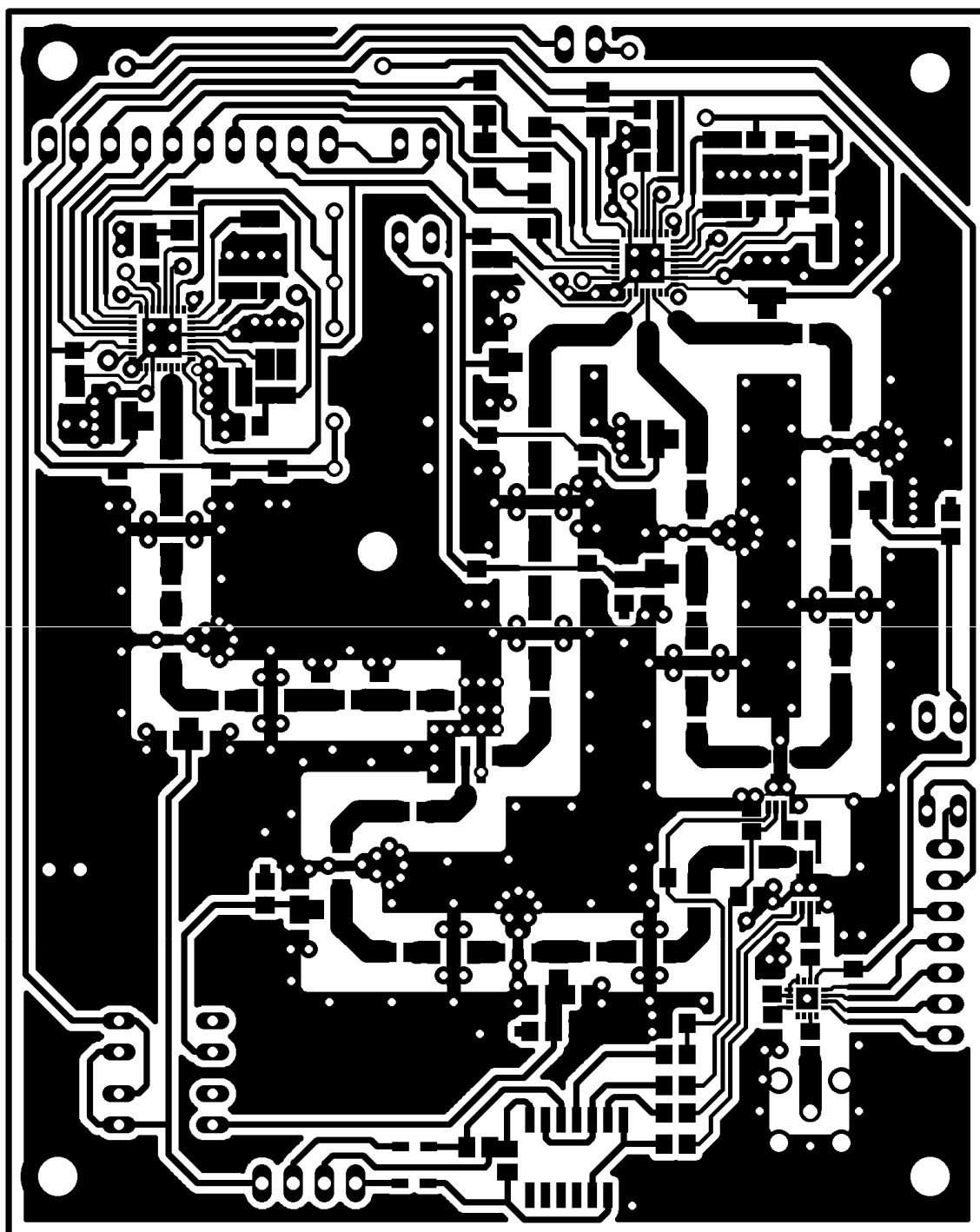
A.1 VF část.

A.1.1 Obvodové zapojení VF části je na přiloženém výkrese.

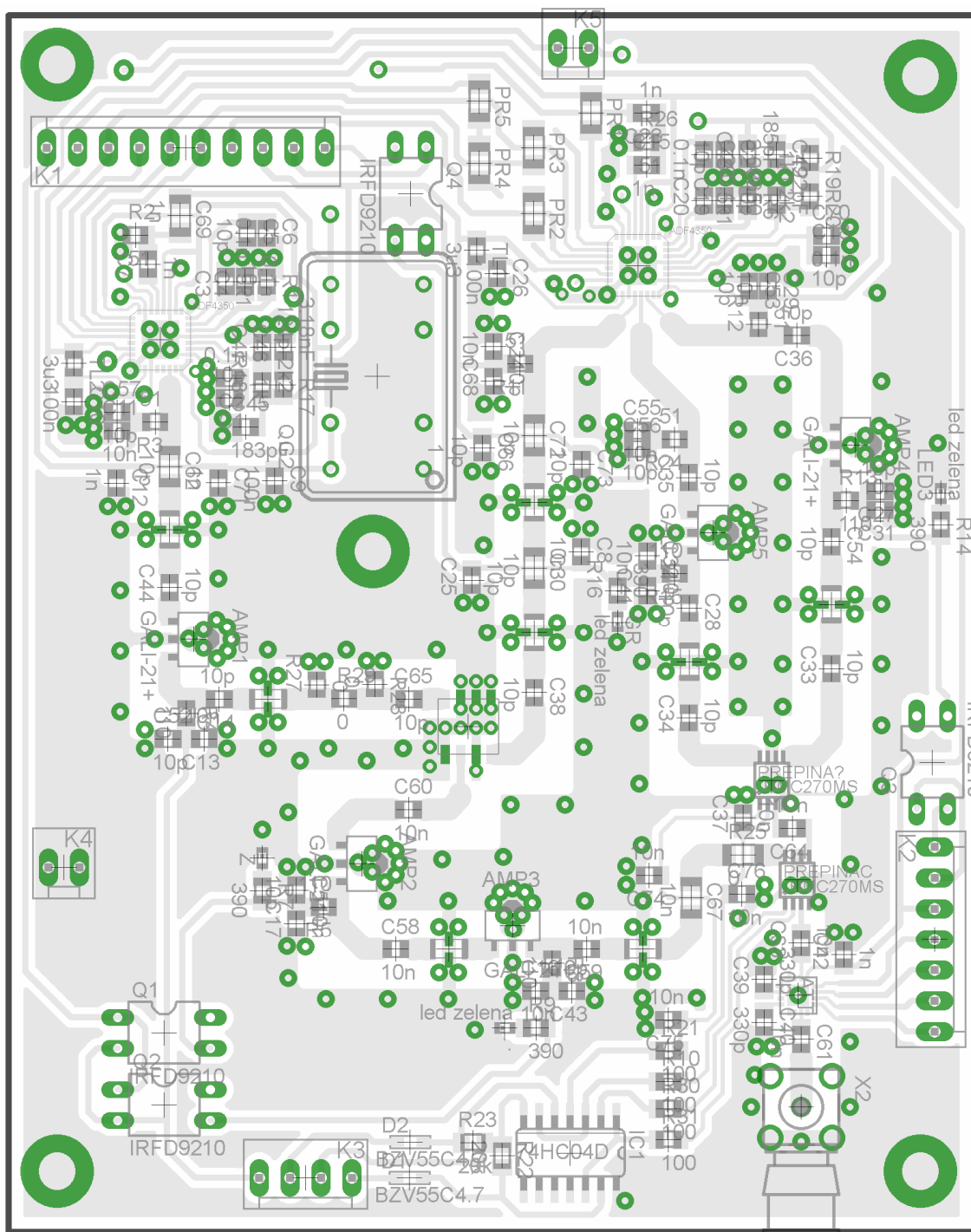
A.1.2 DPS– bottom. Rozměry DPS je 100 x 80 mm.



A.1.3 DPS-top. Rozměry DPS je 100 x 80 mm.



A.1.4 DPS– osazovací výkres. Rozměry DPS je 100 x 80 mm.



A.1.5 Seznam součástek VF části.

Part	Value	Device	Package
.	led	zelena	LED0603
AMP1	GALI-21+	GALI-21+	SOT89
AMP2	GALI-21+	GALI-21+	SOT89
AMP3	GALI-21+	GALI-21+	SOT89
AMP4	GALI-21+	GALI-21+	SOT89
AMP5	GALI-21+	GALI-21+	SOT89
ATENUATOR	hmc540lp3	ATTENUATOR	SMT3X3MM
C1	10p	C-EUC0805	C0805
C2	0.1n	C-EUC0805	C0805
C3	10p	C-EUC0805	C0805
C4	0.1n	C-EUC0805	C0805
C5	10p	C-EUC0805	C0805
C6	0.1n	C-EUC0805	C0805
C7	1n	C-EUC0805	C0805
C8	10n	C-EUC0805	C0805
C9	100n	C-EUC0805	C0805
C10	100n	C-EUC0805	C0805
C11	10n	C-EUC0805	C0805
C12	1n	C-EUC0805	C0805
C13	10n	C-EUC0805	C0805
C14	10p	C-EUC0805	C0805
C15	1n	C-EUC0805	C0805
C16	10n	C-EUC0805	C0805
C17	10n	C-EUC0805	C0805
C18	10p	C-EUC0805	C0805
C19	10p	C-EUC0805	C0805
C20	0.1n	C-EUC0805	C0805
C21	10p	C-EUC0805	C0805
C22	0.1n	C-EUC0805	C0805
C23	1n	C-EUC0805	C0805
C24	10n	C-EUC0805	C0805
C25	10p	C-EUC0805	C0805
C26	100n	C-EUC0805	C0805
C27	10p	C-EUC0805	C0805
C28	10p	C-EUC0805	C0805
C29	10n	C-EUC0805	C0805
C30	10p	C-EUC1206	C1206
C31	10n	C-EUC0805	C0805
C32	10n	C-EUC0805	C0805
C33	10p	C-EUC0805	C0805
C34	10p	C-EUC0805	C0805
C35	10p	C-EUC0805	C0805
C36	10p	C-EUC0805	C0805
C37	10n	C-EUC0805	C0805
C38	10p	C-EUC0805	C0805
C39	330p	C-EUC0805	C0805

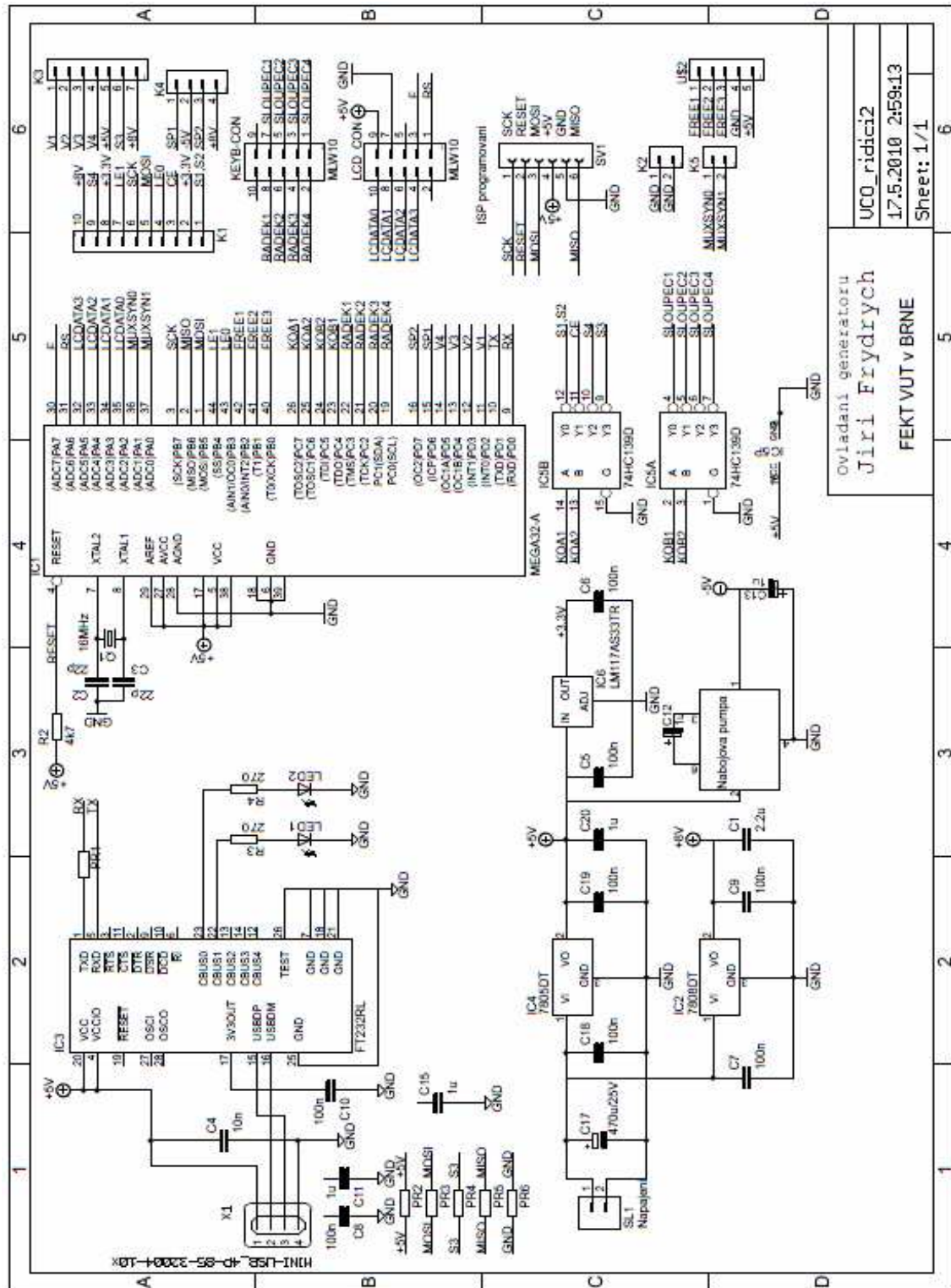
C40	330p	C-EUC0805	C0805
C41	10p	C-EUC0805	C0805
C42	1n	C-EUC0805	C0805
C43	10p	C-EUC0805	C0805
C44	10p	C-EUC0805	C0805
C45	183pF	C-EUC0805	C0805
C46	3.18nF	C-EUC0805	C0805
C47	124pF	C-EUC0805	C0805
C48	185pF	C-EUC0805	C0805
C49	3.08nF	C-EUC0805	C0805
C50	122pF	C-EUC0805	C0805
C51	10p	C-EUC0805	C0805
C52	10p	C-EUC0805	C0805
C53	10p	C-EUC0805	C0805
C54	10p	C-EUC0805	C0805
C55	10n	C-EUC0805	C0805
C56	10p	C-EUC0805	C0805
C57	10p	C-EUC0805	C0805
C58	10n	C-EUC0805	C0805
C59	10n	C-EUC0805	C0805
C60	10n	C-EUC0805	C0805
C61	10n	C-EUC0805	C0805
C62	10p	C-EUC1206	C1206
C63	10n	C-EUC0805	C0805
C64	10n	C-EUC0805	C0805
C65	10p	C-EUC0805	C0805
C66	10p	C-EUC0805	C0805
C67	10n	C-EUC1206	C1206
C68	10p	C-EUC0805	C0805
C69	1n	C-EUC1206	C1206
C70	0.1n	C-EUC0805	C0805
C71	1n	C-EUC0805	C0805
C72	10p	C-EUC1206	C1206
C73	10p	C-EUC0805	C0805
C74	10n	C-EUC0805	C0805
C75	10n	C-EUC0805	C0805
C76	10n	C-EUC0805	C0805
C77	10n	C-EUC0805	C0805
D1	BZV55C4.7	BZV55C	SOD80
D2	BZV55C4.7	BZV55C	SOD80
FILTR1	LFCN3800+	FILTR1206	LP-1206VF
FILTR2	LFCN3800+	FILTR1206	LP-1206VF
FILTR3	LFCN2800+	FILTR1206	LP-1206VF
FILTR4	LFCN2800+	FILTR1206	LP-1206VF
FILTR5	LFCN2000	FILTR1206	LP-1206VF
FILTR6	LFCN2000	FILTR1206	LP-1206VF
FILTR7	LFCN3800+	FILTR1206	LP-1206VF
FILTR8	LFCN2850+	FILTR1206	LP-1206VF
GR	led	zelena	LED0603
IC1	74HC04D	74HC04D	SO14

K1	PSH02-10P	PSH02-10P	#PaJa_21
K2	PSH02-07P	PSH02-07P	#PaJa_21
K3	PSH02-04P	PSH02-04P	#PaJa_21
K4	PSH02-02P	PSH02-02P	#PaJa_21
K5	PSH02-02P	PSH02-02P	#PaJa_21
	led	zelena	LED0603
PR1	R-EU_R1206	R1206	rcl
PR2	R-EU_R1206	R1206	rcl
PR3	R-EU_R1206	R1206	rcl
PR4	R-EU_R1206	R1206	rcl
PR5	R-EU_R1206	R1206	rcl
PREPINA?	HMC270MS	HMC270MS	MSOP8
PREPINAC	HMC270MS	HMC270MS	MSOP8
Q1	IRFD9210	IRFD9210	DIL04
Q2	IRFD9210	IRFD9210	DIL04
Q3	IRFD9210	IRFD9210	DIL04
Q4	IRFD9210	IRFD9210	DIL04
QG2	XO-14	DIL14S	crystal
R1	5k1	R-EU_R0805	R0805
R2	51	R-EU_R0805	R0805
R3	51	R-EU_R0805	R0805
R4	110	R-EU_R0805	R0805
R5	110	R-EU_R0805	R0805
R6	5k1	R-EU_R0805	R0805
R7	390	R-EU_R0805	R0805
R8	110	R-EU_R0805	R0805
R9	390	R-EU_R0805	R0805
R10	100	R-EU_R0805	R0805
R11	51	R-EU_R0805	R0805
R12	51	R-EU_R0805	R0805
R13	110	R-EU_R0805	R0805
R14	390	R-EU_R0805	R0805
R15	110	R-EU_R0805	R0805
R16	390	R-EU_R0805	R0805
R17	1k1	R-EU_R0805	R0805
R18	2k2	R-EU_R0805	R0805
R19	1k1	R-EU_R0805	R0805
R20	2k2	R-EU_R0805	R0805
R21	100	R-EU_R0805	R0805
R22	20k	R-EU_M0805	M0805
R23	20k	R-EU_M0805	M0805
R24	51	R-EU_R0805	R0805
R25	0	R-EU_R1206	R1206
R26	51	R-EU_R0805	R0805
R27	0	R-EU_R0805	R0805
R28	0	R-EU_R0805	R0805
R29	0	R-EU_R0805	R0805
R30	100	R-EU_R0805	R0805
R31	100	R-EU_R0805	R0805
SMESOVAC	SIM-83	SIM-83	TB-382

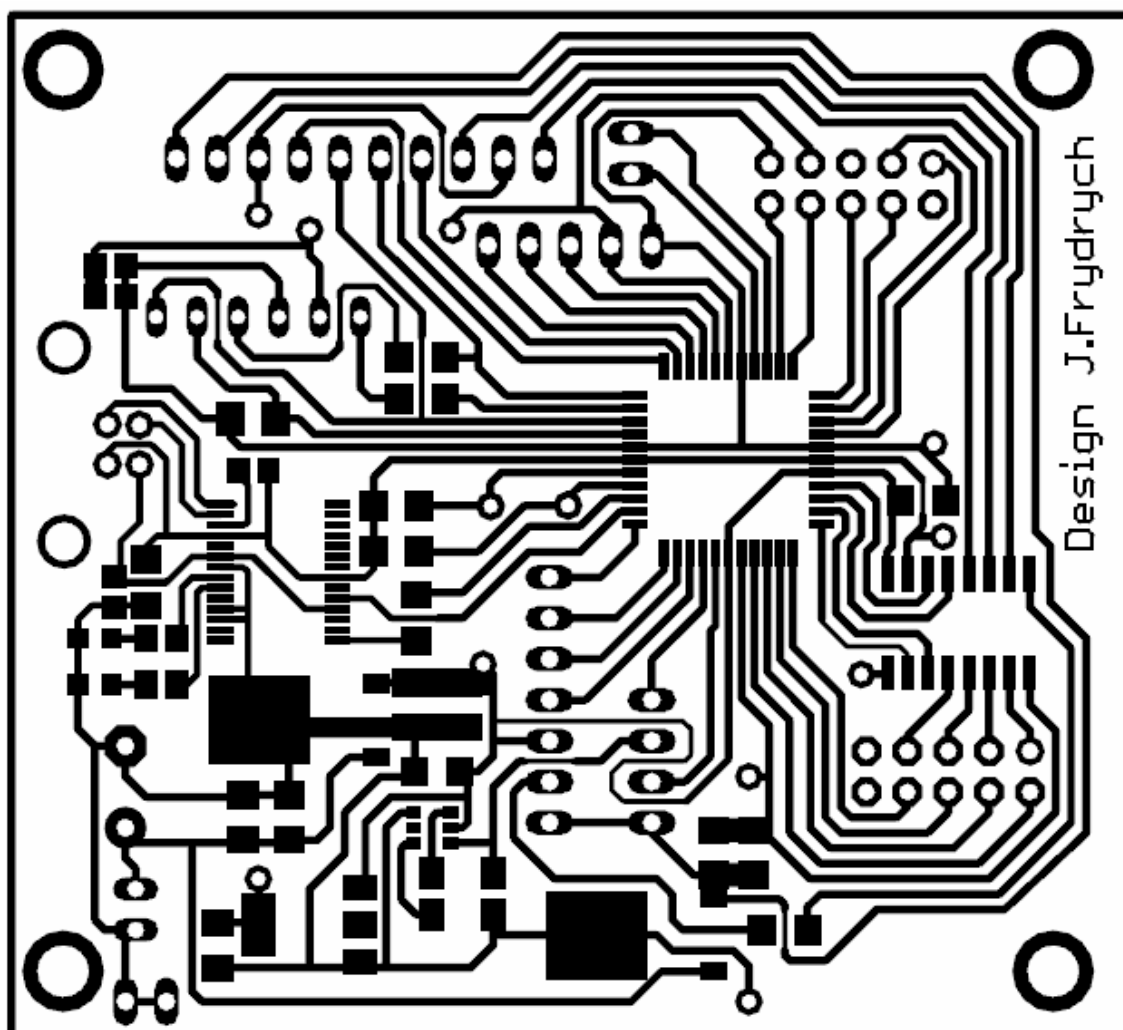
TL1	3u3	TL-0805	R0805
TL2	3u3	TL-0805	R0805
U\$1	ADF	ADF	CSP5X5MM32PIN
U\$13	ADF	ADF	CSP5X5MM32PIN
X2	ST-SMB-H	ST-SMB-H	con-coax
Z	LED0603	CHIP-LED0603	led

A.2 Řídicí část

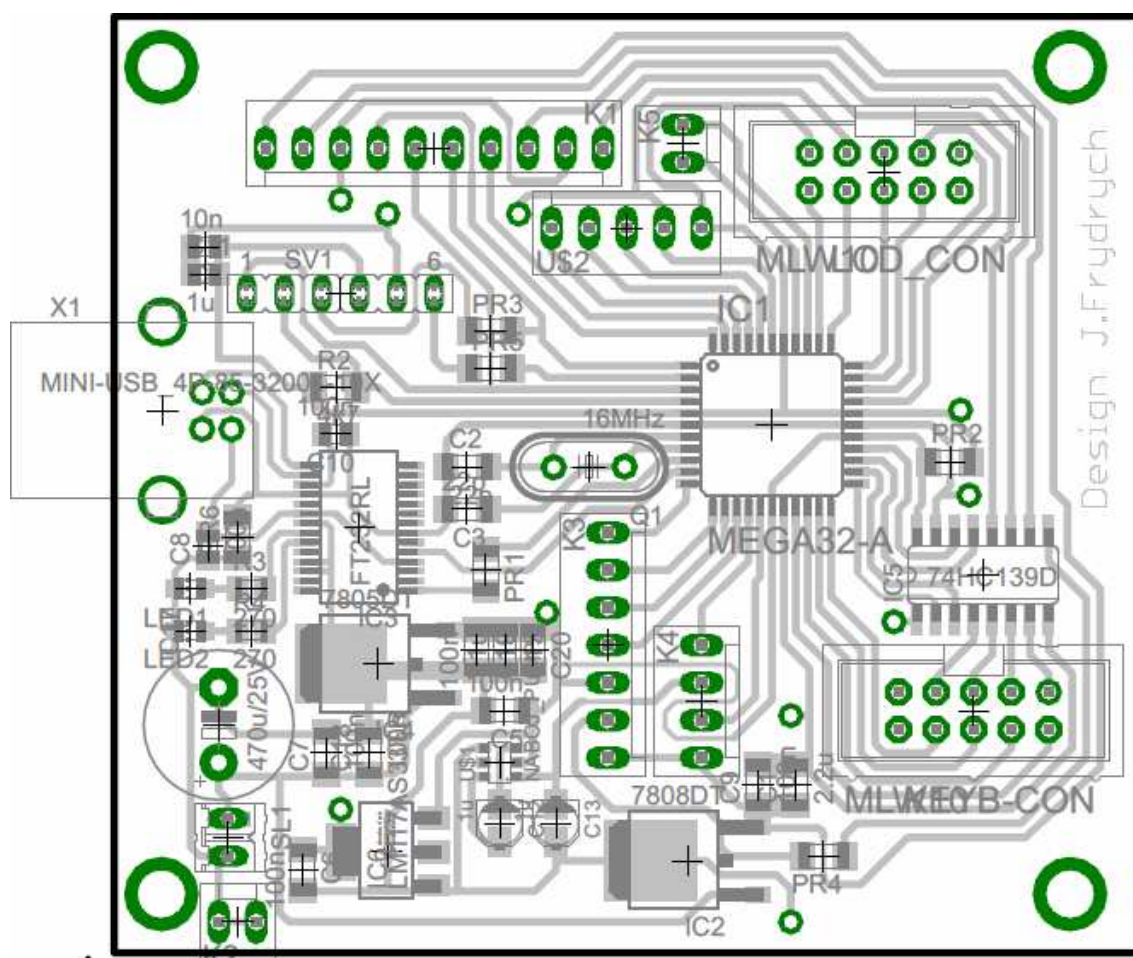
A.2.1 Obvodové zapojení řídicí desky.



A.2.2 DPS– top. Rozměr DPS je 70 x 63 mm.



A.2.3 DPS– osazovací výkres. Rozměr DPS je 70 x 63 mm.



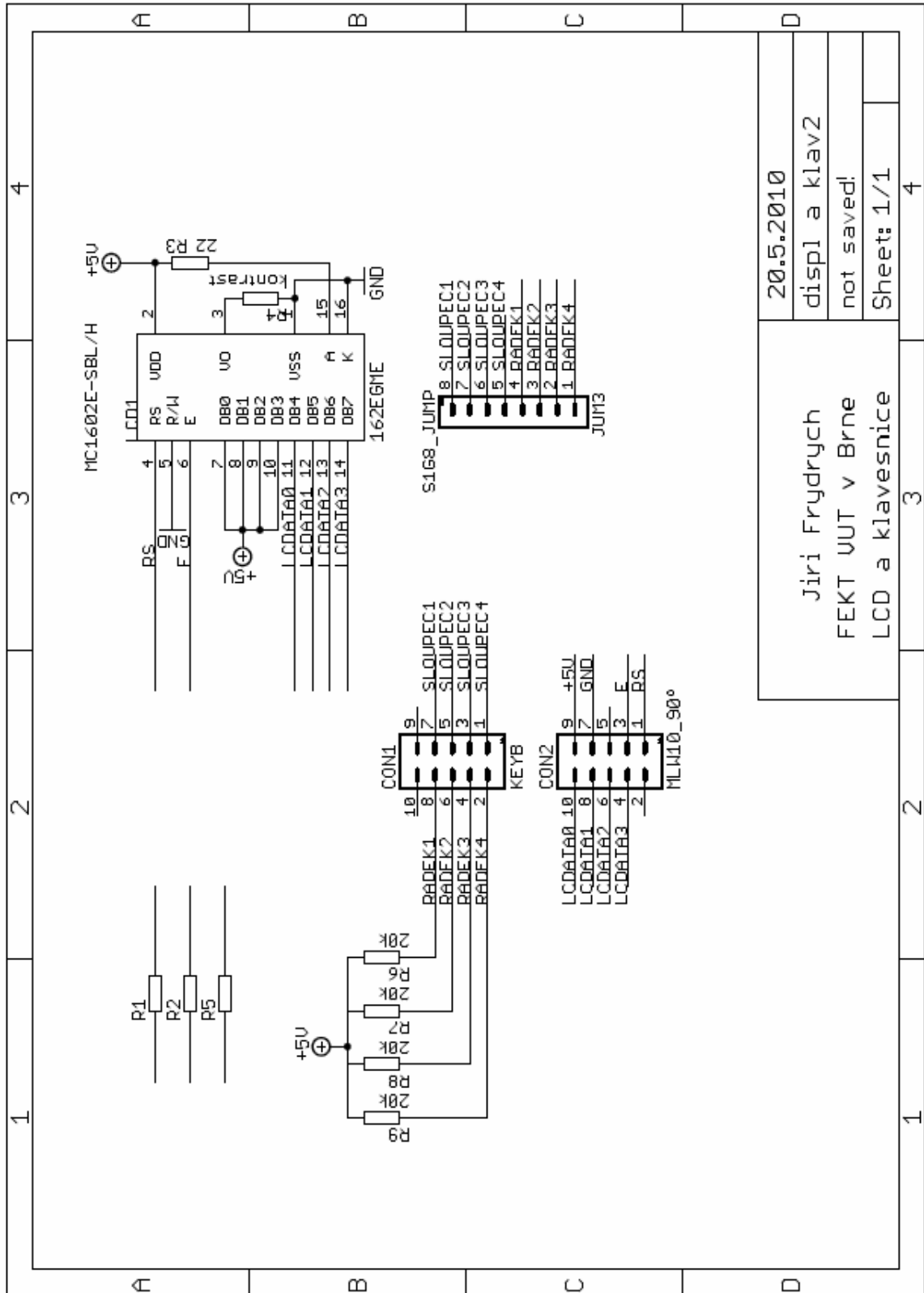
A.2.4 Seznam součástek řídicí části

Part	Value	Device	Package
C1	2.2u	C-EUC1206	C1206
C2	22p	C-EUC1206	C1206
C3	22p	C-EUC1206	C1206
C4	10n	C-EUC0805	C0805
C5	100n	C-EUC1206	C1206
C6	100n	C-EUC1206	C1206
C7	100n	C-EUC1206	C1206
C8	100n	C-EUC0805	C0805
C9	100n	C-EUC1206	C1206
C10	100n	C-EUC0805	C0805
C11	1u	C-EUC0805	C0805
C12	1u	#_SMD_POUZDRAA	C_EL-SMD_A
C13	1u	#_SMD_POUZDRAA	C_EL-SMD_A
C15	1u	C-EUC1206	C1206

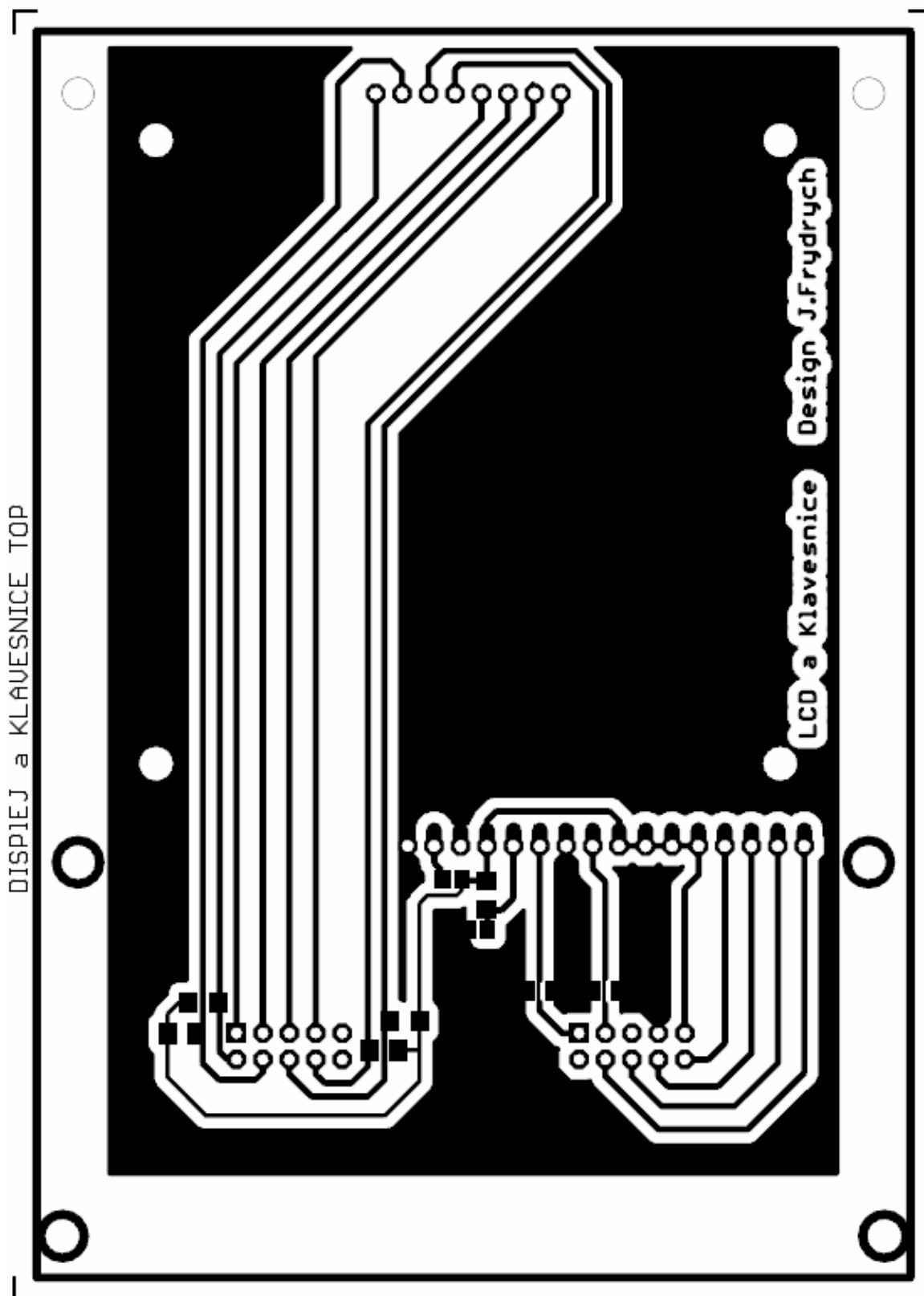
C17	470u/25V	CPOL-EUE5-10.5	E5-10,5
C18	100n	C-EUC1206	C1206
C19	100n	C-EUC1206	C1206
C20	1u	C-EUC1206	C1206
IC1	MEGA32-A	MEGA32-A	TQFP44
IC2	7808DT	7808DT	TO252
IC3	FT232RL	FT232RL	SSOP28
IC4	7805DT	7805DT	TO252
IC5	74HC139D	74HC139D	SO16
IC6	LM117AS33TR	LD117AS33TR	SOT223
K1	PSH02-10P	PSH02-10P	#PaJa_21
K2	PSH02-02P	PSH02-02P	#PaJa_21
K3	PSH02-07P	PSH02-07P	#PaJa_21
K4	PSH02-04P	PSH02-04P	#PaJa_21
K5	PSH02-02P	PSH02-02P	#PaJa_21
KEYB-CON	MLW10	MLW10	MLW10G
LCD_CON	MLW10	MLW10	MLW10G
LED1	LEDCHIP-LED0805	CHIP-LED0805	led
LED2	LEDCHIP-LED0805	CHIP-LED0805	led
PR1	R-EU_R1206	R1206	rcl
PR2	R-EU_R1206	R1206	rcl
PR3	R-EU_R1206	R1206	rcl
PR4	R-EU_R1206	R1206	rcl
PR5	R-EU_R1206	R1206	rcl
PR6	R-EU_R1206	R1206	rcl
Q1	16MHz	CRYTALHC49S	HC49/S
R2	4k7	R-EU_M1206	M1206
R3	270	R-EU_M0805	M0805
R4	270	R-EU_M0805	M0805
SL1	M02	02P	con-amp-quick
SV1	FE06-1	FE06	con-Ista
U\$1	NABOJ_PUMPA	NABOJ_PUMPA	SOT23-6
U\$2	PSH02-05P	PSH02-05P	#PaJa_21
X1	MINI-USB_4P-85-32004-10X	MINI-USB_4P-85-32004-10X	85-32004-10X

A.3 Deska LCD a klávesnice

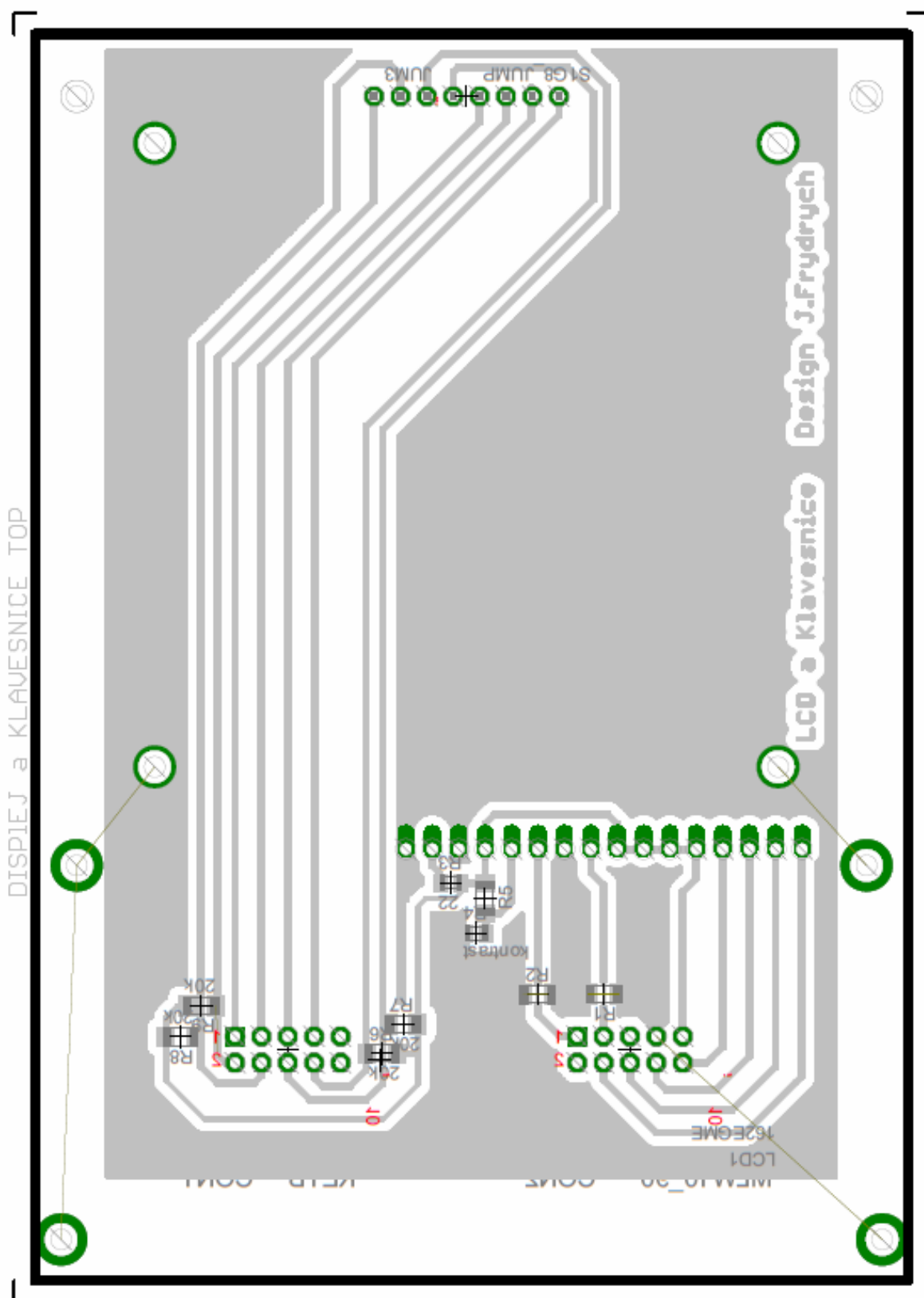
A.3.1 Obvodové zapojení LCD a klávesnice.



A.3.2 DPS– top. Rozměry DPS je 120 x 84 mm.



A.3.3 DPS– osazovací výkres. Rozměry DPS je 120 x 84 mm.



A.3.4 Seznam součástek LCD a klávesnice.

Part	Value	Device	Package
CON1	KEYB	MLW10_90°	MLW10A
CON2	MLW10_90°	MLW10_90°	MLW10A
JUM3	S1G8_JUMP	S1G8_JUMP	S1G8_JUM
LCD1	162EGME	162EGME	1602E
R1	R-EU_R1206	R1206	rcl
R2	R-EU_R1206	R1206	rcl
R3	22	R-EU_M0805	M0805
R4	kontrast	R-EU_M0805	M0805
R5	R-EU_R1206	R1206	rcl
R6	20k	R-EU_R1206	R1206
R7	20k	R-EU_R1206	R1206
R8	20k	R-EU_R1206	R1206
R9	20k	R-EU_R1206	R1206

A.4 Grafický návrh krabice v programu Inventor.

